

UNIVERSIDAD CATÓLICA DE LA SANTÍSIMA CONCEPCIÓN

FACULTAD DE INGENIERÍA
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA



UCSC

Diseño e Implementación de un Regulador de Voltaje, Mediante Convertidor de Frente Activo de 2 Niveles (2L-AFE).

Víctor Manuel Huepe Valdivia

Informe de Habilitación Profesional para optar al Título de
Ingeniero Civil Eléctrico

Profesor Patrocinante:
Dr. Ricardo A. Lizana F.

Profesores Comisión:
Dr. Guillermo E. Ramírez A.
Dra. Silvia E. Restrepo M.

Concepción, Octubre de año 2025

UNIVERSIDAD CATÓLICA DE LA SANTISIMA CONCEPCION
Facultad de Ingeniería
Departamento de Ingeniería Eléctrica

Profesor Patrocinante:
Dr. Ricardo A. Lizana F.

Diseño e Implementación de un Regulador de Voltaje, Mediante un Convertidor de Frente Activo de 2 Niveles (2L-AFE).

Víctor Manuel Huepe Valdivia

Informe de Habilitación Profesional para optar al Título de

Ingeniero Civil Eléctrico

Octubre 2025

Resumen

En un domicilio o empresa, las variaciones en el voltaje de la red eléctrica son comunes, lo que puede provocar inestabilidad o caídas de tensión. Para prevenir daños en los equipos, se puede emplear un regulador de voltaje, el cual garantiza que, incluso si la red es inestable, el voltaje suministrado sea constante y adecuado. En Chile, por ejemplo, el voltaje estándar en los hogares es de 220 [V_{RMS}], y la función de los reguladores es mantener este valor estable, independientemente de las fluctuaciones de la red. La mayoría de estos reguladores constan de un autotransformador, servo motor y circuito de control automático, que ajustan la salida mediante el movimiento de una escobilla de carbón en el autotransformador logrando regular la tensión de salida y manteniéndola estable [1].

Este documento se basará en crear un nuevo regulador de voltaje, el cual constará de dos Convertidores 2L-AFE, uno funcionando como rectificador, y el siguiente como inversor, con el fin de obtener el voltaje deseado a la salida de este inversor.

Un rectificador activo de dos niveles es un convertidor electrónico de potencia que transforma corriente alterna (AC) en corriente continua (DC) mediante el uso de interruptores controlados, como IGBTs o MOSFETs [2]. A diferencia de los rectificadores pasivos, los rectificadores activos permiten controlar tanto la magnitud como la dirección de la corriente, mejorando la eficiencia y reduciendo el contenido armónico de las señales. Este tipo de rectificador es ampliamente utilizado en aplicaciones que requieren control preciso del flujo de potencia y una mejor calidad de la energía [3].

El primer paso que se hará es en el diseño de un rectificador 2L-AFE, con el objetivo de evaluar su controlabilidad y determinar los límites superior e inferior del voltaje V_{dc} antes de que se produzca la saturación del sistema. Además, se realizarán pruebas para analizar el comportamiento del sistema ante una variación en la tensión de la red, para así por último conectar un inversor 2L-AFE, para obtener el voltaje deseado a la salida. Luego se procederá a realizar un diseño e implementación de un filtro LCL en Simulink, con el fin de mejorar la forma de onda a la salida del Inversor [4].

Posteriormente, ya teniendo todas las simulaciones lista se implementará en forma experimental este proyecto. En donde, se procederá a hacer pruebas primero con el inversor para ver su correcto funcionamiento, seguido se harán pruebas con el rectificador, primero conectado a una fuente DC, luego dando referencias al voltaje dc del condensador, con el fin de ver el óptimo funcionamiento de los PI (Proporcional-Integral).

Para finalizar se conectará el rectificador con el inversor y se le hará una FFT al voltaje a la salida del IGBT de la fase a del inversor.

A los alumnos del pasado, presente y futuro de la carrera de Ingeniería Civil Eléctrica de la U.C.S.C.

Agradecimientos

Quiero expresar mis más sinceros agradecimientos a todas las personas que hicieron posible este proceso.

En primero lugar, a mi pareja Stefany, quien fue un pilar fundamental en cada etapa, dándome apoyo incondicional y ser una motivación constante. Gracias por caminar a mi lado, y darme las fuerzas necesarias para no rendirme y recordarme la importancia de siempre seguir adelante y no rendirme. A nuestros hijos Matías y Josefa, quienes con su alegría, compañía y amor fueron una fuerte inspiración para seguir adelante en este proceso, recordándome en todo momento por que valía la pena este esfuerzo.

A mis padres, Jaime y Verónica, por estar siempre a mi lado, acompañándome y apoyándome en cada decisión que he tomado. A mis hermanos Sebastián y Orlando que ambos son una admiración y un ejemplo a seguir. A mi cuñada Yasna, a Luisa y a mis sobrinos Benjamín y Trinidad, por su cariño, que también formaron parte de este proceso.

Agradezco también a mis suegros, Diego y Berta, y a mis cuñados Danilo y Diego, por ser parte de este camino y acompañarme en este proceso.

De igual manera, a mis amigos Ignacio, Juan, Nicolás y Alejando, por su apoyo incondicional y por siempre estar presentes.

Un reconocimiento especial a mis compañeros de carrera, con quienes recorrí este desafío, a José, Carlos, Nicolás, Cristian, Cristóbal y Jeremías, con quienes compartí aprendizajes y experiencias que quedaran para siempre.

Asimismo, quiero dar mis agradecimientos a mi profesor patrocinante, el Dr. Ricardo Lizana, por los conocimientos entregados tanto en catedra como en el desarrollo de este proyecto, y a todos los profesores que formaron parte de mi formación académica.

Tabla de Contenidos

LISTA DE TABLAS	IX
LISTA DE FIGURAS	X
NOMENCLATURA.....	XIV
ABREVIACIONES	XIV
CAPÍTULO 1. INTRODUCCIÓN	1
1.1. INTRODUCCIÓN GENERAL	1
1.2. TRABAJOS PREVIOS	1
1.2.1 Topología de Convertidores 2L-AFE y diseño de Filtro LCL	1
1.2.2 Discusión	7
1.3. HIPÓTESIS DE TRABAJO	8
1.4. OBJETIVOS	8
1.4.1 Objetivo General	8
1.4.2 Objetivos Específicos	9
1.5. ALCANCES Y LIMITACIONES	9
1.6. METODOLOGÍA	9
CAPÍTULO 2. IMPLEMENTACIÓN DEL CONVERTIDOR 2L-AFE EN SIMULINK.....	11
2.1. INTRODUCCIÓN	11
2.2. DISEÑO DEL RECTIFICADOR 2L-AFE	11
2.3. CONEXIÓN DE RECTIFICADOR 2L-AFE CON INVERSOR 2L-AFE	14
CAPÍTULO 3. ESTABILIDAD DEL SISTEMA, RANGO OPERATIVO DEL DC-LINK Y RESPUESTA ANTE VARIACIONES DE VOLTAJE DE RED	15
3.1. INTRODUCCIÓN	15
3.2. RESULTADOS DE SIMULACIÓN EN EL LADO DEL RECTIFICADOR	15
3.2.1 Gráficas del Voltaje dc	15
3.2.2 Graficas del Voltaje Vs	16
3.2.3 Gráficas de las corrientes Is	18
3.2.4 Gráficas del Voltaje Vsa junto con la Corriente Isa	19
3.2.5 Gráficas de las corrientes en coordenadas rotatorias	20
CAPÍTULO 4. ETAPA DE CONEXIÓN DEL INVERSOR CON EL RECTIFICADOR CON VOLTAJE DE LA RED VARIABLE	22
4.1. INTRODUCCIÓN	22
4.2. PRIMER PASO: INVERSOR CONECTADO APARTE DEL RECTIFICADOR	22
4.3. SEGUNDO PASO: INVERSOR CONECTADO AL RECTIFICADOR	24
4.3.1 Graficas de Voltaje de Red	25
4.3.2 Gráficas y FFT de Voltaje de la fase “a” a la salida del inversor.	26
4.3.3 Graficas del voltaje DC	28
CAPÍTULO 5. IMPLEMENTACIÓN DE FILTRO LCL A LA SALIDA DEL INVERSOR.....	29
5.1. INTRODUCCIÓN	29
5.2. IMPLEMENTACIÓN DEL FILTRO LCL	29
5.2.1 Primera prueba:	31
5.2.2 Segunda prueba:	33
CAPÍTULO 6. IMPLEMENTACIÓN EXPERIMENTAL DEL INVERSOR 2L-AFE.....	36
6.1. INTRODUCCIÓN	36
6.2. MATERIALES E INSTRUMENTOS UTILIZADOS	36
6.3. GENERACIÓN DE PULSOS DE DISPARO (PWM)	41
6.3.1 Comparación senoidal–triangular	41

6.3.2	<i>Esquema de Pulsos de Disparo Inversor y pruebas experimentales.</i>	42
6.4.	IMPLEMENTACIÓN EXPERIMENTAL DEL INVERSOR 2L-AFE.....	44
6.4.1	<i>Fuente DC Regenerativa a 30 [V]</i>	45
6.4.2	<i>Fuente DC Regenerativa a 40 [V]</i>	45
6.4.3	<i>Fuente DC Regenerativa a 50 [V]</i>	46
6.4.4	<i>Fuente DC Regenerativa a 100 [V]</i>	46
6.4.5	<i>Fuente DC Regenerativa a 200 [V]</i>	47
6.4.6	<i>Fuente DC Regenerativa a 300 [V]</i>	47
6.4.7	<i>Fuente DC Regenerativa a 400 [V]</i>	48
6.4.8	<i>Fuente DC Regenerativa a 500 [V]</i>	48
CAPÍTULO 7. IMPLEMENTACIÓN EXPERIMENTAL DEL RECTIFICADOR 2L-AFE.....		49
7.1.	INTRODUCCIÓN	49
7.2.	MATERIALES E INSTRUMENTOS UTILIZADOS	49
7.3.	ESQUEMA DE CONTROL DEL RECTIFICADOR EN SIMULINK Y SU PLL	52
7.4.	IMPLEMENTACIÓN EXPERIMENTAL DEL RECTIFICADOR 2L-AFE	54
7.4.1	<i>Pruebas de comprobación Voltajes y corrientes AC</i>	55
7.4.2	<i>Verificar el correcto funcionamiento de la PLL</i>	55
7.4.3	<i>Verificar el correcto funcionamiento del PI de la corriente.</i>	57
7.4.4	<i>Verificar si el voltaje dc sigue referencia.</i>	57
CAPÍTULO 8. IMPLEMENTACIÓN EXPERIMENTAL DEL REGULADOR DE VOLTAJE CON CONVERTIDORES 2L-AFE (SIN FILTRO LCL).....		59
8.1.	INTRODUCCIÓN	59
8.2.	MATERIALES E INSTRUMENTOS UTILIZADOS	59
8.3.	TOPOLOGÍA UTILIZADA EN EL REGULADOR DE VOLTAJE.....	59
8.4.	IMPLEMENTACIÓN EXPERIMENTAL DEL REGULADOR DE VOLTAJE CON CONVERTIDORES 2L-AFE.	60
8.5.	RESULTADOS PARA VOLTAJE DE ENTRADA DE 220 [V _{RMS}]	61
8.5.1	<i>Resultados sin variaciones de Voltaje de entrada</i>	62
8.5.2	<i>Resultados con Variaciones de Voltaje de entrada</i>	66
CAPÍTULO 9. CONCLUSIONES		71
9.1.	SUMARIO	71
9.2.	CONCLUSIONES.....	71
9.3.	TRABAJO FUTURO.....	72
BIBLIOGRAFÍA.....		73
ANEXO A. PRIMEROS PASOS CON LA DSPACE MICROLABBOX.....		76
A.1.	MICROLABBOX	76
ANEXO B. CÁLCULOS DEL FILTRO LCL.....		86
B.1.	FUNCIÓN DE TRANSFERENCIA DEL FILTRO LCL	86
ANEXO C. RESULTADOS EXPERIMENTALES DEL REGULADOR DE VOLTAJE		91
C.1.	INTRODUCCIÓN	91
C.2.	RESULTADOS PARA VOLTAJE DE ENTRADA DE 25 [V _{RMS}]	91
9.3.1	<i>Resultados sin variaciones de Voltaje de entrada</i>	91
9.3.2	<i>Resultados con Variaciones de Voltaje de entrada</i>	95
9.4.	RESULTADOS PARA VOLTAJE DE ENTRADA DE 50 [V _{RMS}]	100
9.4.1	<i>Resultados sin variaciones de Voltaje de entrada</i>	100
9.4.2	<i>Resultados con Variaciones de Voltaje de entrada</i>	104
9.5.	RESULTADOS PARA VOLTAJE DE ENTRADA DE 100 [V _{RMS}]	109
9.5.1	<i>Resultados sin variaciones de Voltaje de entrada</i>	109
9.5.2	<i>Resultados con Variaciones de Voltaje de entrada</i>	113
9.6.	RESULTADOS PARA VOLTAJE DE ENTRADA DE 150 [V _{RMS}]	118
9.6.1	<i>Resultados sin variaciones de Voltaje de entrada</i>	118

9.6.2 *Resultados con Variaciones de Voltaje de entrada*122

Lista de Tablas

Tabla 2.1 Parámetros del Sistema.	14
--	----

Lista de Figuras

Fig. 2.1 Sistema 2L-AFE conectado a carga resistiva.....	11
Fig. 2.2 Sistema de control AFE.	12
Fig. 2.3 Lugar geométrico de las raíces de la planta.	12
Fig. 2.4 Sistema 2L-AFE con Rectificación e Inversión.....	14
Fig. 3.1 Voltaje Vdc.	16
Fig. 3.2 Voltaje de la red Vs.....	17
Fig. 3.3 Corrientes Is	18
Fig. 3.4 Voltaje Vsa y Corrientes Isa	20
Fig. 3.5 Corrientes en coordenadas rotatorias medidas y de referencia	21
Fig. 4.1 Topología Inversor	23
Fig. 4.2 Voltaje a salida de la fase “a” del Inversor	24
Fig. 4.3 FFT de voltaje a salida de la fase “a” del Inversor	24
Fig. 4.4 Voltajes de la red	25
Fig. 4.5 Voltaje a salida de la fase “a” del Inversor	26
Fig. 4.6 FFT a la salida de la fase “a” con el sistema conectado	27
Fig. 4.7 Voltaje dc	28
Fig. 5.1 Circuito completo del sistema con Filtro LCL	31
Fig. 5.2 Voltaje a salida de la fase “a” del Inversor	32
Fig. 5.3 FFT a Voltaje a la salida de la fase “a” con el sistema conectado	33
Fig. 5.4 Voltaje a salida de la fase “a” del Inversor	34
Fig. 5.5 FFT a Voltaje a la salida de la fase “a” con el sistema conectado.....	35
Fig. 6.1 MicroLabBox dSPACE.	37
Fig. 6.2 Módulo IGBT SEMIKRON SKM100GB12T4.	37
Fig. 6.3 Gate-Driver SEMIKRON SKHI22 BR.....	37
Fig. 6.4 Inductor de 5 a 15[mH].....	38
Fig. 6.5 Resistencia tipo cerámico de 100[Ω].	38
Fig. 6.6 Fuente DC Regenerativa KEYSIGHT RP7961A.	39
Fig. 6.7 Fuente DC 3B U33020.....	39
Fig. 6.8 Sensor de Voltaje PINTEK DP-25.	40
Fig. 6.9 Cable tipo BNC macho a macho.....	40
Fig. 6.10 Osciloscopio KEYSIGHT InfiniiVision MSOX3024T.	41
Fig. 6.11 Generación Pulsos de disparo Simulink.	41
Fig. 6.12 Señal de Pulsos de disparo.	42
Fig. 6.13 Esquema Pulsos de disparos Inversor 2L-AFE.....	43
Fig. 6.14 Señal de pulsos de Disparo de un IGBT.	44
Fig. 6.15 Inversor conectado a Fuente DC regenerativa, Set up experimental.	44
Fig. 6.16 Voltajes por cada Fase del Inversor con Fuente DC a 30[V].	45
Fig. 6.17 Voltajes por cada Fase del Inversor con Fuente DC a 40[V].	45
Fig. 6.18 Voltajes por cada Fase del Inversor con Fuente DC a 50[V].	46
Fig. 6.19 Voltajes por cada Fase del Inversor con Fuente DC a 100[V].	46
Fig. 6.20 Voltajes por cada Fase del Inversor con Fuente DC a 200[V].	47
Fig. 6.21 Voltajes por cada Fase del Inversor con Fuente DC a 300[V].	47
Fig. 6.22 Voltajes por cada Fase del Inversor con Fuente DC a 400[V].	48
Fig. 6.23 Voltajes por cada Fase del Inversor con Fuente DC a 500[V].	48
Fig. 7.1 Pinza Amperimetrica CA/CC Fluke I30s.	49

Fig. 7.2 Multímetro industrial Fluke 87V.	50
Fig. 7.3 Placa medición de Voltajes y Corrientes.	50
Fig. 7.4 Capacitor EPCOS B43456-A5228-M.	51
Fig. 7.5 Autotransformador Trifásico.	51
Fig. 7.6 Transformador Trifásico COMARTEL LTDA.	52
Fig. 7.7 Interruptor Automático 1x16A Curva C Lexo.	52
Fig. 7.8 Ajuste de ganancia del voltaje de red y esquema PLL.	53
Fig. 7.9 Esquema de Control Rectificador.	54
Fig. 7.10 Rectificador Conectado a Fuente AC, Set Up Experimental.	54
Fig. 7.11 Pruebas de Comprobación de Voltaje y Corrientes AC.	55
Fig. 7.12 Señal de Voltaje AC.	56
Fig. 7.13 Voltaje en coordenadas rotatorias dq.	56
Fig. 7.14 Voltaje AC, luego de la Transformada de Park inversa.	56
Fig. 7.15 Corriente en eje rotatorio “d” medida y de referencia, Verificación PI.	57
Fig. 7.16 Voltaje DC medido y de referencia, verificación PI_{dc}	58
Fig. 8.1 Topología utilizada para obtener índice de modulación del Inversor.	60
Fig. 8.2 Rectificador de Voltaje, Set Up Experimental.	61
Fig. 8.3 Identificación de terminales y polaridad del IGBT.	61
Fig. 8.4 Filtro con inductancias en serie por fase (30 mH por fase).	61
Fig. 8.6 Voltajes de la red a 220 [V _{RMS}].	62
Fig. 8.7 Corrientes AC lado red.	63
Fig. 8.8 Señal de Voltaje vs Corriente fase “a” AC lado red, corriente con ganancia de 10.	63
Fig. 8.9 Corrientes en Coordenadas rotatorias dq.	64
Fig. 8.10 Voltaje DC.	64
Fig. 8.11 Voltaje a salida de la fase “a” del Inversor.	65
Fig. 8.12 FFT al Voltaje a salida de la fase “a” del Inversor.	65
Fig. 8.13 Voltajes de la red.	66
Fig. 8.14 Corrientes AC lado red.	67
Fig. 8.15 Señales de Voltaje vs Corriente fase “a” lado AC lado red bajo diferentes condiciones, corriente amplificada con una ganancia de 10.	67
Fig. 8.16 Corrientes en Coordenadas rotatorias dq.	68
Fig. 8.17 Voltaje DC.	68
Fig. 8.18 Voltaje a salida de la fase “a” del Inversor.	69
Fig. 8.19 FFT al Voltaje a la salida de la fase “a” con el sistema conectado.	69
Fig. A.1 MicroLabBox.	76
Fig. A.2 Bloques de Entrada/Salida (Simulink).	77
Fig. A.3 Esquema para la obtención de la señal del generador y la generación de la onda cuadrada.	78
Fig. A.4 Generador de señales GwINSTEK GFG-8216A.	79
Fig. A.5 Como cargar datos en la MicroLabBox.	79
Fig. A.6 Creación de nuevo proyecto en ControlDesk e importación de archivo .sdf.	80
Fig. A.7 Ventana principal del proyecto en ControlDesk.	81
Fig. A.8 Búsqueda de variables en Model Root.	81
Fig. A.9 Insertar Grafica en el Layout.	82
Fig. A.10 Implementación de Numeric Input en ControlDesk.	82
Fig. A.11 Inicio de la comunicación y medición en ControlDesk.	83
Fig. A.12 Visualización de señales en tiempo real en ControlDesk.	84
Fig. A.13 Proceso de grabación de señales en el ControlDesk.	84

Fig. A.14 Almacenamiento de la grabación en Measurement Data.....	84
Fig. A.15 Proceso para guardar Grabaciones.....	85
Fig. B.1 Circuito del Filtro LCL.....	86
Fig. B.2 Diagrama de Bode del filtro LCL con Rf.....	90
Fig. C.1 Voltajes de la red a 25 [V _{RMS}].....	92
Fig. C.2 Corrientes AC lado red.....	92
Fig. C.3 Señal de Voltaje vs Corriente fase “a” AC lado red, corriente con ganancia de 3.	93
Fig. C.4 Corrientes en Coordenadas rotatorias dq	93
Fig. C.5 Voltaje DC.....	93
Fig. C.6 Voltaje a salida de la fase “a” del Inversor.	94
Fig. C.7 FFT al Voltaje a salida de la fase “a” del Inversor.....	94
Fig. C.8 Voltajes de la red.....	96
Fig. C.9 Corrientes AC lado red.....	96
Fig. C.10 Señal de Voltaje vs Corriente fase “a” lado AC lado red bajo diferentes condiciones, corriente amplificada con una ganancia de 3.	97
Fig. C.11 Corrientes en Coordenadas rotatorias dq.	97
Fig. C.12 Voltaje DC.....	97
Fig. C.13 Voltaje a salida de la fase “a” del Inversor	98
Fig. C.14 FFT al Voltaje a la salida de la fase “a” con el sistema conectado	99
Fig. C.15 Voltajes de la red a 50 [V _{RMS}].....	101
Fig. C.16 Corrientes AC lado red.....	101
Fig. C.17 Señal de Voltaje vs Corriente fase “a” AC, corriente con ganancia de 3.	102
Fig. C.18 Corrientes en Coordenadas rotatorias dq.	102
Fig. C.19 Voltaje DC.....	102
Fig. C.20 Voltaje a salida de la fase “a” del Inversor.	103
Fig. C.21 FFT al Voltaje a salida de la fase “a” del Inversor.....	103
Fig. C.22 Voltajes de la red.....	105
Fig. C.23 Corrientes AC lado red.....	105
Fig. C.24 Señales de Voltaje vs Corriente fase “a” lado AC bajo diferentes condiciones, corriente amplificada con una ganancia de 10.	106
Fig. C.25 Corrientes en Coordenadas rotatorias dq.	106
Fig. C.26 Voltaje DC.....	107
Fig. C.27 Voltaje a salida de la fase “a” del Inversor	107
Fig. C.28 FFT al Voltaje a la salida de la fase “a” con el sistema conectado	108
Fig. C.29 Voltajes de la red a 100 [V _{RMS}].....	110
Fig. C.30 Corrientes AC lado red.....	110
Fig. C.31 Señal de Voltaje vs Corriente fase “a” AC, corriente con ganancia de 10.	111
Fig. C.32 Corrientes en Coordenadas rotatorias dq.	111
Fig. C.33 Voltaje DC.....	111
Fig. C.34 Voltaje a salida de la fase “a” del Inversor.	112
Fig. C.35 FFT al Voltaje a salida de la fase “a” del Inversor.....	112
Fig. C.36 Voltajes de la red.....	114
Fig. C.37 Corrientes AC lado red.....	114
Fig. C.38 Señales de Voltaje vs Corriente fase “a” lado AC bajo diferentes condiciones, corriente amplificada con una ganancia de 10.	115
Fig. C.39 Corrientes en Coordenadas rotatorias dq.	115
Fig. C.40 Voltaje DC.....	116
Fig. C.41 Voltaje a salida de la fase “a” del Inversor	116

Fig. C.42 FFT al Voltaje a la salida de la fase “a” con el sistema conectado	117
Fig. C.43 Voltajes de la red a 150 [V _{RMS}].....	119
Fig. C.44 Corrientes AC lado red.....	119
Fig. C.45 Señal de Voltaje vs Corriente fase “a” AC, corriente con ganancia de 10.	120
Fig. C.46 Corrientes en Coordenadas rotatorias dq.	120
Fig. C.47 Voltaje DC.....	121
Fig. C.48 Voltaje a salida de la fase “a” del Inversor.	121
Fig. C.49 FFT al Voltaje a salida de la fase “a” del Inversor.....	121
Fig. C.50 Voltajes de la red.....	123
Fig. C.51 Corrientes AC.....	123
Fig. C.52 Señales de Voltaje vs Corriente fase “a” lado AC bajo diferentes condiciones, corriente amplificada con una ganancia de 10.	124
Fig. C.53 Corrientes en Coordenadas rotatorias dq	124
Fig. C.54 Voltaje DC.....	125
Fig. C.55 Voltaje a salida de la fase “a” del Inversor	125
Fig. C.56 FFT al Voltaje a la salida de la fase “a” con el sistema conectado	126

Nomenclatura

A	: matriz de parámetros de dimensión 3×3 .
B	: matriz de parámetros de dimensión 3×1 .
C	: matriz de parámetros de dimensión 1×3 .
$G(s)$	: matriz de transferencia. $H(s) = C(sI - A)^{-1}B + D$.
K_p	: Constante proporcional.
V_{dc}	: Voltaje en corriente continua.
$V_{sa, sb, sc}$	: Voltaje de red.
I_s	: Corriente de red.
m_{sdq}	: Índice de modulación en coordenadas rotatorias dq.
$m_{a,b,c}$	: Índice de modulación AC.
$S_{a,b,c}$	: Estados de conmutación.
s	: Segundos.
$m_{a,b,c}$	: Índice de modulación AC.
α	: porcentaje de Rizado.

Abreviaciones

2DOF-PI	: Two Degrees of Freedom Proportional–Integral Controller.
2L-AFE	: Convertidor de frente activo de dos niveles.
AC	: Corriente alterna.
DC	: Corriente continua.
DPC	: Control directo de Potencia (Direct Power Control).
FFT	: Fast Fourier Transform (transformada rápida de Fourier).
GVM-DPC	: Generalized Voltage Modulation – Direct Power Control
HVDC	: High Voltage Direct Current
IGBT	: Insulated Gate Bipolar Transistor (Transistor Bipolar de Puerta Aislada).
LCK	: Ley de corriente de Kirchhoff.
LCL	: Filtro (inductor, capacitor e inductor).
LVK	: Ley de voltaje de Kirchhoff.
MIMO	: Multiple Input Multiple Output.
MOSFET	: Metal Oxide Semiconductor Field Effect Transistor.
PI	: Proporcional integral.
PLL	: Phase locked loop (Bucle de enganche de fase).
PWM	: Pulse Width Modulation (Modulación por Ancho de Pulso).
RMS	: Media cuadrática (Root Mean Square).
SPWM	: Sinusoidal Pulse Width Modulation.
SVPWM	: Space Vector Pulse Width Modulation.
THD	: Total Harmonic Distortion (índice de distorsión armónica)
VCC	: Voltage Common Collector.
VSC	: Voltage Source Converter.

Capítulo 1. Introducción

1.1. Introducción General

Un regulador de voltaje convencional, es un dispositivo cuya función es mantener estable la tensión de salida aun cuando la red eléctrica sufra variaciones. Los reguladores convencionales están constituidos por un autotransformador, un servomotor y un circuito de control automático, que en conjunto trabajan para garantizar que los equipos conectados a este reciban un suministro confiable y dentro de los rangos adecuados. La eficiencia promedio es buena, superando el 90%, lo que permite un uso eficiente y mayor confiabilidad.

Un convertidor frente activo de dos niveles, es un convertidor electrónico de potencia que transforma corriente alterna (AC) en corriente continua (DC) mediante el uso de interruptores controlados, como IGBTs o MOSFETs [2]. A diferencia de los rectificadores pasivos, los convertidores activos permiten controlar tanto la magnitud como la dirección de la corriente, mejorando la eficiencia y reduciendo el contenido armónico de las señales. Este tipo de convertidor es ampliamente utilizado en aplicaciones que requieren control preciso del flujo de potencia y una mejor calidad de la energía [3].

Este proyecto se enfoca en diseñar, simular e implementar en forma experimental un regulador de voltaje, basado en dos convertidores de frente activo de dos niveles (2L-AFE), dispuestos en conjunto, uno operando como rectificador y el otro como inversor. El objetivo de este regulador, es que frente a perturbaciones en la red el sistema sea capaz de mantener en su salida un voltaje estable y cercano a su valor de referencia, por ejemplo 220 [V_{RMS}], asegurando un suministro confiable.

1.2. Trabajos Previos

En los trabajos previos se realizará una revisión bibliográfica enfocada en dos aspectos fundamentales para el desarrollo de este proyecto. Por un lado, el estudio de la topología de convertidores de frente activo de dos niveles (2L-AFE), con el fin de comprender su funcionamiento y estructura de este tipo de convertidores, y por otro lado, el diseño de filtros LCL, para aplicación en un sistema trifásico.

1.2.1 Topología de Convertidores 2L-AFE y diseño de Filtro LCL

- ♣ D. E. Quevedo, R. P. Aguilera, M. A. Perez, P. Cortes and R. Lizana, "Model Predictive Control of an AFE Rectifier With Dynamic References," in *IEEE Transactions on Power Electronics*, vol. 27, no. 7, pp. 3128-3136, July 2012, doi: 10.1109/TPEL.2011.2179672.

En este documento se centra en la implementación de un rectificador de frente activo (AFE) y en el desarrollo de un controlador predictivo para su regulación. Inicialmente, se presenta un modelo dinámico del AFE, que incluye ecuaciones que describen la relación entre las corrientes y voltajes del sistema. Estos cálculos se fundamentan en un marco de referencia en el que se consideran las características del circuito, como las resistencias y capacidades, permitiendo una comprensión detallada de su funcionamiento.

Luego, se propone un enfoque de control predictivo basado en un conjunto finito de acciones, que permite manejar referencias dinámicas de potencia activa y voltaje rectificado sin la necesidad de bucles de control adicionales. A través de simulaciones y experimentos, se valida la eficacia de esta estrategia, mostrando que permite un seguimiento rápido y preciso de las referencias deseadas, mientras respeta las restricciones de potencia máxima del rectificador. Este enfoque no solo mejora el rendimiento del AFE en el control de potencia, sino que también optimiza la respuesta del sistema frente a condiciones cambiantes.

- ♣ MITRA, A. et al. Performance improvement of three-phase AFE rectifier during switching of loads with fractional feedback current control. *Sādhana: Academy Proceedings in Engineering Sciences*, [s. l.], v. 49, n. 3, p. 1–11, 2024. DOI 10.1007/s12046-024-02539-3.

El documento investiga el rendimiento de un rectificador AFE trifásico utilizando modulación por ancho de pulso sinusoidal (SPWM) durante el cambio de carga. Se enfatiza el diseño y control del AFE para mejorar la regulación de voltaje de corriente continua (CC) y la calidad de la energía.

- ♣ K. Jalili y S. Bernet, "Diseño de filtros LCL de convertidores de fuente de voltaje de dos niveles con frente activo", *IEEE Transactions on Industrial Electronics*, vol. 56, núm. 5, págs. 1674-1682, mayo de 2009. doi: 10.1109/TIE.2008.2011251.

Este documento presenta un procedimiento de diseño iterativo para filtros L y LCL en

convertidores de fuente de voltaje PWM de dos niveles, específicamente en el contexto de convertidores de frente activo de bajo voltaje. Se utiliza una expresión analítica basada en funciones de Bessel para determinar los parámetros del filtro, asegurando que se cumplan los límites de armónicos de corriente establecidos por normativas como la IEEE-519.

El estudio aborda el diseño de componentes pasivos con el objetivo de minimizar la energía almacenada y optimizar el rendimiento del sistema. Se presentan investigaciones tanto de simulación como experimentales que validan la precisión del procedimiento de diseño. Además, se discuten aspectos como el control orientado a voltaje y la amortiguación activa para mitigar la resonancia del filtro. En resumen, el documento ofrece un enfoque detallado para el diseño eficaz de filtros en convertidores de energía, mejorando la calidad de la corriente inyectada a la red.

- ♣ A. Mitra, P. S. Bhowmik, and S. Chowdhuri, “Performance Analysis of a Three-Phase Active Front-End PWM Rectifier without Current Loop PI Controller,” in *2016 2nd International Conference on Control, Instrumentation, Energy & Communication (CIEC)*, Jan. 2016, pp. 343–347, doi: 10.1109/CIEC.2016.7513752.

En este artículo se analiza un rectificador AFE trifásico controlado por PWM con control vectorial en los ejes dq, donde se utilizan tres controladores PI, uno para el voltaje DC el cual es un lazo externo y dos para las corrientes los que son lazo interno d y q. Se comparan comportamientos del sistema cuando se omite el PI de corriente debido a bajos valores de ganancia interna, y se estudia como esto afecta el seguimiento del voltaje DC y la forma de las corrientes en su entrada.

- ♣ Z. Song, Y. Tian, Z. Yan and Z. Chen, “Direct Power Control for Three-Phase Two-Level Voltage-Source Rectifiers Based on Extended-State Observation,” *IEEE Transactions on Industrial Electronics*, vol. 63, no. 7, pp. 4593-4603, Jul. 2016.

En este artículo se propone una estrategia de Control de Potencia Directo (DPC), para rectificadores de fuentes de voltajes AC y que sean de dos niveles, basada en un observador de estado extendido. Se regulan directamente las potencias activa y reactiva en el marco de referencia estacionario. El método mejora el desempeño transitorio y es robusto frente a variaciones de parámetros y errores de modelo. En pruebas experimentales se compara con DPC tradicional, control vectorial y estrategias basadas en observadores.

- ♣ A. Thapa and M. S. Chinthavali, “Dynamic Model of Active Front-End Converters with 2DOF-PI Controllers for DC Bus Voltage Control,” conference manuscript, 2020.

El trabajo aborda el control de voltaje en el enlace DC de un rectificador AFE de dos niveles en donde propone reemplazar el PI convencional por un PI de dos grados de libertad (2DOF-PI) en el lazo de voltaje. La idea central es que el 2DOF-PI elimina el cero en semiplano izquierdo que aparece con el PI tradicional, lo que mejora la respuesta transitoria ante cambios de referencia.

- ♣ M. A. Pérez, R. Lizana and J. Rodriguez, “Predictive Control of DC-Link Voltage in an Active-Front-End Rectifier,” in *2011 IEEE International Symposium on Industrial Electronics (ISIE)*, 2011, pp. 1811–1816.

Este documento aborda que el 2L-AFE presenta cero de fase no mínima entre la potencia activa y V_{dc} , lo que conlleva a la dificultad de controlar directamente el voltaje del enlace con MPC (Control Predictivo Basado en Modelo). Propone un control predictivo del V_{dc} que hace el cálculo de la referencia de potencia activa usando la potencia de salida y energía almacenada en el condensador DC, eliminando así la necesidad de utilizar el PI de V_{dc} .

- ♣ C. A. Becerra Angarita and J. C. Villamizar Rincón, “Diseño e implementación de filtro LCL para aplicaciones de micro/mini generación de energía,” *Revista Científica PUENTE*, vol. 10, no. 2, pp. 25–34, Oct. 2016

En este artículo se presenta el diseño e implementación de un filtro LCL aplicado a un sistema de micro/mini generación basado en un generador de inducción acoplado a un inversor trifásico controlado mediante SVPWM (Modulación por Ancho de Pulso por Vectores Espaciales). Se analiza el modelamiento matemático del filtro, su respuesta en frecuencia y los criterios de diseño considerando el rizado de corriente, potencia reactiva y atenuación de armónicos. Los autores muestran el procedimiento paso a paso para calcular los parámetros de inductancias, capacitancia y resistencia de amortiguamiento, validando con simulaciones y prototipo experimental, donde el filtro permite interconectar el inversor con cargas resistivas o compuestas, mejorando la calidad de energía y disminuyendo considerablemente la distorsión armónica.

- ♣ Reznik, M. G. Simões, A. Al-Durra, and S. M. Mueen, “LCL filter design and performance analysis for small wind turbine systems,” in *2012 IEEE Power Electronics and Machines in Wind Applications (PEMWA)*, Denver, CO, USA, Jul. 2012, pp. 1–7

En este documento se propone una metodología integral de diseño de filtro LCL para inversores conectados a red en sistemas eólicos de pequeña escala. Los autores argumentan que aunque existen muchos diseños en documentos relacionados, falta un enfoque diferente en el cual se considere configuraciones como en estrella y delta, así como opciones de conexión a tierra y mitigación de resonancias. Se describe un procedimiento paso a paso para dimensionar inductancias y condensadores con base en parámetros de potencia, frecuencia de conmutación y factor de potencia. Mediante simulación en Matlab Simulink, se demuestra que la metodología utilizada reduce el Distorsión Armónica Total (THD) y mejora la calidad de potencia inyectada a la red.

- ♣ Reznik, M. G. Simões, A. Al-Durra, and S. M. Mueen, “LCL Filter Design and Performance Analysis for Grid Interconnected Systems,” *IEEE Transactions on Industry Applications* (preprint), pp. 1–10, 2013.

En este documento se amplía la investigación de Reznik, Simões, Al-Durra, y Mueen, aplicando la metodología de diseño de filtros LCL a sistemas renovables conectados a la red, como eólicos, fotovoltaicos y celdas de combustibles. Se ofrece un modelado en espacio de estados para configuraciones trifásicas con capacitores en estrella o delta, analizando estabilidad. Se presentan resultados de simulación y validación experimental con un prototipo con dSPACE. Este artículo constituye una referencia clave para el diseño práctico de filtros en convertidores PWM de energía Renovable.

- ♣ M. I. Vargas Hurtubia, “Operación de convertidor 2L-AFE con estimación de capacitancia mediante filtro de Kalman,” Informe de Habilitación Profesional, Depto. Ing. Eléctrica, Univ. Católica de la Santísima Concepción, Concepción, Chile, Abr. 2024

En este informe, se presenta el diseño e implementación de un rectificador de frente activo de dos niveles (2L-AFE), empleando control en coordenadas de ejes rotatorias dq con lazos PI de corriente y voltaje DC, junto con modulación PWM para regular el DC-Link y mantener corrientes

sinusoidales en la red. Además, se incorpora un filtro Kalman para la estimación de la capacitancia del enlace DC, lo que mejora la robustez del sistema a variaciones en el condensador. Los resultados experimentales validan la operación estable del convertidor.

- ♣ J. W. Kolar, T. Friedli, J. Rodriguez, and P. W. Wheeler, “Review of Three-Phase PWM AC–AC Converter Topologies,” *IEEE Transactions on Industrial Electronics*, vol. 58, no. 11, pp. 4988–5006, Nov. 2011.

Este artículo habla sobre las principales topologías de convertidores AC-AC trifásicos PWM, incluyendo matrix converters y esquemas rectificador e inversor. Se comparan en términos de eficiencia, densidad de potencia, en la complejidad de control y su calidad de energía. Además, se destacan sus aplicaciones en accionamientos eléctricos y sistemas de red, junto con las tendencias futuras en el uso de semiconductores avanzados y algoritmos de control más eficientes.

- ♣ I. D. N. de Souza, P. M. de Almeida, G. A. Fogli, and P. G. Barbosa, “Multivariable Analysis and Control of a VSC Back-to-Back Converter Interfacing Two AC Systems,” *Proc. International Power System Transients (IPST)*, 2023.

Este paper realiza un análisis exhaustivo de un convertidor VSC (Convertidor Fuente de Voltaje) back to back, que se emplea para interconectar dos sistemas de corriente alterna, el cual se aborda desde una perspectiva multivariable (MIMO). Se destacan las limitaciones de controlabilidad del sistema completo y, mediante el uso de herramientas se identifican los lazos de control más adecuados en distintos rangos de operación. A partir de este análisis, se propone un esquema de control centralizado capaz de gestionar simultáneamente múltiples variables, logrando un intercambio de potencia estable y robusto frente a perturbaciones y variaciones en las condiciones de red.

- ♣ A. S. García, *Control and simulation of a 2-L VSC-HVDC link together with wind turbines*, Memoria/Proyecto, Universitat Politècnica de Catalunya, 2024.

Este trabajo aborda el control de un enlace 2-L VSC-HVDC aplicado a la integración de generación eólica, empleando el esquema tradicional de control dq con reguladores PI. El convertidor del lado de la red mantiene el voltaje del bus DC, mientras que el del lado eólico regula la potencia

activa y reactiva, operando en modo grid-following. Mediante simulaciones, se valida que este control asegura la estabilidad del enlace y un intercambio de energía confiable hacia la red.

- ♣ L. Henrik, *Design and construction of a voltage source converter for a back-to-back converter*, M.Sc. thesis, 2019.

Este paper se diseña y construye un convertidor de fuente de voltaje (VSC) de dos niveles para ser usado en un sistema tipo back to back en laboratorio, con módulos IGBT de 1200 V y 150 A. Se implementa un sistema de control clásico dq con reguladores PI, y una modulación SPWM bipolar para generar la señal de conmutación. El convertidor es probado en modos rectificador e inversor frente a cargas resistivas, evaluando su capacidad para controlar el voltaje del DC-Link y el flujo de potencia activa/reactiva.

- ♣ Y. Gui, X. Wang, F. Blåbjerg, and D. Pan, “Control of Grid-Connected Voltage-Source Converters: The Relationship between Direct-Power Control and Vector-Current Control,” *IEEE Industrial Electronics Magazine*, vol. 13, no. 2, pp. 31–40, 2019.

Este artículo analiza la relación matemática entre dos estrategias de control aplicadas a convertidores de fuente de voltaje conectados a la red trifásica, uno es el control por potencia directa modulado por tensión de red (GVM-DPC) y el control vectorial de corriente (VCC). Se demuestra que, en estado estacionario, ambos métodos son equivalentes, pero el GVM-DPC ofrece mejor desempeño transitorio al eliminar la necesidad de un PLL. Al prescindir de transformaciones de coordenadas tipo Park y del Bucle de Enganche de Fase (PLL), el GVM-DPC reduce la carga computacional. Finalmente, resultados experimentales respaldan que la técnica propuesta mantiene prestaciones similares en régimen permanente que el VCC, pero con mejor respuesta ante cambios transitorios.

1.2.2 Discusión

Los convertidores AFE se han consolidado como una alternativa avanzada frente a los rectificadores tradicionales, principalmente por su capacidad de operar con un factor de potencia unitario, bajas distorsiones armónicas y flujo de potencia bidireccional. Esta versatilidad los hace

especialmente relevantes en aplicaciones de integración de energías renovables y en enlaces HVDC de nueva generación, La revisión de los documentos muestra como distintos enfoques de control, desde el clásico dq con PI o técnicas como synchronverter buscan mejorar la dinámica y robustez de los sistemas AFE, respondiendo a la necesidad de un control más flexible frente a redes cada vez más exigentes y variables.

En este contexto, el diseño de filtros en la interfaz con la red adquiere un papel fundamental. En particular, los filtros LCL se han posicionado como la opción preferida frente a otros tipos de filtro como los tipos L o RL, ya que, permiten lograr una atenuación más eficaz de las corrientes armónicas, optimizando el desempeño de los convertidores. No obstante, la incorporación de un filtro LCL también introduce retos en términos de estabilidad y resonancia, lo que obliga a un diseño cuidadoso.

En conjunto, los avances en topologías AFE y en el diseño de filtros LCL van dirigidos hacia sistemas de conversión más eficientes, compactos y compatibles con requisitos de calidad de energía actuales. Los documentos revisados confirma que los resultados óptimos de estas tecnologías, depende de la correcta estrategias de control y un buen diseño del filtro.

1.3. Hipótesis de Trabajo

La implementación de un regulador de voltaje basado en convertidores de Frente Activo de dos niveles (2L-AFE) permitirá mantener un voltaje estable a la salida del inversor, independiente de las variaciones de la red. Además, mediante el uso de la técnica de control dq, la cual contribuirá a un funcionamiento altamente eficiente, con un rendimiento superior al 95%, lo que convierte a este regulador en una alternativa viable para aplicaciones.

1.4. Objetivos

1.4.1 Objetivo General

Diseñar, simular e implementar un regulador de voltaje con convertidores de frente activo de dos niveles (2L-AFE), orientado a mantener un voltaje de salida estable y eficiente a pesar de las perturbaciones en el voltaje de red.

1.4.2 Objetivos Específicos

- Simular un rectificador (2L-AFE) con carga resistiva, determinando su rango de operación.
- Simular el regulador de voltaje y realizar FFT al voltaje en la salida de la fase “a” del inversor.
- Diseñar e implementar el filtro LCL, posteriormente hacer FFT al voltaje a la salida de la fase “a” del inversor.
- Implementar los set-up experimentales tanto del inversor como el del rectificador utilizando la plataforma dSPACE y el software ControlDesk 6.1, realizando pruebas para validar el funcionamiento de cada uno de estos set-up.
- Integrar el rectificador y el inversor en un sistema experimental completo, realizando pruebas con voltajes de entrada desde 26 [V_{RMS}] hasta 220 [V_{RMS}], y analizar la calidad del voltaje de salida en la fase “a” del inversor mediante FFT.
- Evaluar el comportamiento del sistema ante perturbaciones en la red y ajustar los controladores PI para mejorar la respuesta dinámica.

1.5. Alcances y Limitaciones

- Se excluye del proyecto la realización de planos de conexiónado y canalización.
- Se realizarán simulaciones, hasta implementar el filtro LCL y que el sistema funcione de manera estable y correcta.
- En la implementación del set up experimental, se realizará gracias a Matlab, específicamente con Simulink, en el cual se exportará a la MicroLabBox y se monitoreará con ControlDesk.
- El set up experimental será implementado en el laboratorio de control, conectado a la red.
- En el set up experimental, se realizarán pruebas de 25 a 220 [V_{RMS}], haciendo perturbaciones en la red.
- Se excluye del set up experimental el uso del filtro LCL debido a falta de componentes necesarios.

1.6. Metodología

Este informe consta de seis objetivos específicos:

- En los capítulos 2 y 3, se realizará el objetivo específico 1.
 - Realizar la implementación del Convertidor 2L-AFE en Simulink y la obtención de sus parámetros

- Obtener los rangos de operación del Rectificador.
- En el capítulo 4, se realizará el objetivo específico 2.
 - Realizar la simulación del sistema completo, incluyendo el rectificador y el inversor 2L-AFE, utilizando Simulink.
 - Aplicar perturbaciones al voltaje de red, variando su valor desde 311 V hasta 200 V (valores de peak).
 - Evaluar la capacidad del sistema para mantener un voltaje de salida constante de 311 V peak a la salida del inversor, a pesar de las variaciones en el voltaje de entrada.
- En el capítulo 5, se realizará el objetivo específico 3.
 - Realizar una revisión bibliográfica sobre el diseño e implementación de filtros LCL.
 - Diseñar e implementar en Simulink el filtro LCL adecuado para el sistema 2L-AFE.
- En el capítulo 6 y 7, se realizará el objetivo específico 4.
 - Realizar proceso de familiarización con la MicroLabBox dSPACE y el ControlDesk 6.1.
 - Implementar set-up experimental del Inversor, alimentado por una fuente DC regenerativa que emula el comportamiento del DC-Link, realizando pruebas en un rango de 30 V a 500 V.
 - Implementar set-up experimental del Rectificador, verificando los controladores PI.
- En el capítulo 8, se realizará el objetivo específico 5.
 - Integrar el sistema experimental completo tanto del rectificador junto al inversor, realizando pruebas con distintos voltajes AC.
- En el capítulo 8, se realizará el objetivo específico 6.
 - Implementar en el set-up los ajustes de los controladores ante variaciones en la red.

Capítulo 2. Implementación del Convertidor 2L-AFE en Simulink

2.1. Introducción

En este capítulo se mostrará la metodología implementada en Simulink del rectificador de voltaje basado en un convertidor de frente activo de dos niveles. Se inicia mostrando el sistema del rectificador conectado a una carga resistiva y luego se incorpora el sistema de control en marco dq, compuesto por reguladores PI de voltaje y corriente utilizados para el rectificador.

Se detallan los parámetros de sintonización del PI de corriente (K_p y T_i), la saturación del PI-dc y las condiciones del sistema. Finalmente, se presenta la conexión completa del convertidor, junto con el procedimiento para calcular el índice de modulación del inversor.

2.2. Diseño del Rectificador 2L-AFE

En la Fig. 2.1 se muestra el circuito del 2L-AFE, el cual está conectado a una carga resistiva, simulado en Simulink.

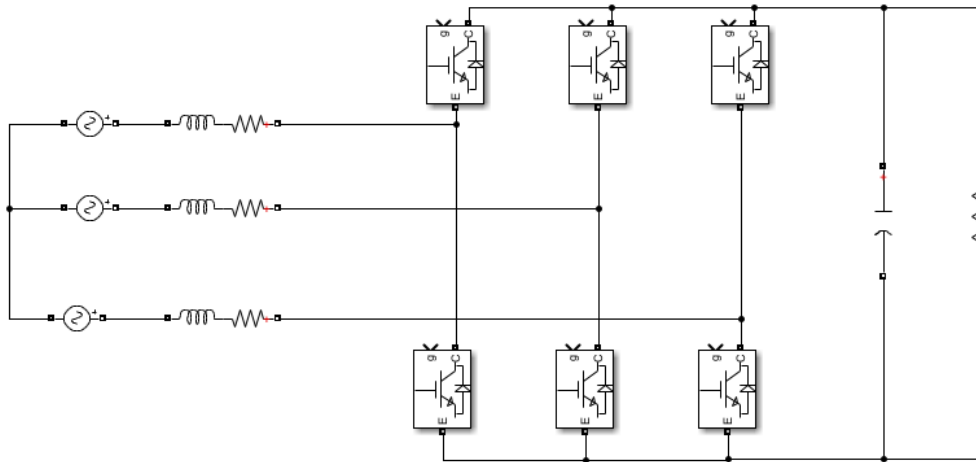


Fig. 2.1 Sistema 2L-AFE conectado a carga resistiva.

Por otra parte, el sistema de control utilizado para la sintonización de los IGBT del convertidor AFE se presentará en la Fig. 2.2.

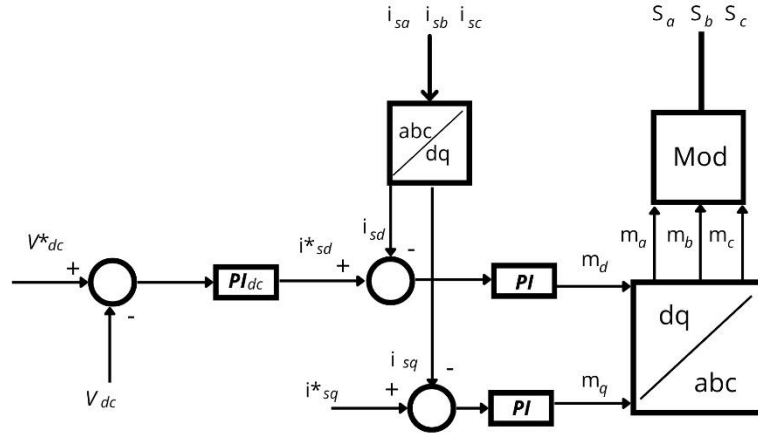


Fig. 2.2 Sistema de control AFE.

Para poder sintonizar el bloque PI en el cual entran las corrientes de coordenadas rotatorias (i_{sd} e i_{sq}), fue necesario obtener previamente la planta del sistema para poder sintonizar el PI. Esta se determinó utilizando la fórmula presentada en la ecuación (2.1), cuyo resultado se muestra en la ecuación (2.2). Una vez obtenida la planta, se procedió a su análisis en Matlab, empleando el comando `rltool`, el cual permite acceder al entorno Control System Designer. Allí se visualiza el lugar geométrico de las raíces, como se muestra en la Fig. 2.3. Finalmente, se seleccionó una frecuencia de cruce de 200[Hz] con el fin de determinar la constante proporcional (K_p) y el tiempo integrativo (T_i).

$$\frac{i_{sdq}}{m_{sdq}} = \frac{G_{ac} * V_{dc}}{L_s * s + R_s} \quad (2.1)$$

$$\frac{i_{sdq}}{m_{sdq}} = \frac{0.5 * 700[V]}{10[mH] * s + 0.1[\Omega]} = -\frac{350}{0.01s + 0.1} \quad (2.2)$$

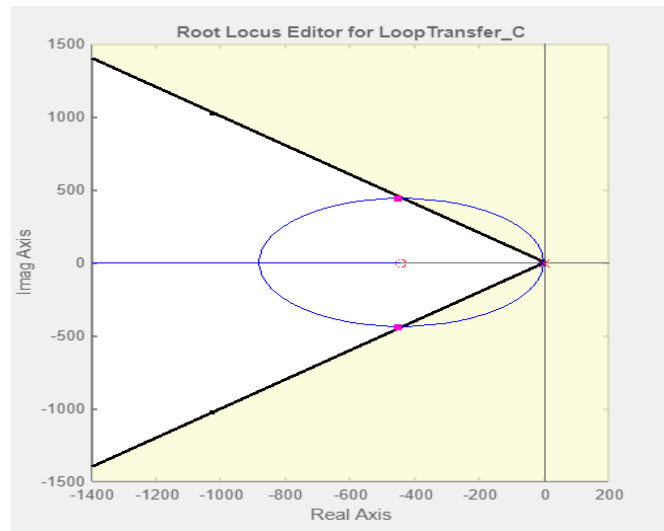


Fig. 2.3 Lugar geométrico de las raíces de la planta.

$$K_p = -0.025571 \quad (2.3)$$

$$T_i = \frac{1}{444.4} \quad (2.4)$$

En las ecuaciones (2.3) y (2.4), se encuentran el K_p y T_i , obtenidas del lugar geométrico de las raíces de la planta del PI.

Para poder sintonizar el bloque PI_{dc} se usara un $k_p = 1$ y un $T_i=1/10$ se eligieron porque permiten que el sistema mantenga un equilibrio adecuado entre rapidez de respuesta y estabilidad en la regulación del voltaje del DC-Link, para poder obtener la saturación del PI_{dc} , se busca saturar para controlar la corriente i_{sd} . Este será configurado considerando la potencia que pide la carga, la cual será dividida por $3/2$ del voltaje de la red, y todo esto estará con un margen de $\times 2$ para asegurar que la respuesta sea más rápida, quedando así la ecuación (2.5).

Para la sintonización del bloque PI_{dc} se utilizó un $k_p = 1$ y un $T_i=1/10$, ya que, estos valores entregan un equilibrio adecuado entre rapidez y estabilidad en la regulación del voltaje de DC-Link. Además, permiten que el controlador alcance la saturación necesaria para generar la referencia de corriente activa i_{sd}^* . Esta saturación se ajusta en función de la potencia demandada por la carga, la cual se divide por $3/2 \cdot V_{red}$ y todo esto se multiplica por un margen de seguridad de 2 para asegurar una respuesta más rápida, obteniéndose así la ecuación (2.5).

$$i_{sd}^* = \left(\frac{\frac{(700[V])^2}{98[\Omega]}}{\frac{3}{2} * 220[V] * \sqrt{2}} \right) * 2 \quad (2.5)$$

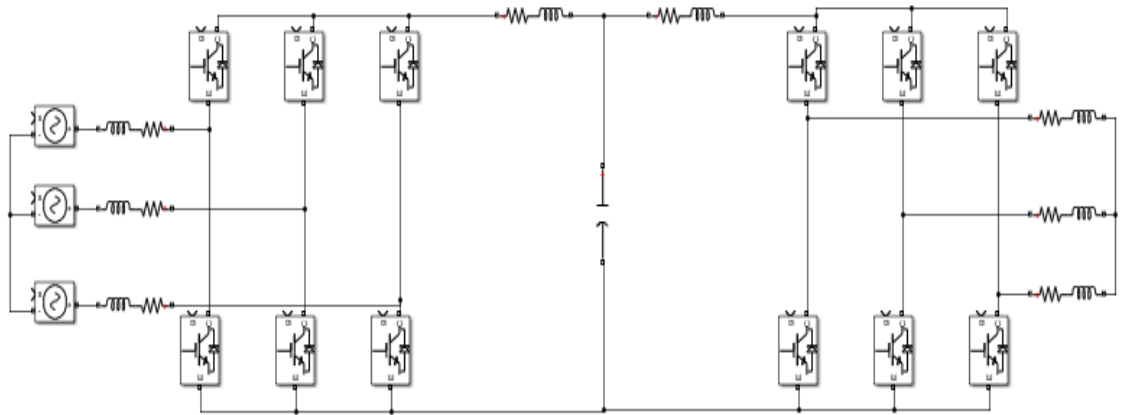
Los parámetros del sistema del rectificador de frente activo de dos niveles, vienen dados por la tabla número 2.1.

Tabla 2.1 Parámetros del Sistema.

Parámetro	Valor
V_{dc}	700 [V]
L_S	10[mH]
R_S	0.1[Ω]
C_{dc}	2200[uF]
Frecuencia red (fg)	50[Hz]
R_{dc}	98[Ω]
Potencia requerida por la carga (Pn)	5000[W]
Frecuencia de cruce	200[Hz]
Voltaje red (Vn)	220[Vrms]
Tiempo de muestreo simulación	20[us]
Frecuencia Portadora	1.5[kHz]

2.3. Conexión de Rectificador 2L-AFE con Inversor 2L-AFE

En la Fig. 2.4 se muestra la conexión completa del circuito del Rectificador con el Inversor 2L-AFE, en donde la carga que estaba en la Fig. 2.1 se elimina y se cambia por el Inversor.

**Fig. 2.4 Sistema 2L-AFE con Rectificación e Inversión.**

Para poder obtener el índice de modulación en esta parte del proyecto, el cual se ocupará para la parte de inversión, se utilizó la ecuación (2.6), tal como se muestra a continuación:

$$\frac{V_{dc}}{2} * m = V_s \quad (2.6)$$

$$\frac{700[V]}{2} * m = 311[V] \quad (2.7)$$

$$m = \frac{311[V]}{350[V]} = 0.88857 \quad (2.8)$$

Se obtuvo un índice de modulación de 0.88857, el cual será utilizado para obtener los pulsos de disparos para los IGBTs de la parte de inversión.

Capítulo 3. Estabilidad del Sistema, Rango Operativo del DC-Link y Respuesta ante Variaciones de Voltaje de Red

3.1. Introducción

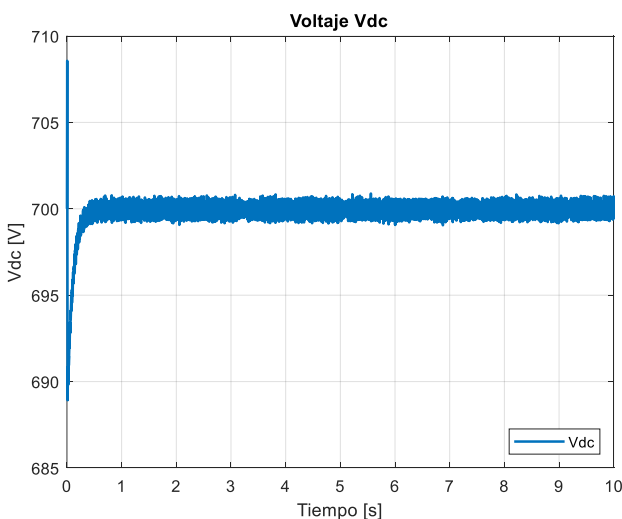
En esta sección se analiza la estabilidad del sistema del lado del Rectificador considerando un voltaje DC de 700 [V]. Asimismo, se determinan los rangos de operación del voltaje en el DC-Link, estableciendo sus límites superior e inferior de funcionamiento. Finalmente, se evaluará el comportamiento del sistema frente a una disminución del voltaje de red, con especial énfasis en la respuesta del voltaje DC ante dicha disminución.

3.2. Resultados de Simulación en el lado del Rectificador

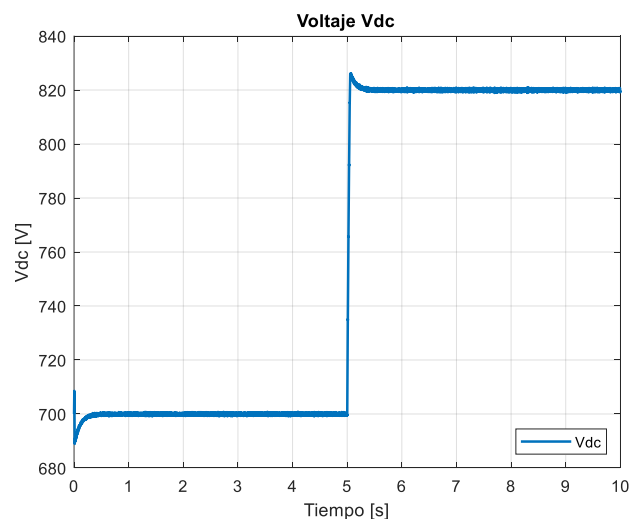
En esta parte, se mostrarán las gráficas de interés, correspondientes a voltaje de la red (V_s), de la corriente de la red (I_s), de las corrientes de coordenadas rotatorias y del voltaje dc. Todo esto con el fin de poder observar el voltaje dc esperado a la salida del rectificador y ver los límites superiores e inferiores antes de que el sistema se sature.

3.2.1 Gráficas del Voltaje dc

En las Fig. 3.1 (a), (b), (c) y (d), se representan las gráficas del voltaje DC bajo distintas condiciones.



(a)



(b)

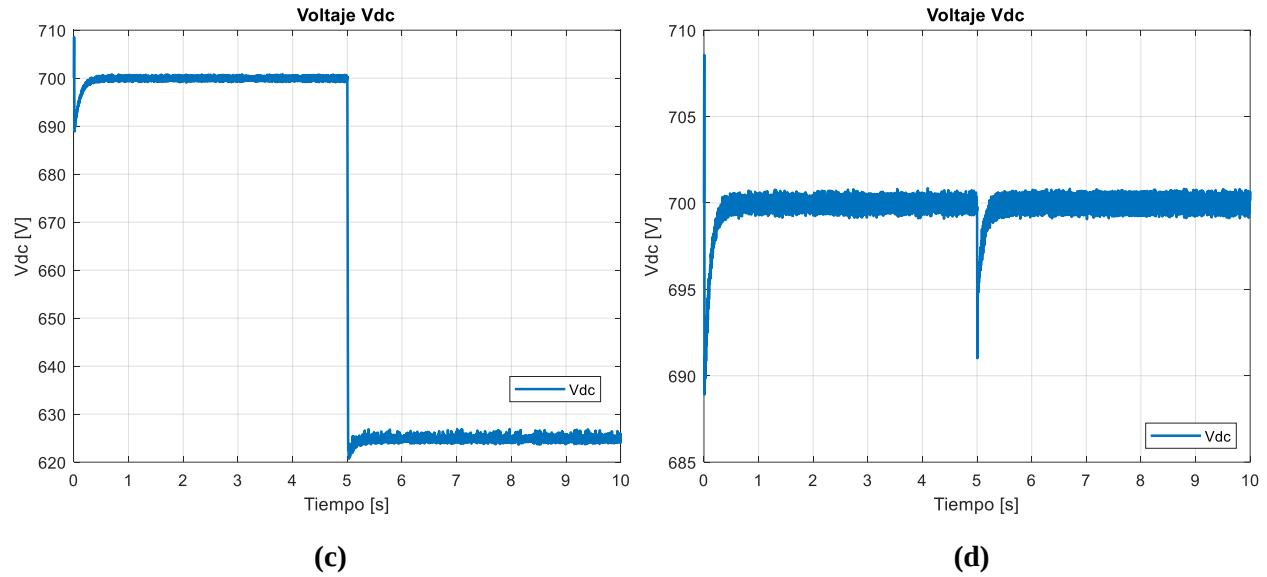


Fig. 3.1 Voltaje V_{dc} .

(a) Con voltaje dc en condiciones normales; **(b)** Con aumento del voltaje dc a 820 [V]; **(c)** Con disminución del voltaje dc a 625 [V]; **(d)** Con disminución del voltaje de la red a 200 [V peak].

En la Fig. 3.1 (a), el voltaje del DC-LINK parte en 690 [V] y alcanza rápidamente su estado estacionario de 700 [V]. En la Fig. 3.1 (b), durante la prueba del límite superior, el voltaje aumenta a 820 [V] a los 5 [s], con un pequeño sobrepaso antes de estabilizarse. En la Fig. 3.1 (c), para la prueba del límite inferior, el voltaje cae a 625 [V] y se estabiliza alrededor de 5.2 [s]. Finalmente, en la Fig. 3.1 (d), ante la disminución del voltaje de red, el DC-LINK sufre una leve caída llegando a los 692 [V], volviendo rápidamente a su estado estacionario de 700 [V].

3.2.2 Graficas del Voltaje V_s

A continuación, en la Fig. 3.2(a), (b), (c) y (d), se ilustrara las gráficas del voltaje V_s bajo distintas condiciones.

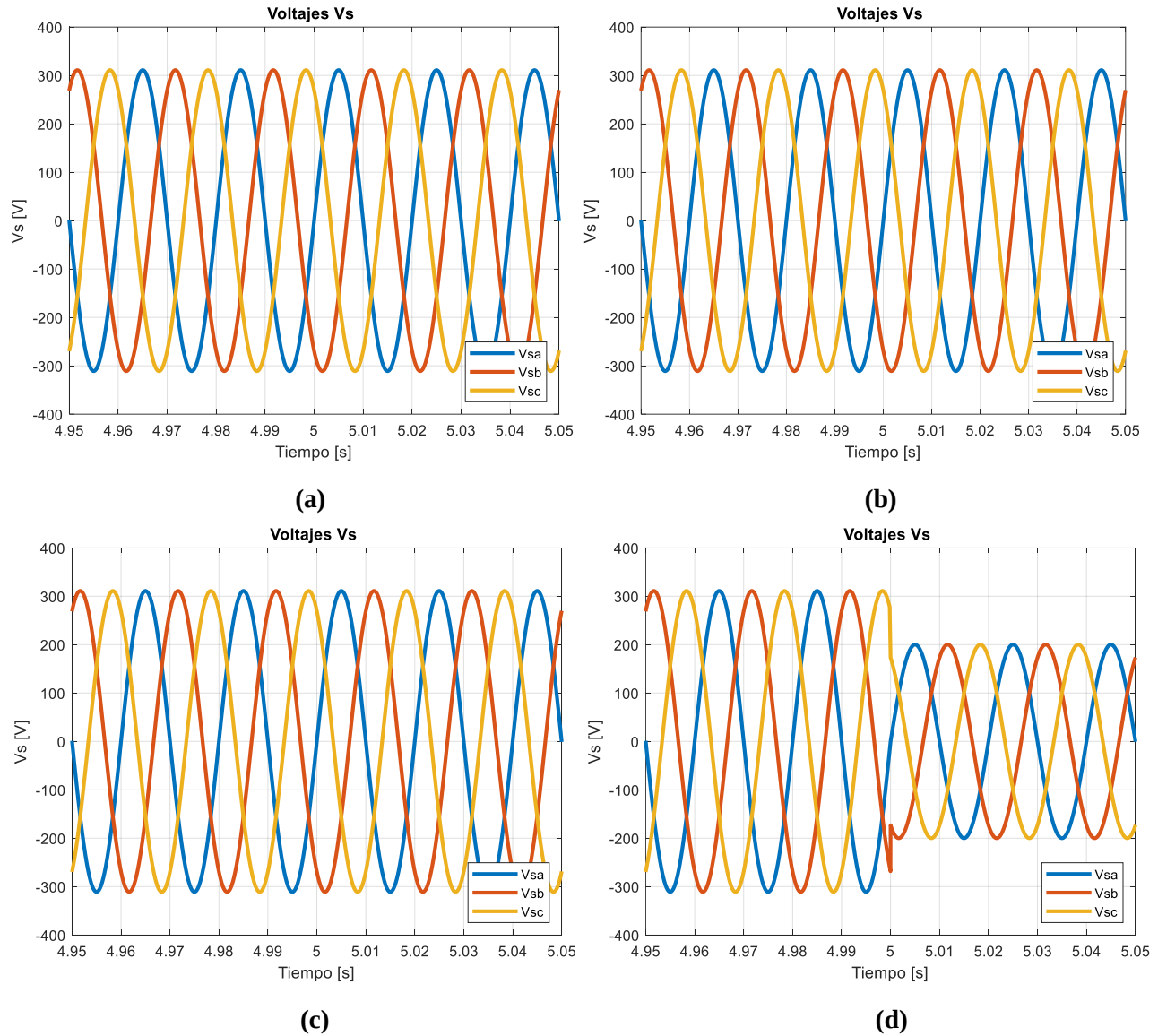


Fig. 3.2 Voltaje de la red V_s

(a) Con voltaje dc en condiciones normales; **(b)** Con aumento del voltaje dc a 820 [V]; **(c)** Con disminución del voltaje dc a 625 [V]; **(d)** Con disminución del voltaje de la red a 200 [V peak].

En la Fig. 3.2 (a), (b) y (c) se muestran los voltajes de fase de la red (V_{sa} , V_{sb} y V_{sc}). Todas las gráficas son iguales porque la red mantiene un voltaje constante de 220 [Vrms], equivalente a 311 [V peak], obtenido mediante la relación ($V_{peak} = V_{RMS} * \sqrt{2}$).

En la Fig. 3.2 (d) también se observan estos voltajes trifásicos, pero a partir de los 5 [s] ocurre una caída de tensión. Donde, el voltaje disminuye de 311 [V peak] a 200 [V peak]. En ese instante aparece una pequeña distorsión o transitorio debido al cambio abrupto de condiciones, mientras el sistema se ajusta al nuevo nivel de voltaje. Luego de los 5 [s], el voltaje de red vuelve a su estado

estacionario.

3.2.3 Gráficas de las corrientes I_s

La Fig. 3.3 (a), (b), (c) y (d), que se ilustrara las gráficas de la corriente I_s bajo distintas condiciones.

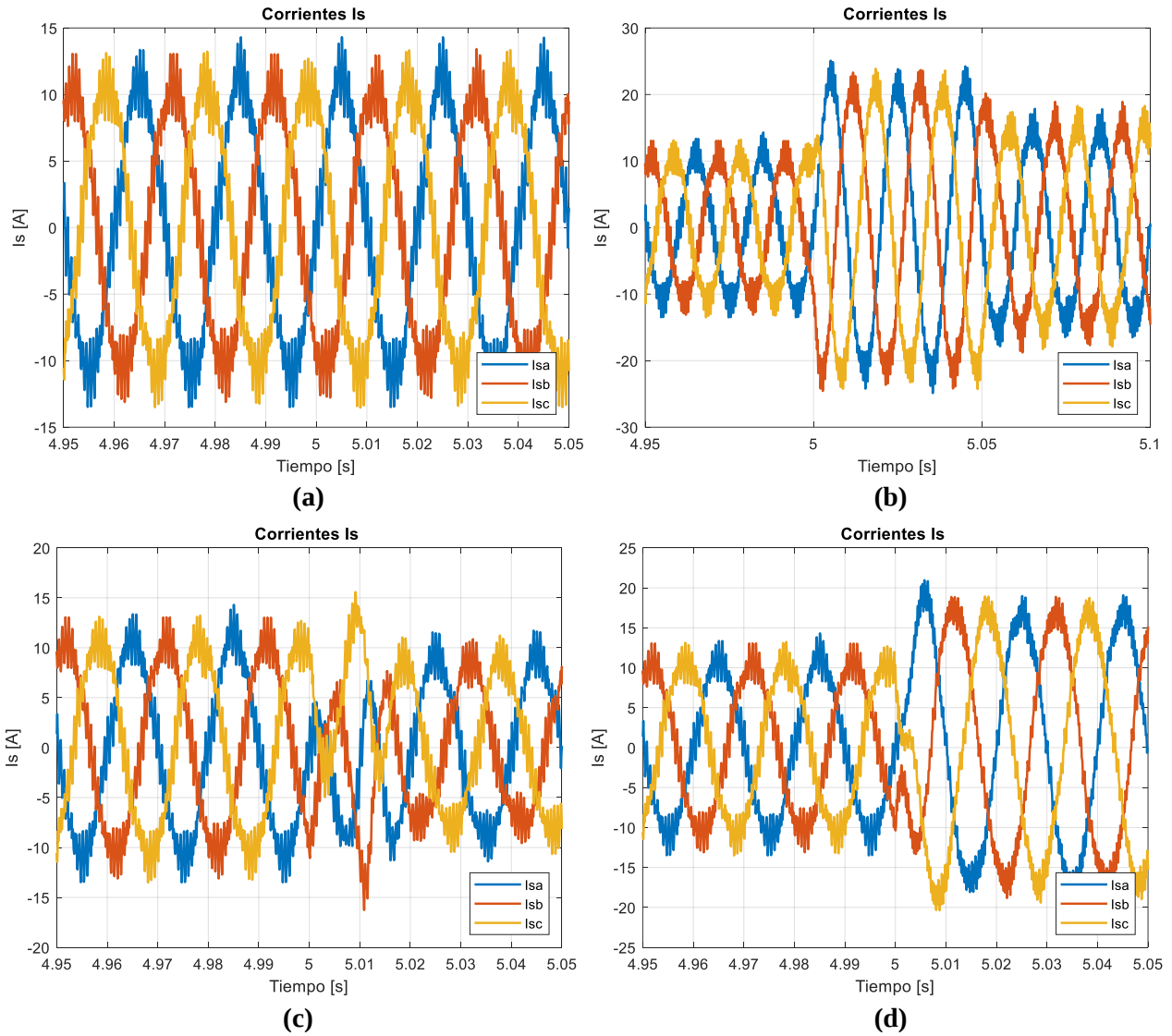


Fig. 3.3 Corrientes I_s

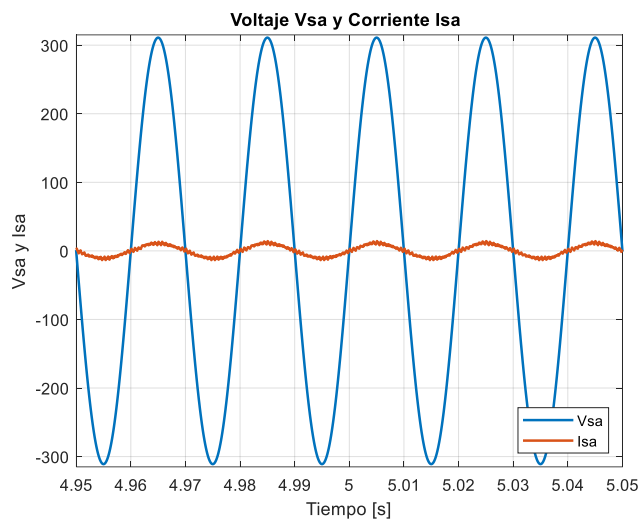
(a) Con voltaje dc en condiciones normales; **(b)** Con aumento del voltaje dc a 820 [V]; **(c)** Con disminución del voltaje dc a 625 [V]; **(d)** Con disminución del voltaje de la red a 200 [V peak].

Las Fig. 3.3 muestran las corrientes trifásicas i_{sa} , i_{sb} e i_{sc} bajo distintas condiciones del sistema. En el estado inicial, las corrientes se mantienen cerca de 11 [A], presentando pequeños armónicos propios de la modulación PWM.

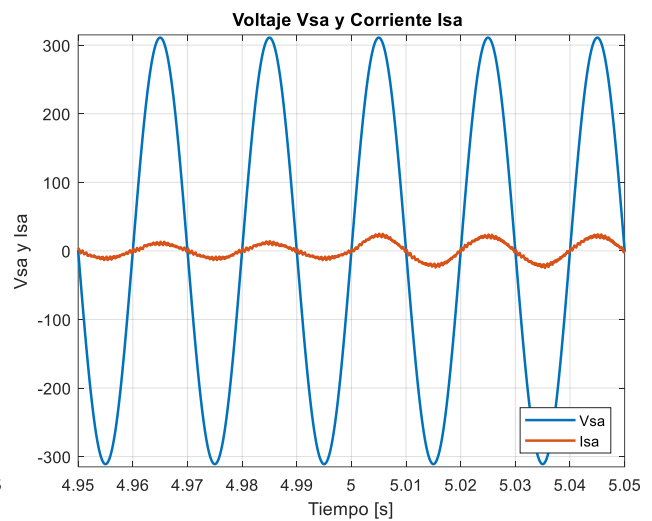
Cuando se realizó la prueba del límite superior del DC-LINK en la Fig. 3.3 (b), las corrientes presentaron un sobrepaso, lo que generó que la corriente llegara a 21 [A] para luego estabilizarse y llegar a un valor cercano a los 15 [A]. En la Fig. 3.3 (c) se realizó la prueba del límite inferior del DC-LINK, las corrientes disminuyeron hasta aproximadamente 8.5 [A]. Finalmente en la Fig. 3.3 (d), ante una caída de voltaje de red, las corrientes aumentaron para mantener la potencia, alcanzando un valor en estado estacionario en torno a 18.5 [A].

3.2.4 Gráficas del Voltaje Vsa junto con la Corriente Isa

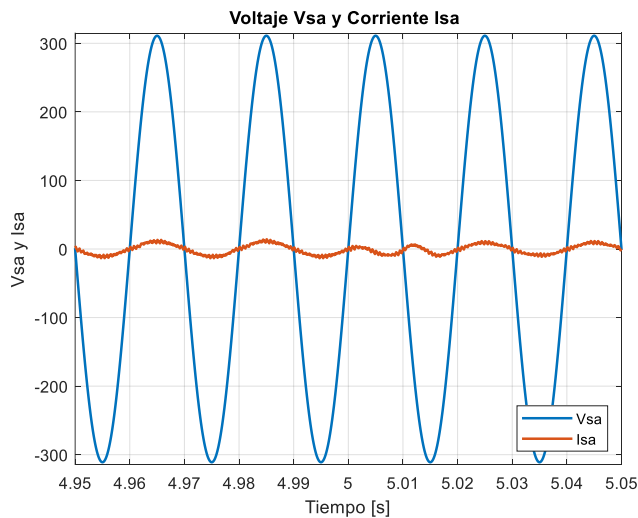
Como se observa en las Fig. 3.4 (a), (b), (c) y (d), se representan las gráficas del voltaje Vsa junto con la corriente Isa bajo distintas condiciones.



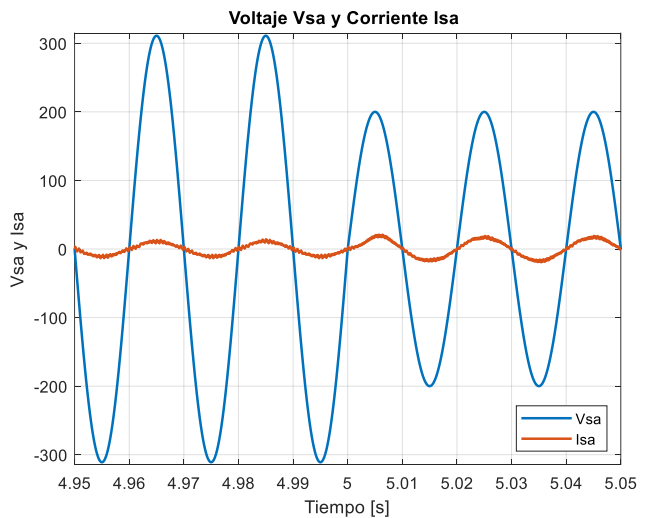
(a)



(b)



(c)



(d)

Fig. 3.4 Voltaje V_{sa} y Corrientes I_{sa}

(a) Con voltaje dc en condiciones normales; (b) Con aumento del voltaje dc a 820 [V]; (c) Con disminución del voltaje dc a 625 [V]; (d) Con disminución del voltaje de la red a 200 [V peak].

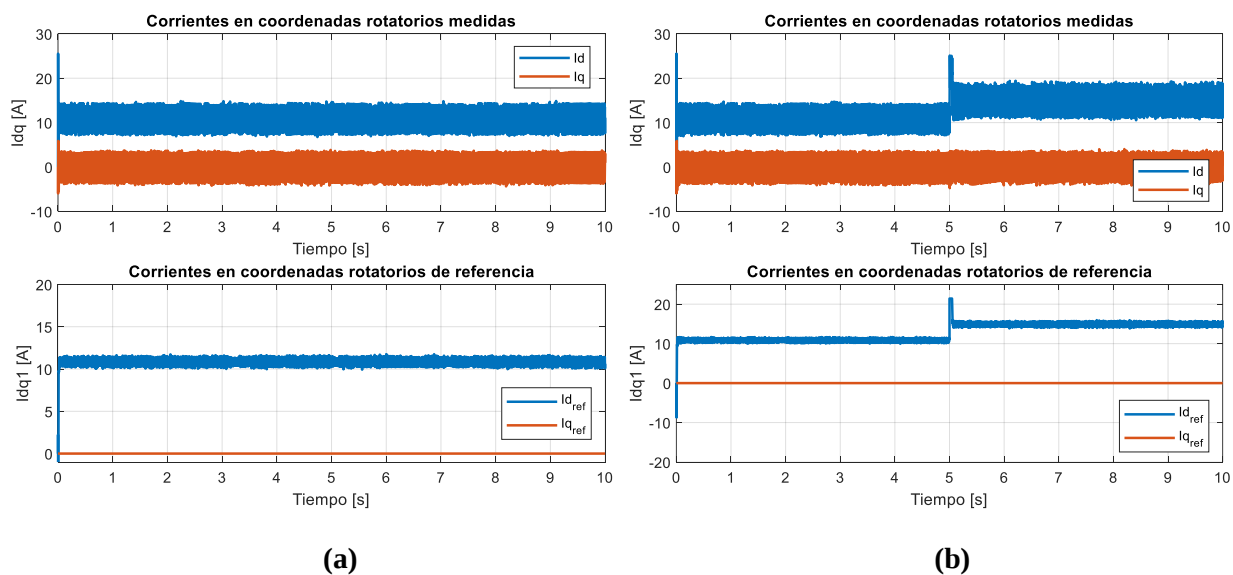
En las Fig. 3.4 (a) y (b) se presentan las señales de voltaje de red V_{sa} y la corriente I_{sa} . En ambas se aprecia que el voltaje y la corriente se encuentran en fase, lo que indica un comportamiento predominantemente resistivo de la carga. Las dos magnitudes alcanzan sus valores máximos y cruzan por cero de manera simultánea, evidenciando la ausencia de desfase.

En la Fig. 3.4 (c), antes de los 5 [s], el voltaje y la corriente también se encuentran en fase; sin embargo, posterior a ese instante se observa un leve desfase transitorio. Este fenómeno se atribuye a que el rectificador 2L-AFE opera cercano al límite inferior del voltaje del DC-LINK, generando efectos transitorios de conmutación y una ligera distorsión en las formas de onda.

En la Fig. 3.4 (d), el voltaje V_{sa} y la corriente I_{sa} vuelven a presentarse en fase, manteniendo su sincronía tanto en los valores máximos como en los cruces por cero. A pesar de la disminución del voltaje de red, la corriente aumenta para conservar la potencia entregada al sistema, manteniéndose ambas señales en fase durante todo el proceso.

3.2.5 Gráficas de las corrientes en coordenadas rotatorias

En las Fig. 3.5 (a), (b), (c) y (d), se representan las gráficas de las corrientes en coordenadas rotatorias bajo las distintas condiciones.



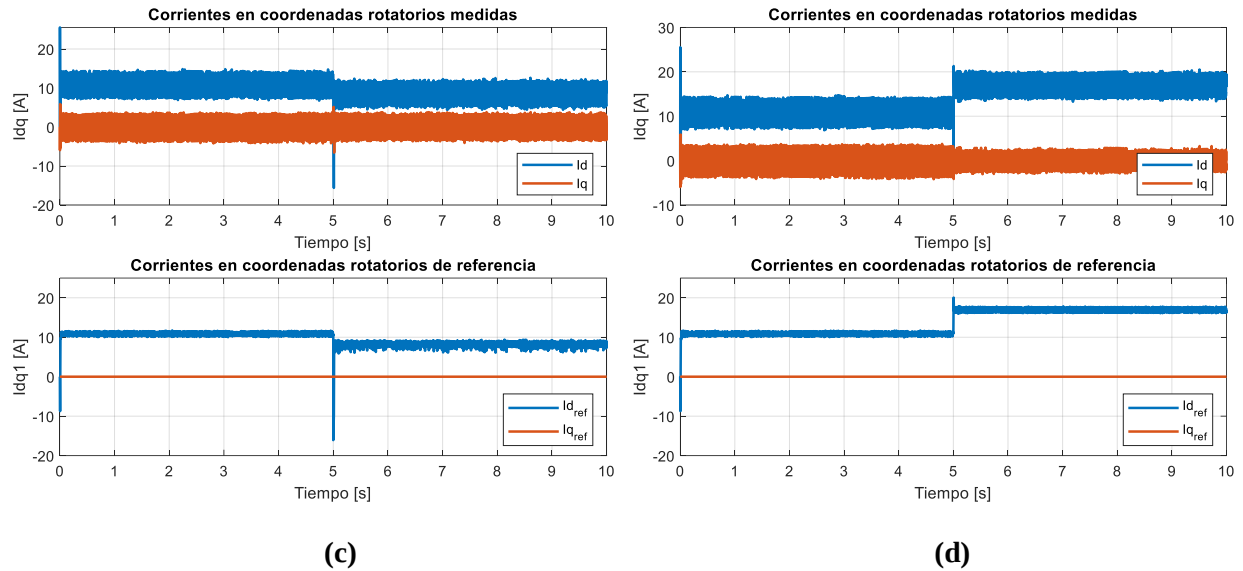


Fig. 3.5 Corrientes en coordenadas rotatorias medidas y de referencia

(a) Con voltaje dc en condiciones normales; (b) Con aumento del voltaje dc a 820 [V]; (c) Con disminución del voltaje dc a 625 [V]; (d) Con disminución del voltaje de la red a 200 [V peak].

En la Fig. 3.5 se comparan las corrientes medidas y de referencia en coordenadas rotatorias bajo distintas condiciones del sistema. En todos los casos, la corriente medida presenta una mayor amplitud y variabilidad que la corriente de referencia, consecuencia del ancho de banda del sistema de control.

En condiciones iniciales la Fig. 3.5 (a), ambas corrientes se mantienen alrededor de 11.5 [A], aunque la medida fluctúa en un rango más amplio. Durante la prueba del límite superior del DC-LINK en la Fig. 3.5 (b), las corrientes aumentan a aproximadamente 15 [A], observándose nuevamente mayores oscilaciones en la señal medida. En la prueba del límite inferior del DC-LINK de la Fig. 3.5 (c), las corrientes descienden a cerca de 8 [A] y se identifica un undershoot en la componente d debido a un transitorio que eleva el voltaje del DC-LINK hasta alrededor de 620 [V]. Finalmente, ante la disminución del voltaje de red en la Fig. 3.5 (d), la corriente aumenta a aproximadamente 18 [A], manteniéndose la tendencia de mayor fluctuación en la corriente medida respecto a la de referencia.

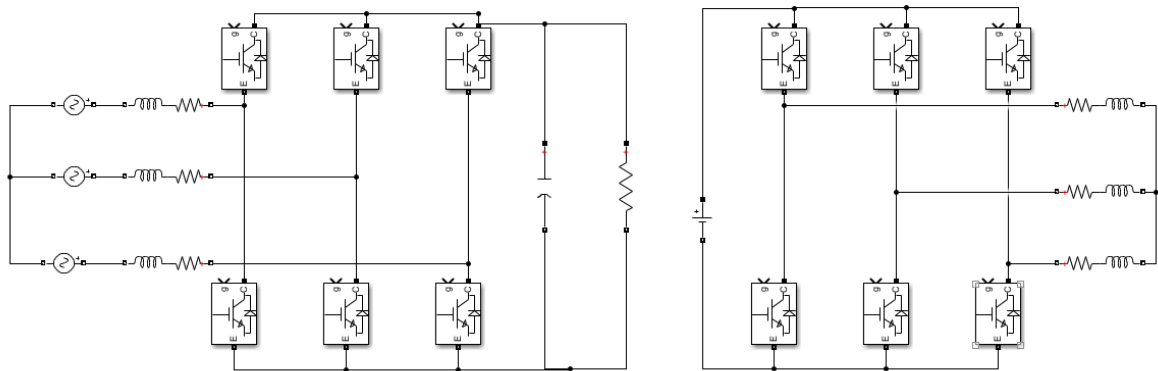
Capítulo 4. Etapa de conexión del inversor con el rectificador con voltaje de la red variable

4.1. Introducción

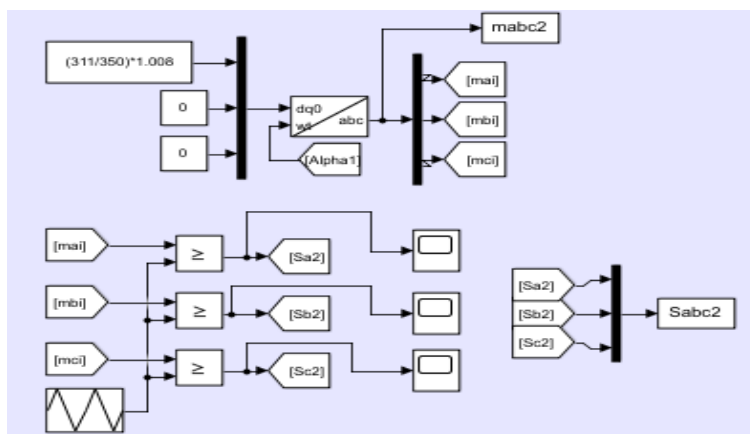
En este capítulo se aborda la conexión del Rectificador con el Inversor, con el propósito de analizar el comportamiento del sistema completo. A partir de esta configuración, se obtiene la FFT al voltaje de la fase “a” del Inversor, lo que permite evaluar la calidad de señal generada y comprobar si se alcanza el nivel de voltaje deseado en la salida. Adicionalmente, se registran y grafican los voltajes DC, con el objetivo de observar la estabilidad del sistema cuando el inversor se encuentre en operación, para luego someterlo a variaciones en el voltaje de red y analizar su respuesta frente a dichas perturbaciones.

4.2. Primer paso: inversor conectado aparte del rectificador

Para comenzar esta etapa, el inversor se conecta de manera independiente del rectificador, utilizando una fuente DC de 700[V]. Asimismo, se emplea el índice de modulación previamente calculado en la ecuación (2.6), con el objetivo de generar los pulsos de disparo del inversor a través de la comparación entre dicho índice y la señal portadora (triangular). El esquema del sistema implementado para esta parte se presenta en la Fig. 4.1.



(a)



(b)

Fig. 4.1 Topología Inversor

(a) Conexión del Inversor aparte del Rectificador; **(b)** Obtención de los pulsos de disparo del Inversor.

Con la conexión del inversor operando de manera independiente del rectificador, y una vez definida su topología, es fundamental considerar las pérdidas presentes en los IGBTs. Estas pérdidas provocan que el voltaje de salida no coincida exactamente con el valor teórico esperado. Para compensar este efecto, el índice de modulación del inversor se ajusta aplicando un factor de corrección de 1.008, lo que permite obtener los 311.1 [V] requeridos en la salida. Para validar este resultado y analizar la calidad de la señal generada, en la Fig. 4.2 (a) y (b) se presenta el voltaje a la salida del inversor, mientras que en la Fig. 4.3 se muestra la FFT correspondiente a dicho voltaje, permitiendo evaluar su contenido armónico.

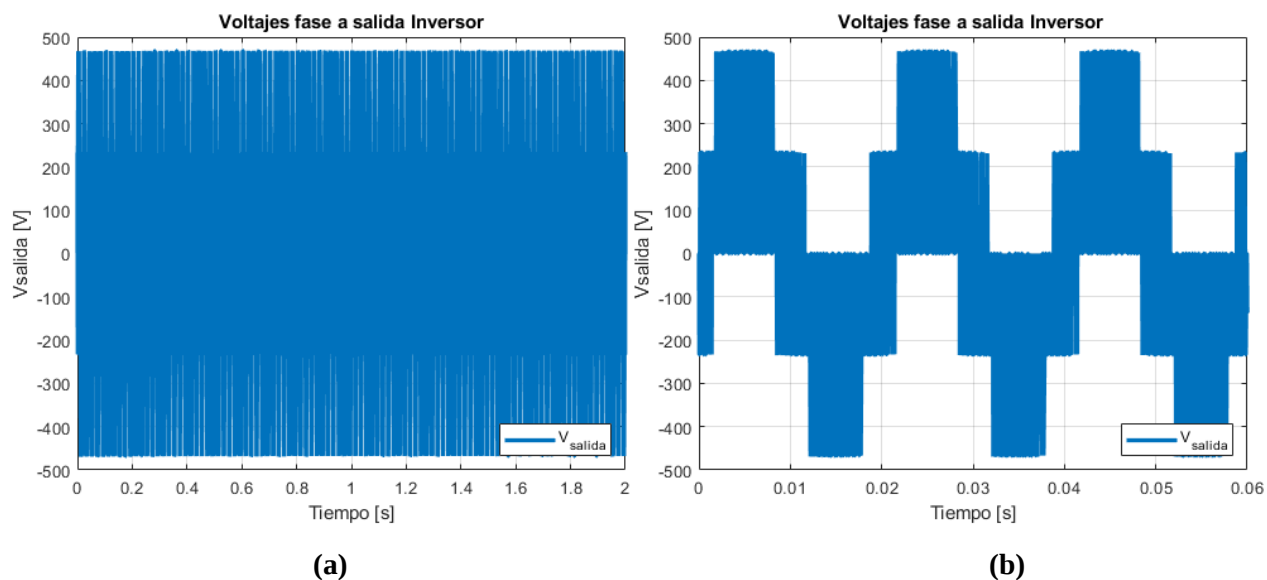


Fig. 4.2 Voltaje a salida de la fase “a” del Inversor

(a) Señal de voltaje de la fase “a” del inversor; (b) Señal de voltaje de la fase “a” del inversor vista en tres periodos.

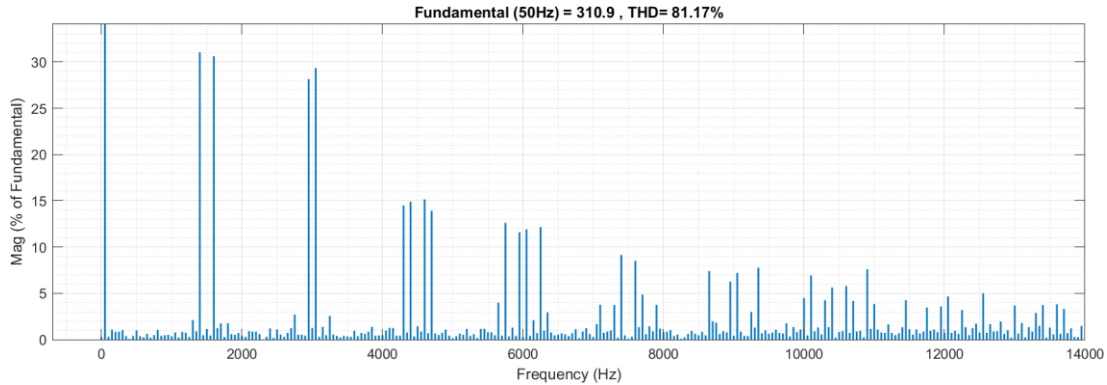


Fig. 4.3 FFT de voltaje a salida de la fase “a” del Inversor

En la Fig. 4.2 (a) se muestra el voltaje de la fase “a” del inversor, mientras que en la Fig. 4.2 (b) la misma señal se representa en tres periodos. En esta última se distinguen claramente 5 niveles de voltaje los cuales son: $+V_{dc}/2$, $+V_{dc}/4$, 0, $-V_{dc}/4$ y $-V_{dc}/2$, esto debido a que se está midiendo entre fase y neutro de la carga resistiva conectada en estrella.

En la Fig. 4.3 se presenta la FFT del voltaje de la salida correspondiente a la fase “a” del inversor. En la componente fundamental de 50 [Hz], se obtiene un valor de 310.9 [V], lo cual resulta muy cercano al voltaje esperado de 311.1 [V] en la salida del inversor. Este resultado confirma que el índice de modulación calculado es adecuado, ya que, permite que el inversor entregue en su salida el voltaje deseado con un margen mínimo de error.

4.3. Segundo paso: Inversor conectado al Rectificador

Con el primer objetivo cumplido, el cual fue obtener el voltaje deseado en la salida del inversor, se procede a la conexión conjunta del inversor con el rectificador, tal como se muestra en la Fig. 2.4. En esta etapa, la meta principal es alcanzar nuevamente los 311.1 [V] en la salida del inversor bajo una condición de red no variable, asegurando al mismo tiempo la estabilidad del DC-Link en 700 [V].

Adicionalmente, entre la salida del rectificador y la entrada del inversor se incorpora un filtro RL, cuyo propósito es mejorar la calidad de la corriente continua entregada y contribuir a una operación más estable y eficiente del sistema. Dicho filtro, en ambos lados está conformado por una resistencia $R = 0.001 \text{ } [\Omega]$ y una inductancia de $L = 0.1 \text{ [mH]}$.

Con esta configuración implementada, se realiza una nueva simulación del sistema, aplicando un análisis de FFT sobre el voltaje de la fase “a” en la salida del inversor. El objetivo es verificar que el nivel de 311.1 [V] se mantenga aún con el sistema completo conectado, corroborando así la validez del diseño. De esta manera, se obtienen las gráficas necesarias para evaluar el comportamiento del regulador en condiciones nominales.

Por último, se someterá el sistema a condiciones más exigentes, introduciendo variaciones en el voltaje de red. En este escenario, el voltaje parte desde los 311.1 [V], se reduce a 200 [V], retorna a 311.1 [V] y, finalmente, se incrementa otra vez alcanzando los 345 [V] peak. El propósito de estas perturbaciones es analizar la capacidad del regulador de voltaje para mantener constante el voltaje de salida en 311.1 [V], aun frente a fluctuaciones significativas en la red, garantizando la confiabilidad del sistema propuesto.

4.3.1 Graficas de Voltaje de Red

En la Fig. 4.4 (a) se muestra el voltaje de red en una vista general, mientras que en la Fig. 4.4 (b) se presenta el mismo voltaje de red observado durante cuatro periodos bajo las distintas condiciones de operación.

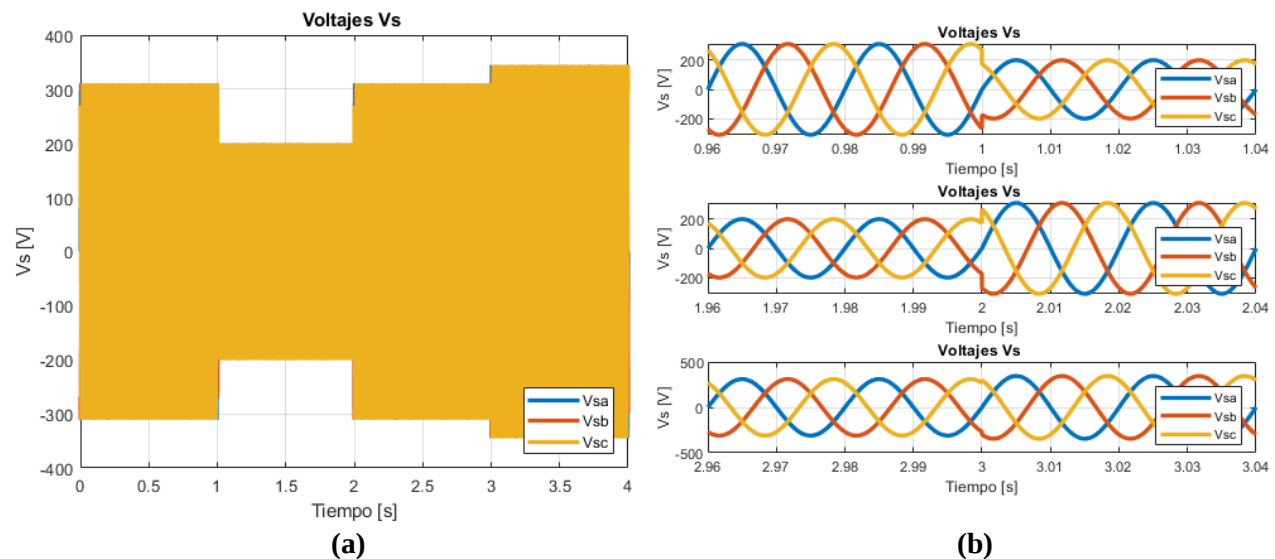


Fig. 4.4 Voltajes de la red

(a) Señal de voltaje de red vista general; (b) Señal de voltaje de red en 4 periodos bajo diferentes condiciones.

En la Fig. 4.4 (a) y (b) observamos el voltaje de la red, donde la primera grafica muestra la variación del voltaje, iniciando en 311.1 [V], disminuyendo a 200 [V] en 1 [s], recuperando los 311.1 [V] en 2 [s] y aumentando a 345 [V] en 3 [s]. En la siguiente gráfica, específicamente los subplot se

aprecian cuatro periodos alrededor de cada transición: la disminución (0.96–1.04 s), el primer aumento (1.96–2.04 s) y el segundo aumento (2.96–3.04 s), evidenciando claramente los cambios de voltaje en la red.

4.3.2 Gráficas y FFT de Voltaje de la fase “a” a la salida del inversor.

En la Fig. 4.5 (a) se muestra el voltaje de la fase “a” a la salida del inversor, mientras que en la Fig. 4.5 (b) se presenta la misma señal observada durante tres periodos bajo las diferentes condiciones de operación. Por otro lado, en la Fig. 4.6 (a), (b) y (c) se muestran las FFT correspondientes a dicho voltaje, cada una asociada a una de las tres condiciones evaluadas.

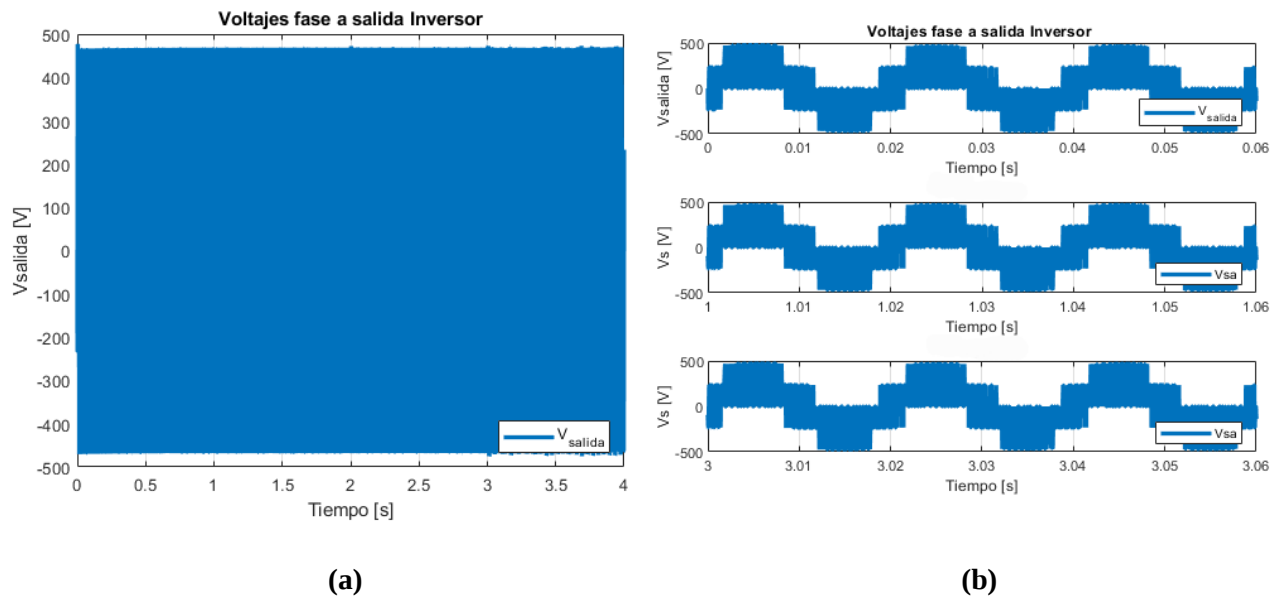
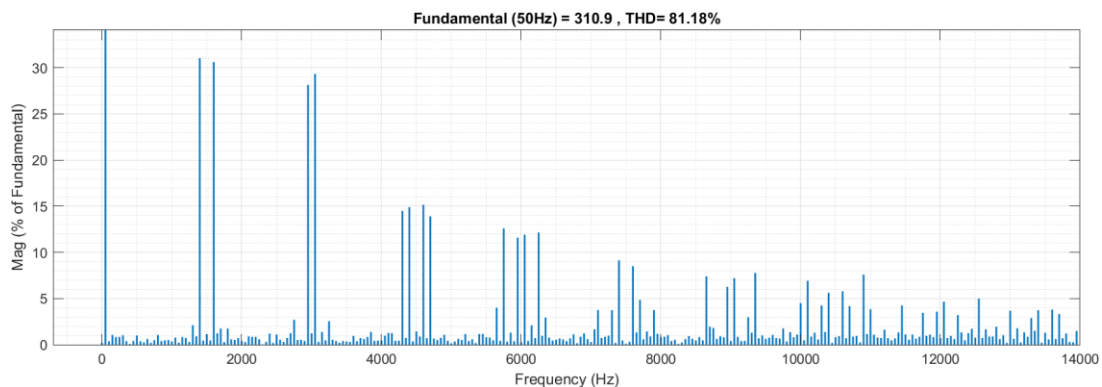
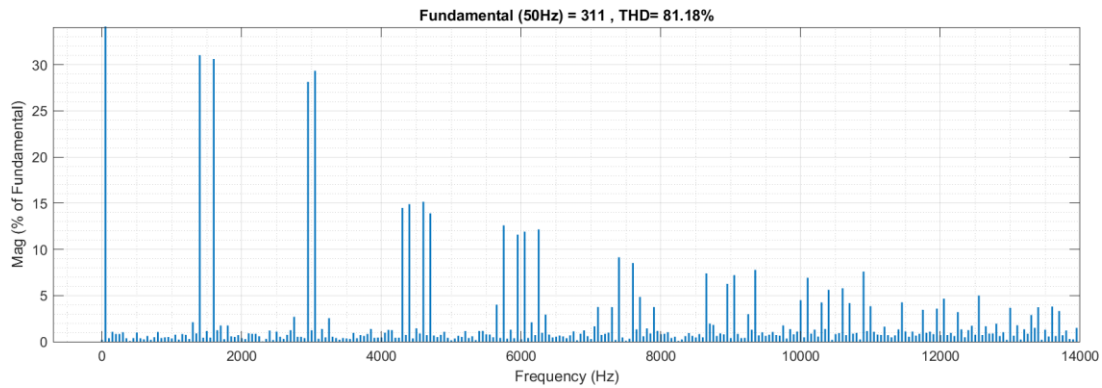


Fig. 4.5 Voltaje a salida de la fase “a” del Inversor

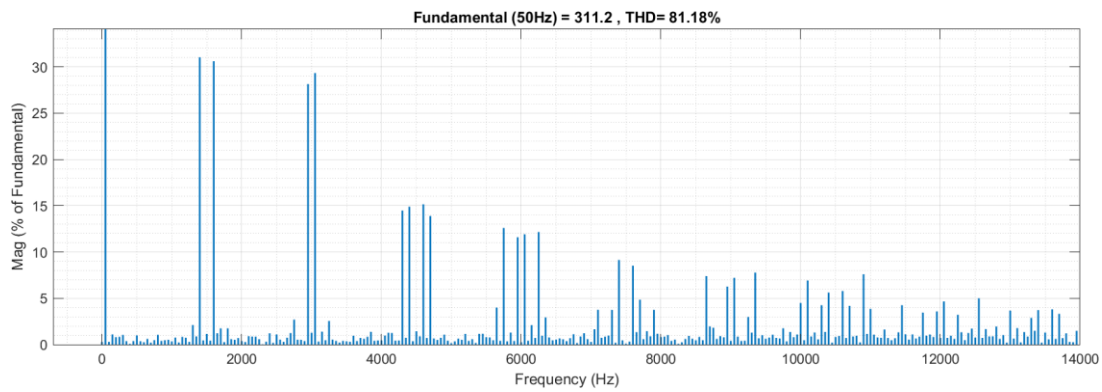
(a) Señal de voltaje de la fase “a” del inversor; (b) Señal de voltaje de la fase “a” del inversor vista en tres periodos bajo diferentes condiciones.



(a)



(b)



(c)

Fig. 4.6 FFT a la salida de la fase “a” con el sistema conectado

(a) FFT cuando el voltaje de la red es de 311.1[V]; **(b)** FFT cuando el voltaje de la red es de 200[V]; **(c)** FFT cuando el voltaje de la red es de 345[V].

En la Fig. 4.5 (a) se muestra el voltaje de la fase “a” del inversor, mientras que en la Fig. 4.5 (b) la misma señal se muestra en tres periodos mediante subplots. Esta representación permite evidencias que el voltaje a la salida del inversor se mantiene libre de perturbaciones, incluso frente a variaciones presentes en el voltaje de la red.

En la Fig. 4.6 se presenta la FFT del voltaje de la salida correspondiente a la fase “a” del inversor, donde (a) corresponde cuando el voltaje de la red es de 311.1 [V], (b) cuando disminuye a 200 [V] y (c) cuando aumenta a 345 [V]. Se observa que, a frecuencia fundamental el voltaje es de 310.9 [V] en (a), 311 [V] en (b) y 311.2 [V] en (c). Estos resultados demuestran que el regulador de voltaje mantiene constante el voltaje a frecuencia fundamental, lo cual confirma el funcionamiento

óptimo del sistema y la correcta acción del esquema de control implementado en el inversor.

4.3.3 Graficas del voltaje DC

En la Fig. 4.7 (a) se muestra el voltaje del bus DC cuando el voltaje de red se mantiene constante en 311 [V], mientras que en la Fig. 4.7 (b) se presenta el comportamiento de dicho voltaje frente a variaciones en el voltaje de la red.

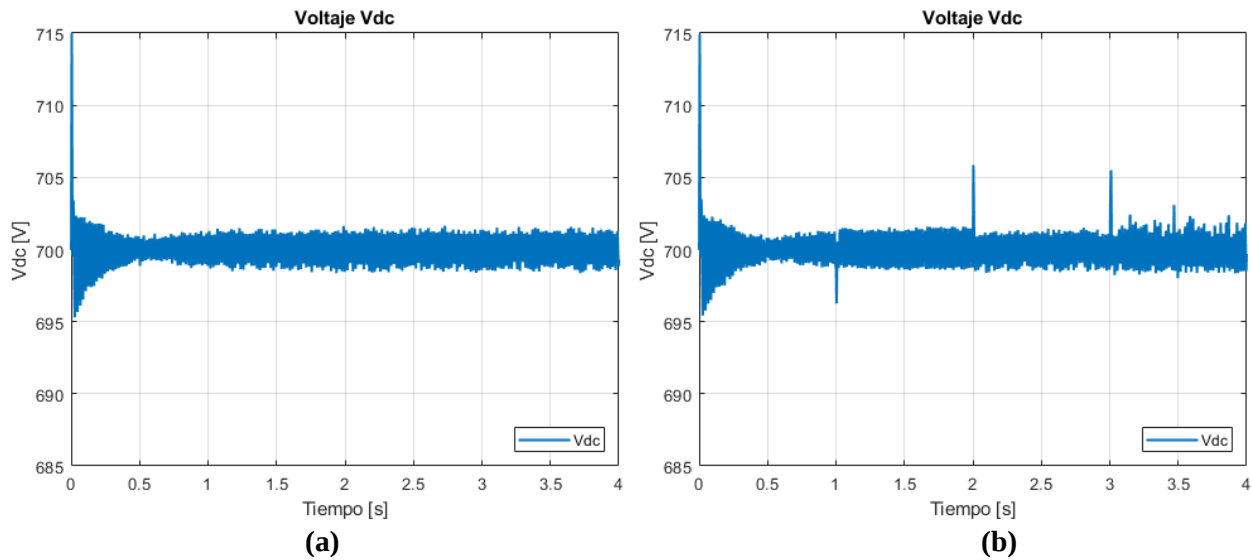


Fig. 4.7 Voltaje dc

(a) Cuando el voltaje de la red es de 311[V] constante; **(b)** Cuando hay variaciones en el voltaje de red.

En la Fig. 4.7 (a) observamos el voltaje DC del sistema, el cual, este se mantiene en 700[V] constantes, lo que nos dice que el sistema se encuentra estable en su totalidad y que este está funcionando de manera óptima con el rectificador y el inversor conectados.

En la Fig. 4.7 (b) se presenta el voltaje DC bajo condiciones de variación en el voltaje de la red. Se observan picos característicos de undershoot y overshoot generados por las variaciones escalonadas en la amplitud del voltaje de red. Estos transitorios son normales en el instante que se genera el cambio en el voltaje de la red, y el regulador los corrige rápidamente, manteniendo el voltaje DC en torno a los 700[V].

Capítulo 5. Implementación de Filtro LCL a la salida del Inversor

5.1. Introducción

Un filtro LCL es un tipo de filtro pasivo compuesto por dos inductancias (L_1 y L_2) y un capacitor (C_f) dispuesto entre ellas, formando la topología “LCL”. Es muy utilizado en sistemas de conversión de energía, especialmente inversores conectados a la red, para:

- Reducir las altas frecuencias generadas por la técnica de modulación PWM.
- Limitar el contenido armónico antes de inyectar corriente a la red eléctrica.
- Mejorar el cumplimiento de las normativas de calidad de energía.

Este filtro es superior al filtro LC en aplicaciones donde se usan frecuencias de conmutación elevadas, ya que, proporciona una mejor atenuación sin requerir inductancias tan grandes y costosas.

5.2. Implementación del filtro LCL

Se procede a calcular los valores de las inductancias L_1 y L_2 junto con el capacitor C_f , que son los necesarios para poder realizar nuestro filtro LCL.

Para la implementación del filtro LCL, se calcularán los valores de las inductancias L_1 y L_2 , junto con el capacitor C_f , los cuales son necesarios para definir las características y el correcto funcionamiento del filtro.

Los cálculos se desarrollan utilizando los parámetros especificados en la Tabla 2.1 Parámetros del sistema.

Lo primero que debemos hacer es calcular la impedancia y la capacitancia base:

$$Z_b = \frac{E_n^2}{P_n} = \frac{(V_n * \sqrt{3})^2}{P_n} \frac{(220[V] * \sqrt{3})^2}{5000[W]} = 29.04[\Omega] \quad (5.31)$$

$$w_g = f_g * 2 * \pi = 314.1593[rad/s] \quad (5.32)$$

$$C_b = \frac{1}{w_g * Z_b} = 0.109611[mF] \quad (5.33)$$

Con esto procedemos a calcular el valor del capacitor que se utilizara en el filtro:

$$C_f = 0.7 * C_b = 76.7275[\mu F] \quad (5.34)$$

Ahora procedemos a calcular la corriente máxima I_{max} :

$$I_{max} = \frac{P_n \sqrt{2}}{3 * V_{fase}} = 10.7137[A] \quad (5.35)$$

Para poder obtener el delta I_{max} definimos un porcentaje del rizado a criterio, en donde se escoge un porcentaje de rizado $\alpha=370\%$.

$$VI_{Lmax} = \alpha * I_{max} = 39.6408 \quad (5.36)$$

Con esto ya se procede a calcular el valor del inductor 1.

$$L_1 = \frac{V_{DC}}{6 * f_{sw} * VI_{max}} = 1.962[mH] \quad (5.37)$$

Procedemos a definir el valor de atenuación k_a y la x :

$$k_a = 0.45 \text{ y } x = 0.05 \quad (5.38)$$

De la fórmula de k_a , despejamos para obtener el r :

$$k_a = \frac{1}{|1 + r[1 - L_1 * C_b * w_{sw}^2 * x]|} \quad (5.39)$$

Lo que al despejar nos queda:

$$r = \left(\frac{1}{k_a} - 1\right) * \frac{1}{|1 - L_1 * C_b * w_{sw}^2 * x|} = 27.26 \quad (5.40)$$

Ya con el r obtenido podemos calcular el valor de la inductancia 2

$$L_2 = r * L_1 = 55.5413[\mu H] \quad (5.41)$$

Ahora procedemos a calcular la frecuencia angular de resonancia.

$$w_{res} = \sqrt{\frac{L_1 + L_2}{L_1 * L_2 * C_f}} = 15533.79[rad/s] \quad (5.42)$$

Lo que nos da una frecuencia de resonancia de:

$$f_{res} = \frac{w_{res}}{2 * \pi} = 2472.2797[Hz] \quad (5.43)$$

Con esto ya podemos hacer el cálculo de la resistencia que va a acompañar en serie al capacitor:

$$R_f = \frac{1}{3 * w_{res} * C_f} = 0.2796[\Omega] \quad (5.44)$$

Con los parámetros del filtro LCL ya definidos, se procede a la conexión del sistema completo, tal como se ilustra en la figura siguiente.

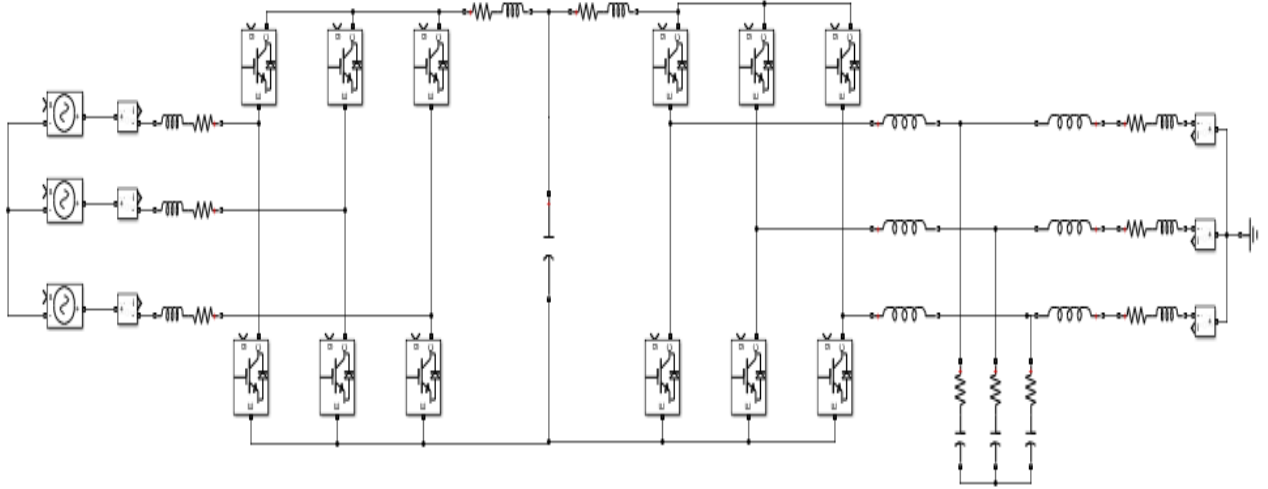


Fig. 5.1 Circuito completo del sistema con Filtro LCL

Con el sistema completo y el filtro LCL incorporado, se realizaron las siguientes pruebas.

5.2.1 Primera prueba:

Como usaremos un filtro LCL conectado en delta, debemos multiplicar la resistencia R_f por tres y el capacitor C_f dividirlo en tres, lo que nos queda:

$$R_f = 0.2796[\Omega] * 3 = 0.83901[\Omega] \quad (5.45)$$

$$C_f = \frac{76.7275[\mu F]}{3} = 25.57586[\mu F] \quad (5.46)$$

Con esto se comienza a realizar las pruebas, donde nos interesa ver el voltaje a la salida de la fase “a” del inversor, como se comporta ante perturbaciones en la red.

En la Fig. 5.2 (a) y (b) se muestra el voltaje de la fase “a” a la salida del inversor, donde la primera corresponde a una vista general y la segunda presenta la misma señal observada durante tres periodos bajo las distintas condiciones analizadas. Asimismo, en la Fig. 5.3 (a), (b) y (c) se ilustran las FFT asociadas a cada una de estas condiciones, con el fin de identificar el valor del voltaje en la frecuencia fundamental.

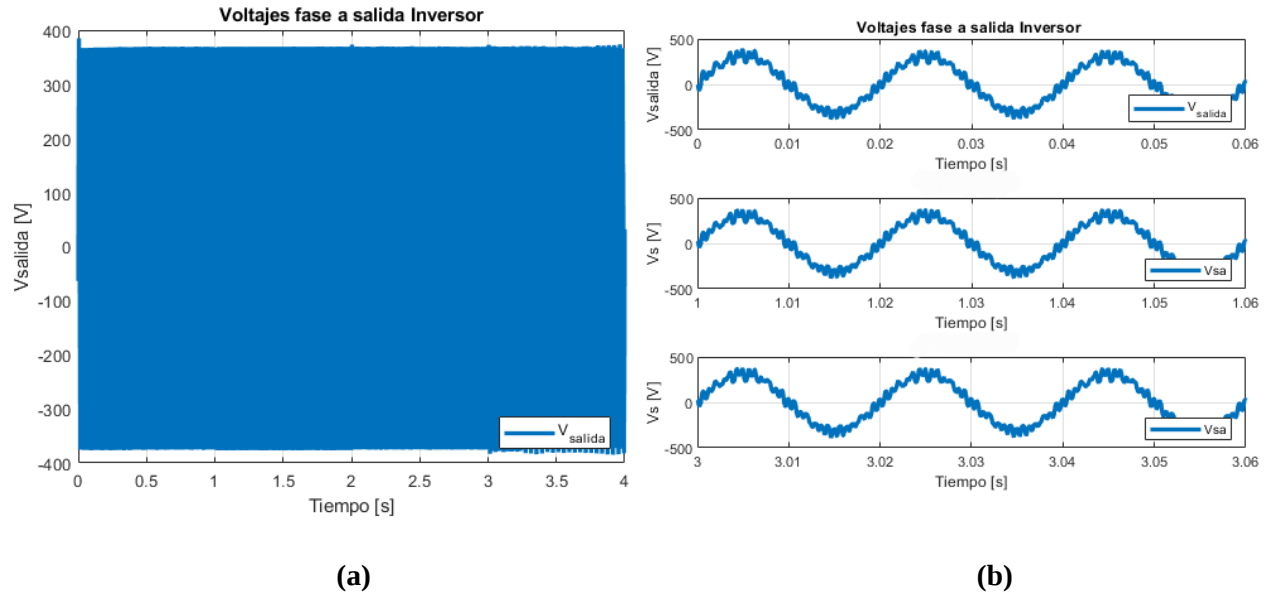
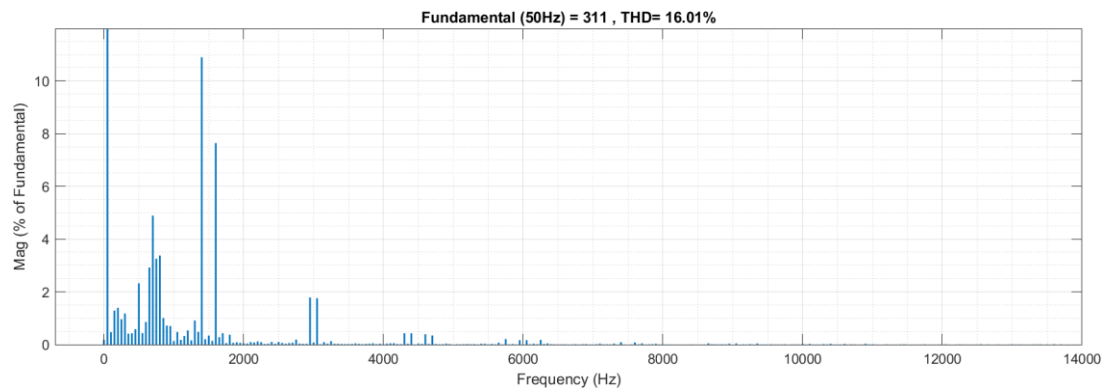
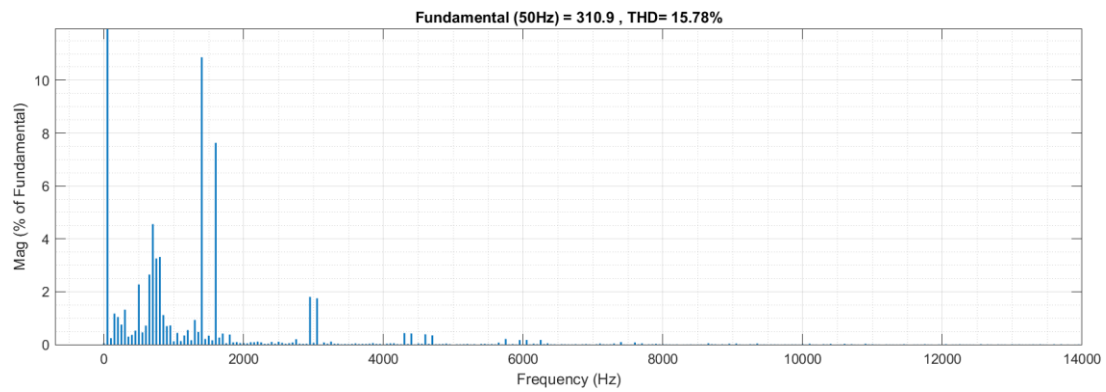


Fig. 5.2 Voltaje a salida de la fase “a” del Inversor

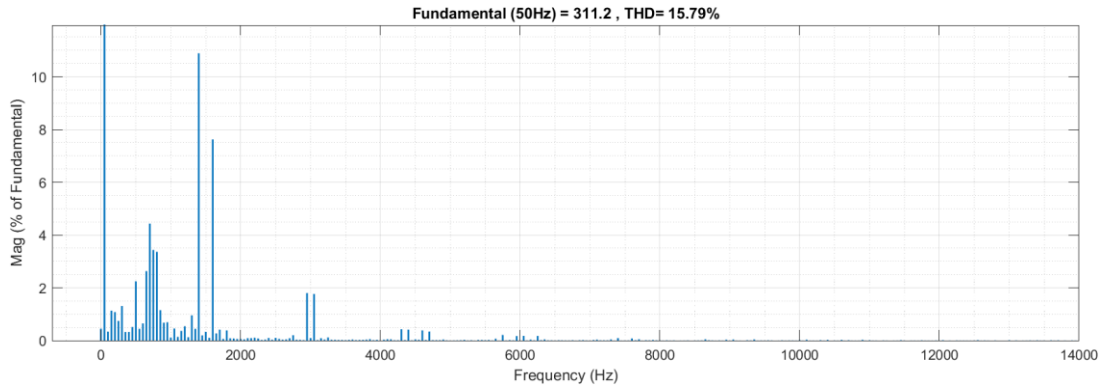
(a) Señal de voltaje de la fase “a” del inversor; (b) Señal de voltaje de la fase “a” del inversor vista en tres periodos bajo diferentes condiciones.



(a)



(b)



(c)

Fig. 5.3 FFT a Voltaje a la salida de la fase “a” con el sistema conectado

(a) FFT cuando el voltaje de la red es de 311.1[V]; **(b)** FFT cuando el voltaje de la red es de 200[V]; **(c)** FFT cuando el voltaje de la red es de 345[V].

En la Fig. 5.2 (a) se muestra el voltaje de la fase “a” del inversor, mientras que en la Fig. 5.3 (b) la misma señal se muestra en tres periodos mediante subplots. Esta representación permite evidencias que el voltaje a la salida del inversor se mantiene libre de variaciones, incluso frente a perturbaciones presentes en el voltaje de la red. No obstante, a pesar de que la señal se aprecia con forma senoidal, aún se observa la presencia de contenido armónico.

En la Fig. 5. se presenta la FFT del voltaje de la salida correspondiente a la fase “a” del inversor, donde (a) corresponde cuando el voltaje de la red es de 311.1 [V], (b) cuando disminuye a 200 [V] y (c) cuando aumenta a 345 [V]. Se observa que, a frecuencia fundamental el voltaje es de 311 [V] en (a), 310.9 [V] en (b) y 311.2 [V] en (c). Estos resultados demuestran que el regulador de voltaje mantiene constante el voltaje a frecuencia fundamental, lo cual confirma el funcionamiento óptimo del sistema y la correcta acción del esquema de control implementado en el inversor.

5.2.2 Segunda prueba:

En esta prueba la resistencia R_f se mantiene constante y solo se modifica el capacitor C_f , cuyo valor pasa a ser tres veces el capacitor original, quedando definido de la siguiente forma:

$$R_f = 0.2796[\Omega] * 3 = 0.83901[\Omega] \quad (5.47)$$

$$C_f = 76.7275[\mu F] * 3 = 230.18276[\mu F] \quad (5.48)$$

Con esto se comienza a realizar las pruebas, donde nos interesa ver el voltaje a la salida de la

fase “a” del inversor, como se comporta ante perturbaciones en la red.

A continuación, en la Fig. 5.4 (a) y (b) se muestra el voltaje de la fase “a” a la salida del inversor, donde la primera corresponde a una vista general y la segunda presenta la misma señal observada durante tres periodos bajo las condiciones de operación consideradas: voltajes de red de 311 [V], 200 [V] y 345 [V]. Asimismo, en la Fig. 5.5 (a), (b) y (c) se ilustran las FFT asociadas a cada una de estas condiciones, con el fin de identificar el valor del voltaje en la frecuencia fundamental.

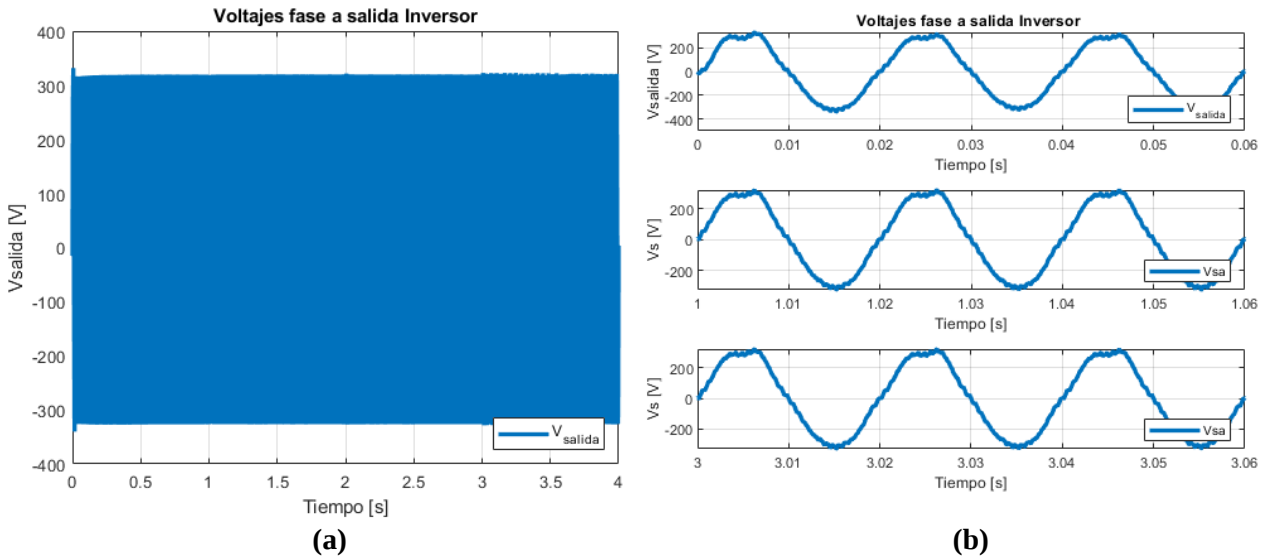
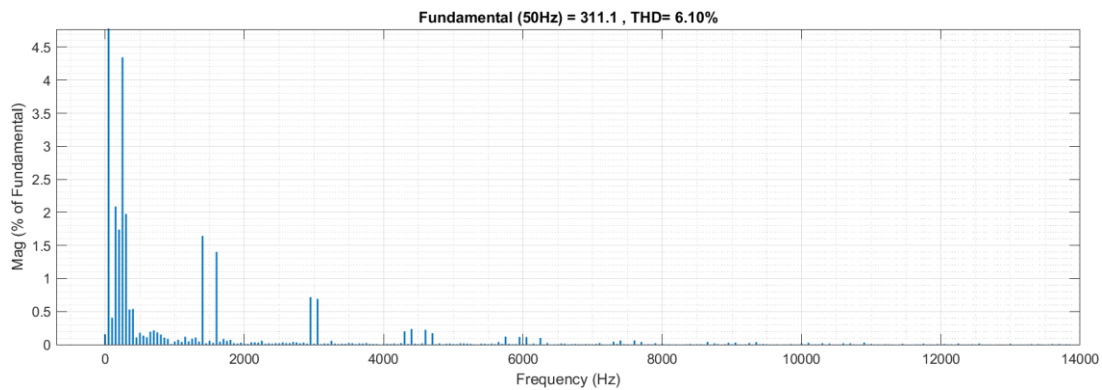
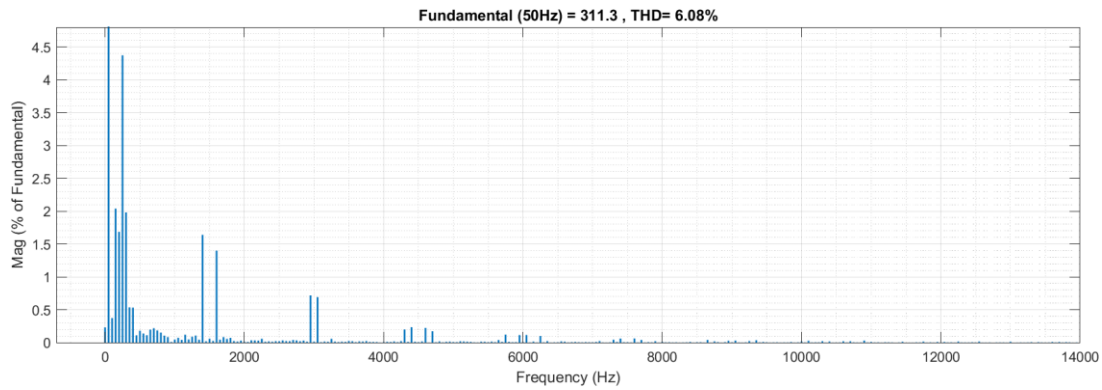


Fig. 5.4 Voltaje a salida de la fase “a” del Inversor

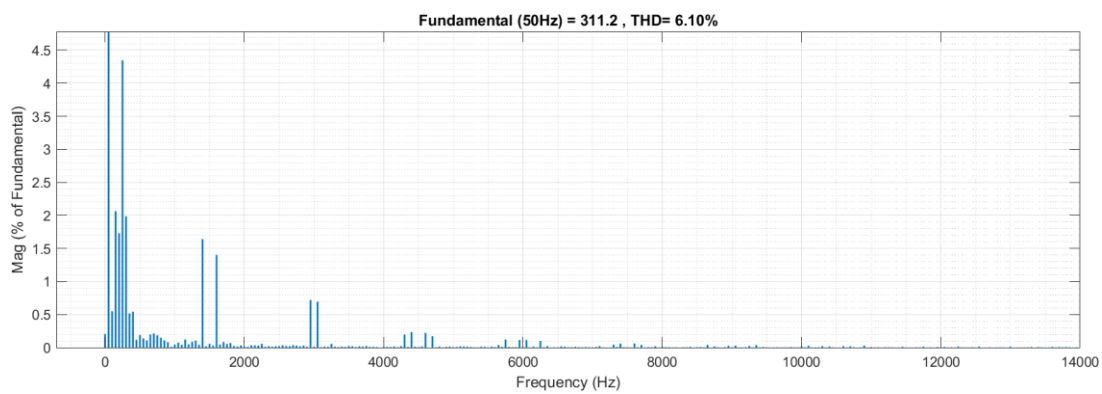
(a) Señal de voltaje de la fase “a” del inversor; (b) Señal de voltaje de la fase “a” del inversor vista en tres periodos bajo diferentes condiciones.



(a)



(b)



(c)

Fig. 5.5 FFT a Voltaje a la salida de la fase “a” con el sistema conectado

(a) FFT cuando el voltaje de la red es de 311.1[V]; (b) FFT cuando el voltaje de la red es de 200[V]; (c) FFT cuando el voltaje de la red es de 345[V].

En la Fig. 5.4 (a) y (b) observamos el voltaje de la fase “a” a la salida del inversor, donde en esta última es la señal ampliada en tres periodos. Ambas gráficas evidencian que el voltaje de se mantiene estable y sin alteraciones, incluso ante las perturbaciones en el voltaje de la red. La forma de onda es senoidal, con un valor cercano a 311.1 [V], y con un contenido armónico significativamente reducido.

Por su parte, la Fig. 5.5 muestra la FFT del voltaje de fase “a” para tres condiciones de red: (a) 311.1 [V], (b) una caída a 200 [V] y (c) un aumento a 345 [V]. En todos los casos, el voltaje en la frecuencia fundamental se mantiene prácticamente constante (311.1 [V], 311.3 [V] y 311.2 [V], respectivamente), lo que evidencia un adecuado desempeño del regulador y una correcta acción del esquema de control del inversor. Además, el THD se mantiene cercano al 6.1 % en los tres escenarios, confirmando una reducción armónica efectiva y consistente frente a variaciones en el voltaje de la red.

Capítulo 6. Implementación Experimental del Inversor 2L-AFE

6.1. Introducción

En este capítulo se describe el proceso de implementación experimental del Inversor 2L-AFE del sistema. Se detallan las etapas iniciales de generación de señales de disparo mediante modulación PWM, las pruebas de activación de los IGBT's, los elementos utilizados en el montaje, el modelo de simulación en Simulink, y finalmente, los resultados obtenidos durante la etapa experimental. Junto con esto, se conectará la fuente de corriente continua (DC) al inversor para suministrar la tensión requerida, y se llevarán a cabo pruebas variando el voltaje de entrada desde 30V hasta 500V. Estas pruebas permitirán analizar el comportamiento del inversor y comprobar su correcto funcionamiento.

6.2. Materiales e instrumentos utilizados

MicroLabBox: Es una plataforma compacta de desarrollo en tiempo real que permite la implementación directa de algoritmos de control, facilitando la interacción con sistemas físicos mediante entradas y salidas analógicas y digitales. En las entradas analógicas tenemos 24 canales de 16bits y 8 canales de 14bits, en las salidas analógicas tenemos 16 canales de 16bits y por último en las Entradas/Salidas digitales tenemos 48 canales bidireccionales compatibles con niveles de 2.5/3.3/5V[5]. En el contexto de este proyecto, se utilizarán las entradas y salidas analógicas para adquirir variables eléctricas como voltaje en las etapas del inversor 2L-AFE, mientras que las salidas digitales se destinarán a la generación de señales de disparo para el control de los interruptores IGBT, permitiendo una operación sincronizada y precisa del sistema.



Fig. 6.1 MicroLabBox dSPACE.

Módulo IGBT SEMIKRON: Este módulo es de tipo medio puente H, diseñado para aplicaciones de conmutación rápida en inversores y convertidores. Opera con una tensión máxima colector-emisor de 1200V y una corriente nominal de 100A, combinando un IGBT y un diodo de recuperación rápida en un solo encapsulado para mejorar la eficiencia en sistemas de potencia como convertidores AFE[6].

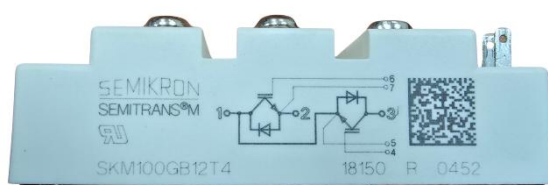


Fig. 6.2 Módulo IGBT SEMIKRON SKM100GB12T4.

Gate-Driver SEMIKRON: Es un controlador híbrido de puertas de doble canal, diseñado para accionar módulos IGBT en configuraciones de medio puente.

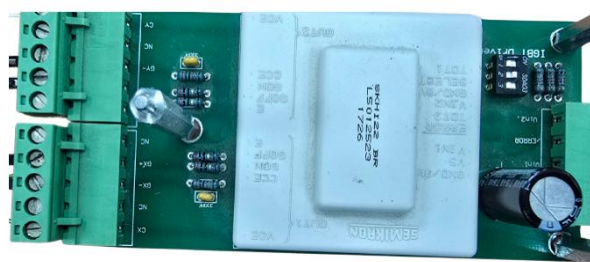


Fig. 6.3 Gate-Driver SEMIKRON SKHI22 BR.

Inductor: No posee marca registrada, contiene valor de inductancia variable dependiendo del tipo de conexión de los bornes, varía entre 5, 10 y 15 [mH], se utiliza junto a la resistencia cerámica

como filtro RL para el inversor.

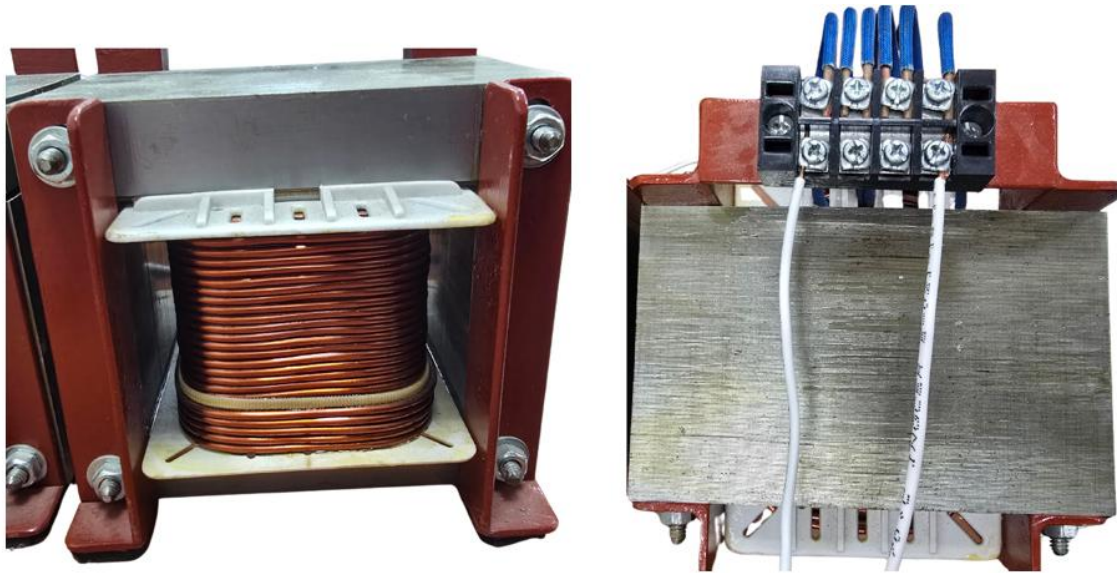


Fig. 6.4 Inductor de 5 a 15[mH].

Resistencia tipo cerámico: No posee marca registrada, con una resistencia de 100[Ω], será utilizado en la prueba del Inversor junto con el inductor como filtro RL.



Fig. 6.5 Resistencia tipo cerámico de 100[Ω].

Fuente DC Regenerativa KEYSIGHT: Es una fuente/regenerador de corriente continua bidireccional con una única salida, capaz de operar en modo generador o carga (dos cuadrantes). Entrega hasta 500 V y ± 20 A, e integra funciones de regeneración de energía, devolviendo la energía sobrante a la red eléctrica para mejorar la eficiencia [7]. En este caso será utilizada para alimentar el inversor como si fuera un DC-Link usando voltajes de 30 a 500 [V].



Fig. 6.8 Sensor de Voltaje PINTeK DP-25.

Cable tipo BNC: Se utiliza para transmitir señales eléctricas, principalmente de tipo analógico o digital de alta frecuencia, entre equipos electrónicos. Es comúnmente empleado en aplicaciones como la conexión de sensores con osciloscopios, que garantiza una transmisión estable y con baja pérdida de señal.



Fig. 6.9 Cable tipo BNC macho a macho.

Osciloscopio KEYSIGHT: Es un equipo de medición con 4 canales que permite observar señales eléctricas en tiempo real con alta precisión. Tiene un ancho de banda de 200 MHz y una pantalla táctil que facilita su uso.



Fig. 6.10 Osciloscopio KEYSIGHT InfiniiVision MSOX3024T.

6.3. Generación de Pulsos de disparo (PWM)

6.3.1 Comparación senoidal–triangular

A continuación, se ilustrará como se generó una señal PWM en Simulink mediante la comparación de una señal senoidal de 50 [Hz] con una señal triangular de 1500 [Hz], con el fin de poder ver el correcto funcionamiento del IGBT y Gate-Driver antes de la conexión completa del Inversor.

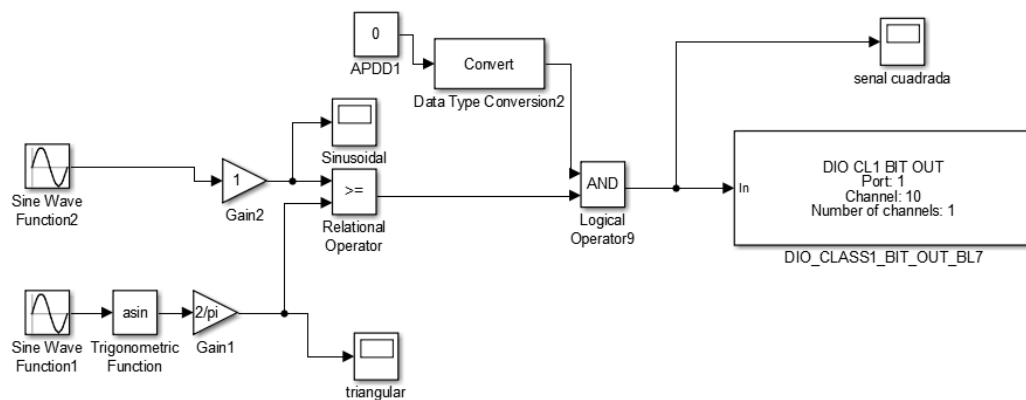


Fig. 6.11 Generación Pulsos de disparo Simulink.

En la Fig. 6.11 se ilustra el esquema de generación de pulsos de disparos, en donde mediante el bloque DIO_CLASS1_BIT_OUT_BL se entregará la señal a las Entradas/Salidas digitales con un valor de 5 [V], mediante un osciloscopio se verificará los pulsos de disparo.

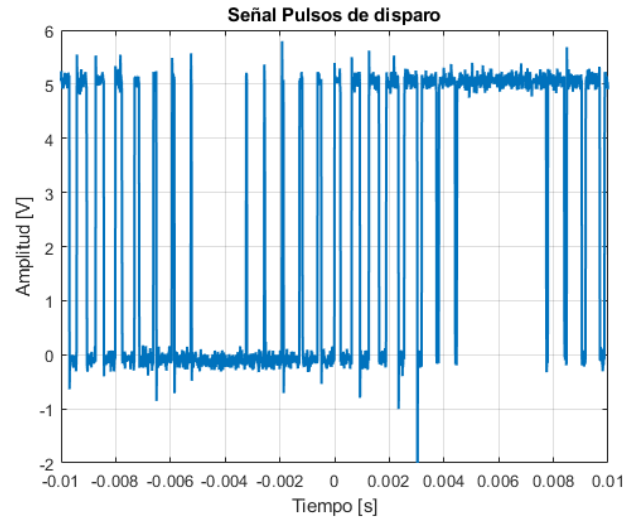


Fig. 6.12 Señal de Pulsos de disparo.

En la Fig. 6.12 se observa el pulso de disparo el cual tiene una amplitud de 5[V] debido a las Entradas/Salidas digitales que se entregaron desde Simulink con ese valor de voltaje de salida, lo que quiere decir que estos pulsos están siendo entregados de manera correcta, por lo que se procederá a conectar el Gate-Driver junto con IGBT.

6.3.2 Esquema de Pulsos de Disparo Inversor y pruebas experimentales.

A continuación en la Fig. 6.13 se mostrará el esquema completo para la generación de pulsos de disparo del Inversor, en donde ya con la fuente DC 3B conectada al Gate-Driver se realizara una prueba de los pulsos de disparo a un IGBT y el resultado se ilustrará en la Fig. 6.14.

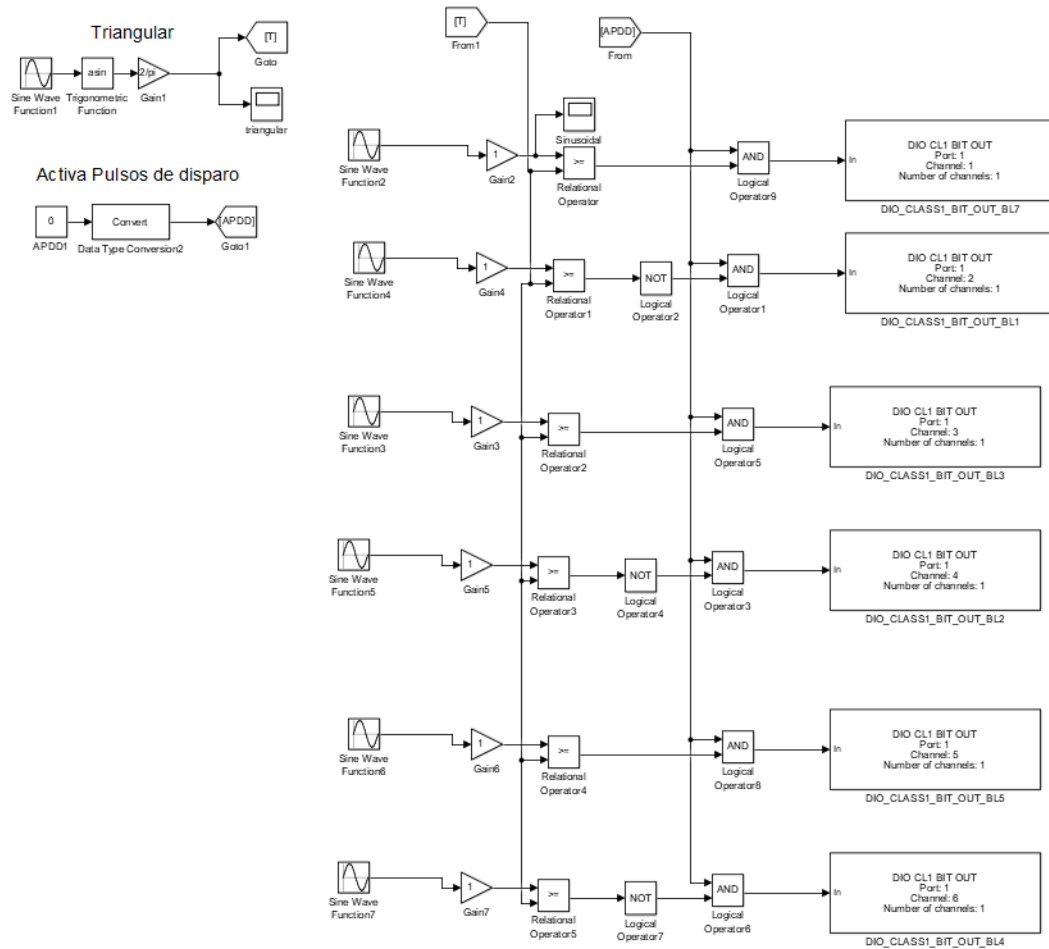


Fig. 6.13 Esquema Pulsos de disparos Inversor 2L-AFE

En la figura 6.13 se muestra el esquema completo de la generación de Pulsos de disparo de los IGBT's. En donde, se modifican los canales de Entradas/Salidas digitales, siendo el canal 1 y 2 Sa y Sa_negado, los canales 3 y 4 Sb y Sb_negado y por último los canales 5 y 6 Sc y Sc_negado. Primero se realizará una prueba en un solo IGBT para verificar los pulsos de disparo.

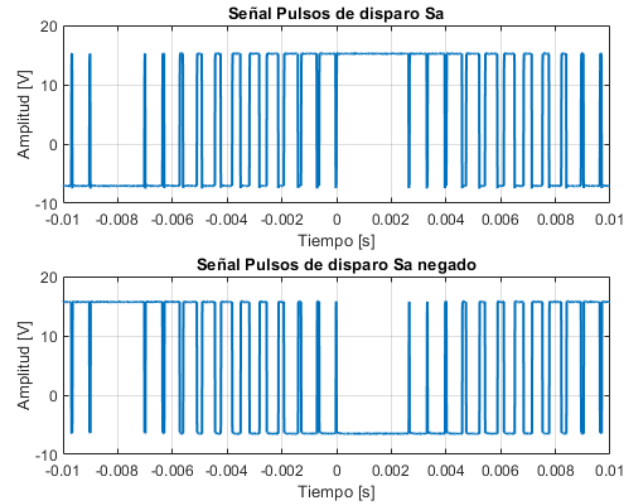


Fig. 6.14 Señal de pulsos de Disparo de un IGBT.

En la figura 6.14 se puede observar los pulsos de disparo que le llegan a un IGBT, en donde se observa claramente que están en contrafase, lo que quiere decir que los pulsos de disparo están funcionando de manera óptima. Por ende, se procederá a conectar el inversor.

6.4. Implementación experimental del Inversor 2L-AFE

A continuación, se presenta el set-up experimental del inversor, en el cual la fuente DC regenerativa emula el enlace DC (DC Link), realizándose pruebas con niveles de voltaje que van desde 30 hasta 500 [V] DC. El sistema de control utilizado para generar los pulsos de disparo corresponde al mostrado en la Figura 6.13. Estas pruebas tienen como objetivo verificar el correcto funcionamiento del inversor y de los IGBT.

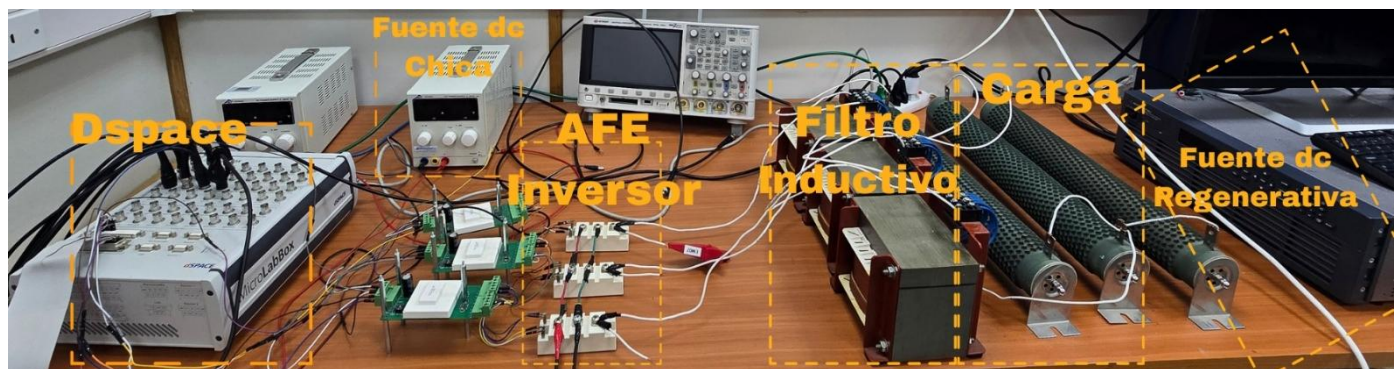


Fig. 6.15 Inversor conectado a Fuente DC regenerativa, Set up experimental.

A continuación, en las Fig. 6.16 a 6.23 se presentan las distintas pruebas realizadas al inversor.

6.4.1 Fuente DC Regenerativa a 30 [V]

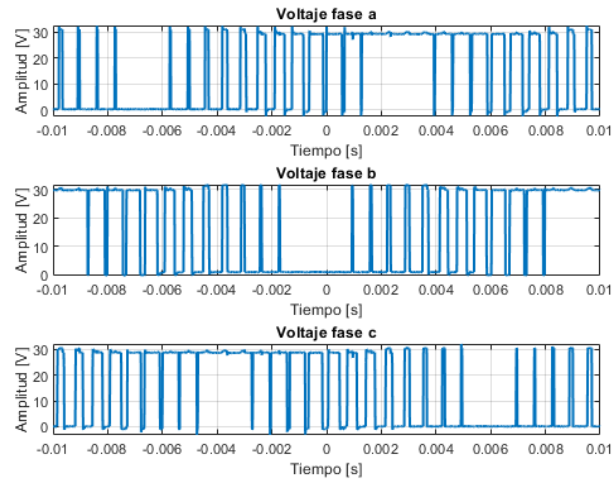


Fig. 6.16 Voltajes por cada Fase del Inversor con Fuente DC a 30[V].

6.4.2 Fuente DC Regenerativa a 40 [V]

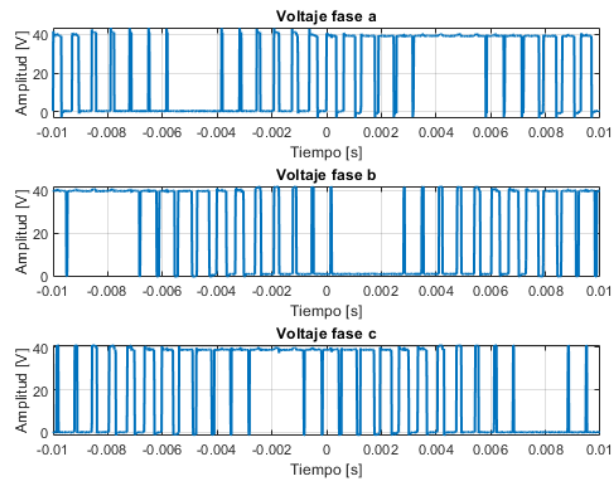


Fig. 6.17 Voltajes por cada Fase del Inversor con Fuente DC a 40[V].

6.4.3 Fuente DC Regenerativa a 50 [V]

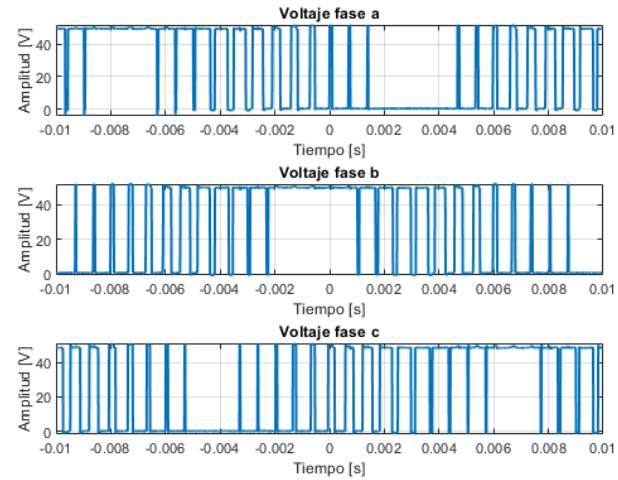


Fig. 6.18 Voltajes por cada Fase del Inversor con Fuente DC a 50[V].

6.4.4 Fuente DC Regenerativa a 100 [V]

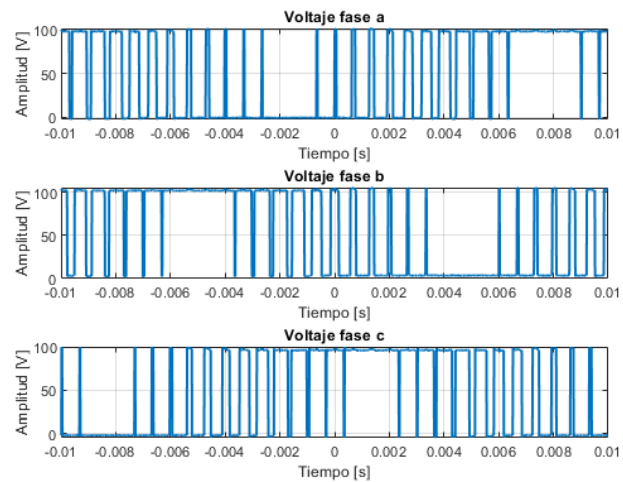


Fig. 6.19 Voltajes por cada Fase del Inversor con Fuente DC a 100[V].

6.4.5 Fuente DC Regenerativa a 200 [V]

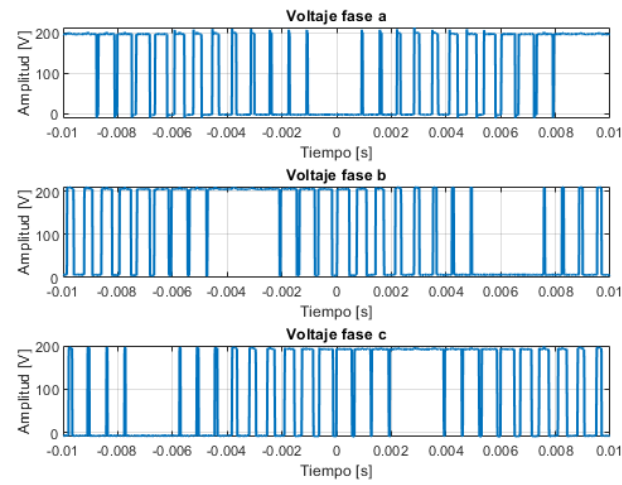


Fig. 6.20 Voltajes por cada Fase del Inversor con Fuente DC a 200[V].

6.4.6 Fuente DC Regenerativa a 300 [V]

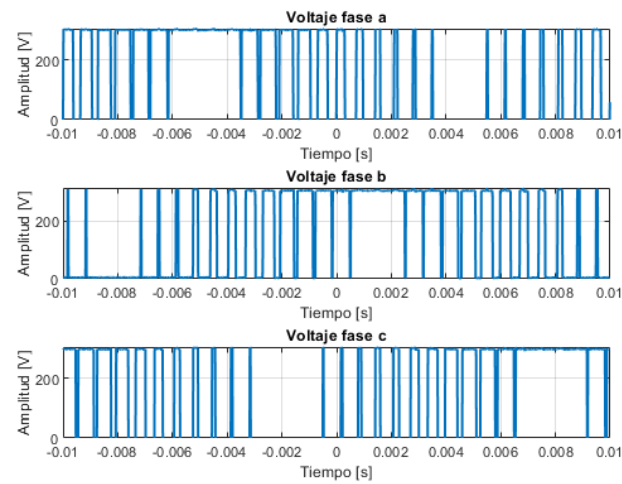


Fig. 6.21 Voltajes por cada Fase del Inversor con Fuente DC a 300[V].

6.4.7 Fuente DC Regenerativa a 400 [V]

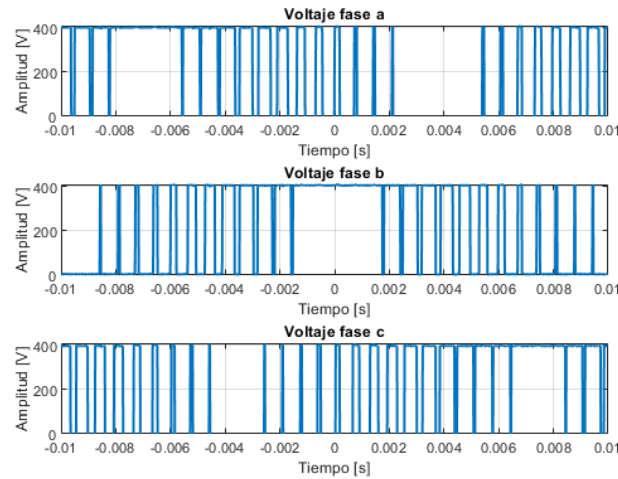


Fig. 6.22 Voltajes por cada Fase del Inversor con Fuente DC a 400[V].

6.4.8 Fuente DC Regenerativa a 500 [V]

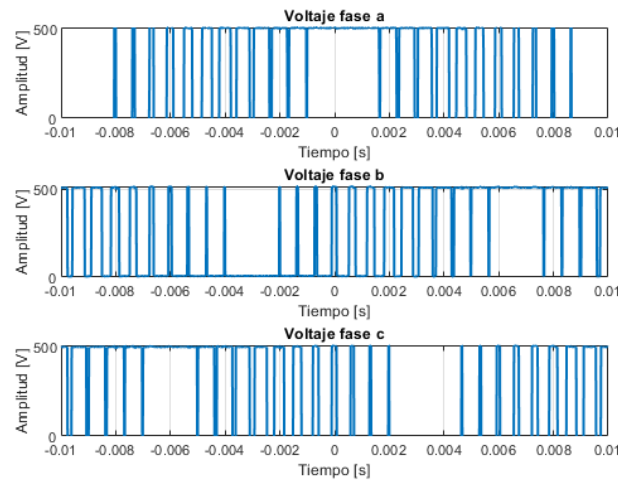


Fig. 6.23 Voltajes por cada Fase del Inversor con Fuente DC a 500[V].

(a) Voltaje fase “a”; **(b)** Voltaje fase “b”; **(c)** Voltaje fase “c”.

Tal como se muestra en las Fig. 6.16 a 6.23, se realizaron pruebas para cada una de las fases utilizando una fuente DC regenerativa que simula el DC-Link. Se aplicaron voltajes de 30, 40, 50, 100, 200, 300, 400 y 500 [V], observándose en todos los casos una señal cuadrada tipo cuya amplitud corresponde al valor de voltaje aplicado. Debido al punto de medición, el voltaje registrado oscila únicamente entre 0 y +Vdc, lo que concuerda con el comportamiento esperado del IGBT al conmutar entre sus estados de conducción y corte. Además, en cada prueba se aprecian spikes generados por los sobre impulsos transitorios propios del proceso de encendido y apagado del dispositivo.

Capítulo 7. Implementación Experimental del Rectificador 2L-AFE

7.1. Introducción

En este capítulo se describe el proceso de implementación experimental del Rectificador 2L-AFE del sistema. En primera instancia se realiza la verificación de las tres fases del voltaje y corrientes AC, para asegurar un correcto punto de partida. Posteriormente, se valida el funcionamiento correcto de la PLL. Una vez confirmada esta etapa, se procede a alimentar el DC-Link con la fuente DC, lo que permite evaluar el desempeño del regulador PI en condiciones controladas. Luego, se conectan dos resistencias en paralelo, incorporando además un interruptor destinado a descarga del condensador del DC-Link. Finalmente, se implementa y se pone a prueba el controlador PI_{dc} , verificando su capacidad para seguir adecuadamente la referencia de voltaje establecida.

7.2. Materiales e instrumentos utilizados

Los materiales utilizados en este capítulo corresponden a los mismos presentados en el capítulo anterior, incorporándose además los que se detallan a continuación.

Pinza Amperimétrica CA/CC Fluke I30s: Es un sensor de corriente diseñado para medir corrientes AC y DC de hasta 30 [A], con salida de 100mV/A a través de conector BNC, es ideal para uso con osciloscopio en aplicaciones de prueba y diagnóstico eléctrico.



Fig. 7.1 Pinza Amperimetrica CA/CC Fluke I30s.

Multímetro Industrial Fluke 87V: Es un multímetro digital industrial True-RMS, capaz de medir voltajes hasta 1000 V, corrientes hasta 10 A, resistencia, frecuencia, capacitancia y temperatura, con filtro de paso bajo, alta precisión y certificación de seguridad CAT III 1000 V / CAT IV 600 V, ideal para entornos exigentes.



Fig. 7.2 Multímetro industrial Fluke 87V.

Placa Medición de Voltajes y Corrientes: Es una placa que contiene sensores de voltaje y corriente, en la cual mediante conectores BNC se establece la conexión mediante la MicroLabBox.

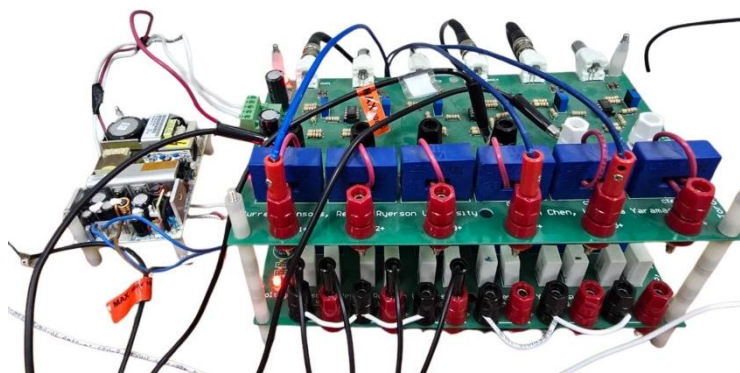


Fig. 7.3 Placa medición de Voltajes y Corrientes.

Capacitor EPCOS B43456-A5228-M: Es un capacitor electrolítico de 2200 μF / 450 V, de montaje con tornillos, diseñado para alta energía y larga vida útil.



Fig. 7.4 Capacitor EPCOS B43456-A5228-M.

Autotransformador Trifásico (VARIAC): Es un Autotransformador que regula el voltaje de salida, se utilizara en el set-up experimental para variar el voltaje AC del Rectificador. Este cuenta con una capacidad de 10[KVA] y 10 [A].



Fig. 7.5 Autotransformador Trifásico.

Transformador Trifásico COMARTEL LTDA: Es un Transformador trifásico tipo aislación, consta con una relación 1:1, con una capacidad máxima de 5 [KVA] con conexión Y-Y.

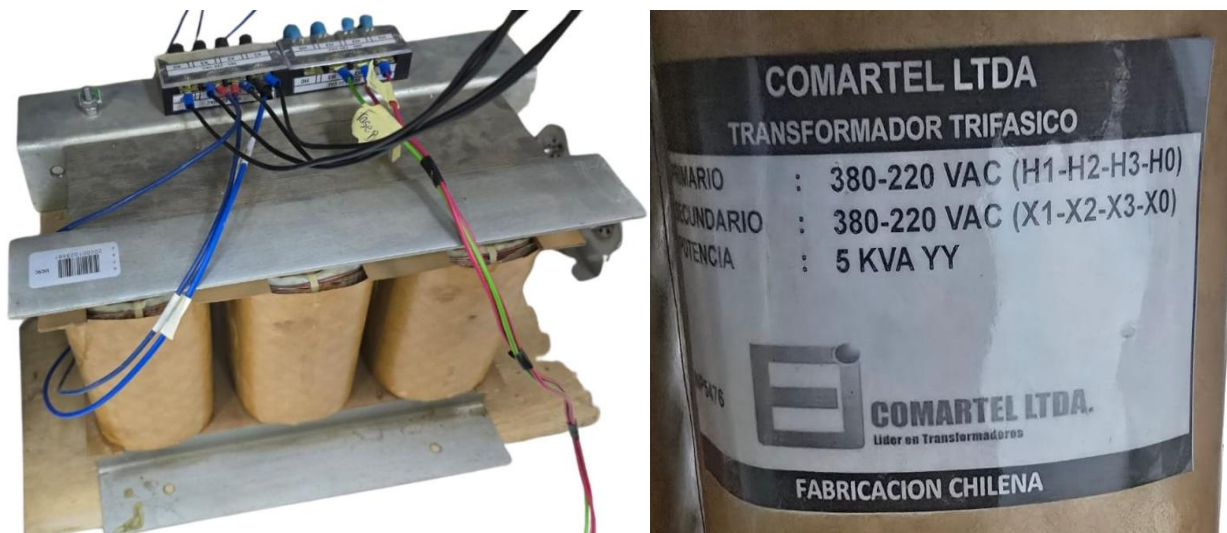


Fig. 7.6 Transformador Trifásico COMARTEL LTDA.

Interruptor Automático 1x16A Curva C Lexo: Es un dispositivo de protección eléctrica diseñado para interrumpir el circuito si la corriente supera los 16 A o en caso de cortocircuito. Se utilizara como Switch para descargar los condensadores en el set-up experimental.



Fig. 7.7 Interruptor Automático 1x16A Curva C Lexo.

7.3. Esquema de control del Rectificador en Simulink y su PLL

A continuación, se presenta el esquema de control implementado en Simulink para el rectificador. En primer lugar se diseña la PLL mostrado en la Fig. 7.18, que es la encargada de sincronizar las señales trifásicas del sistema con el voltaje de la red. Esta sincronización es fundamental para garantizar un correcto seguimiento de fase y permitir una transformación precisa de

las variables desde abc al sistema de coordenadas dq.

Por otro lado, se utilizará el sistema de control en las coordenadas dq, lo que permite transformar las magnitudes trifásicas abc en variables de corriente continua, simplificando así la regulación y el diseño de los lazos de control. Además, a partir de los ADC_CLASS1_BL es donde vienen las señales de voltajes y corrientes provenientes de la placa de mediciones, en donde primero tenemos la ganancia del ControlDesk la cual es “10” tanto en corriente como en voltaje, y la segunda es la ganancia de la placa de mediciones.

En la Fig. 7.18 se presenta el ajuste de ganancia del voltaje de red y esquema de PLL.

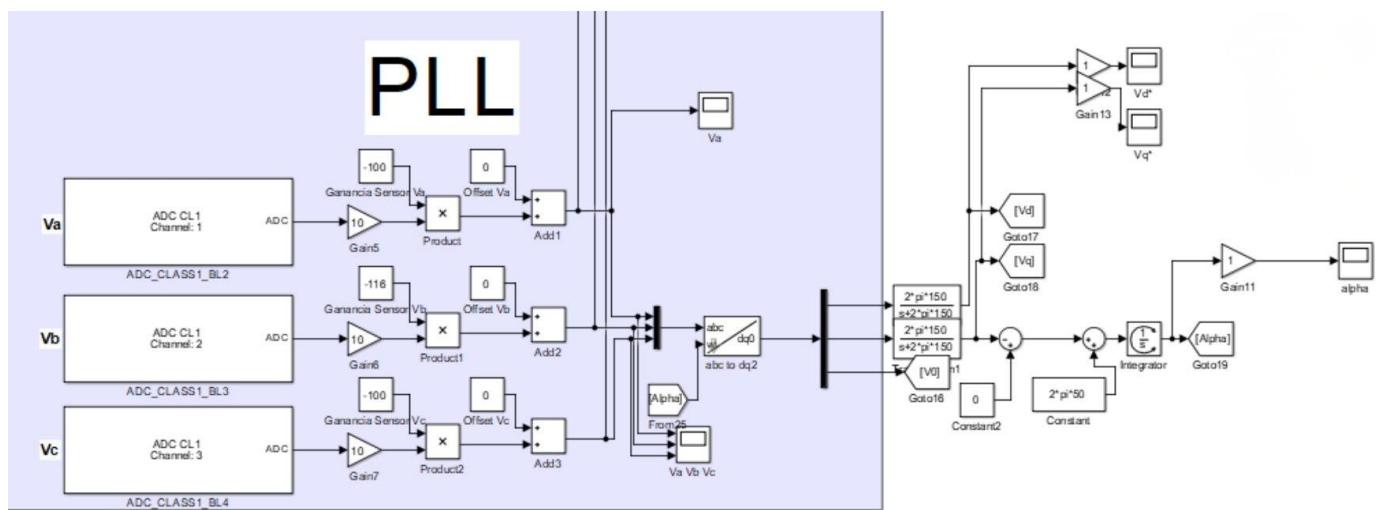
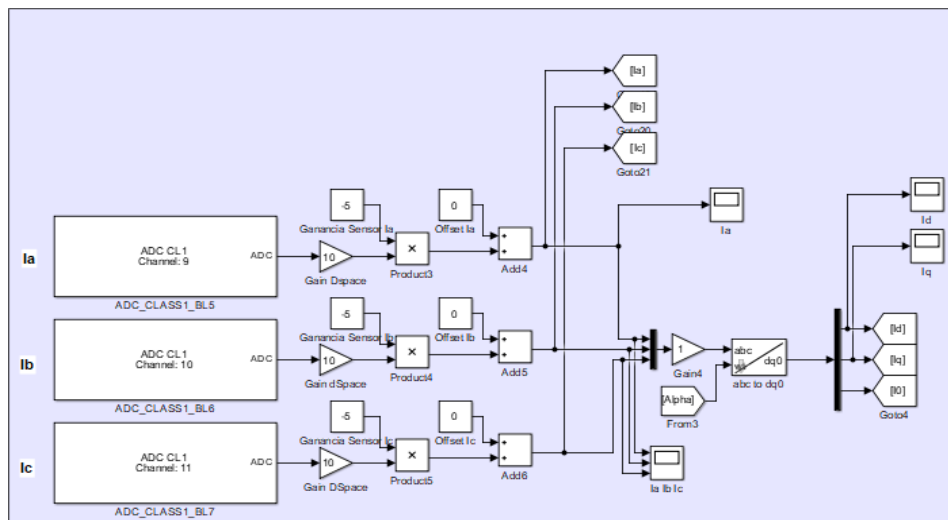


Fig. 7.8 Ajuste de ganancia del voltaje de red y esquema PLL.

A continuación, en la Fig. 7.19 se detalla el sistema de control para el Rectificador.



(a)



(a) Ajuste de ganancias corrientes AC y transformada de acb a dq ; **(b)** Esquema de control Rectificador en coordenadas rotatorias dq y voltaje DC.

En la Fig. 7.20, se presenta el set-up experimental del rectificador, en el cual la “Red” será el Variac junto con el Transformador Trifásico. Donde se realizarán pruebas de comprobación de voltajes y corrientes AC, para luego comprobar el óptimo funcionamiento de la PLL y para finalizar se verificara el funcionamiento del PI y PI_{dc}.

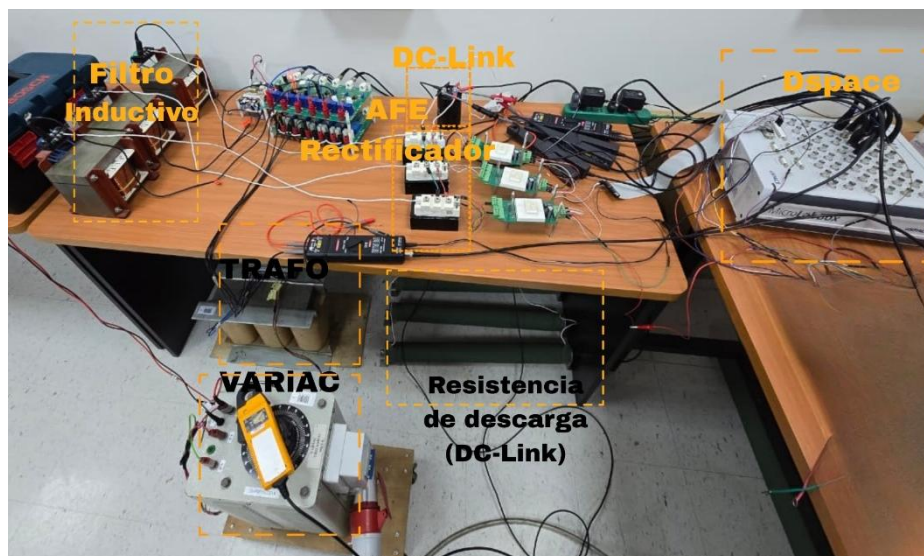


Fig. 7.10 Rectificador Conectado a Fuente AC, Set Up Experimental.

7.4.1 Pruebas de comprobación Voltajes y corrientes AC

Para medir las tres fases de voltaje y corriente se utilizaron sensores específicos para cada magnitud, cuyas mediciones se ilustran en la Fig. 7.21. Las señales obtenidas fueron capturadas mediante un osciloscopio y posteriormente procesadas y graficadas en Matlab.

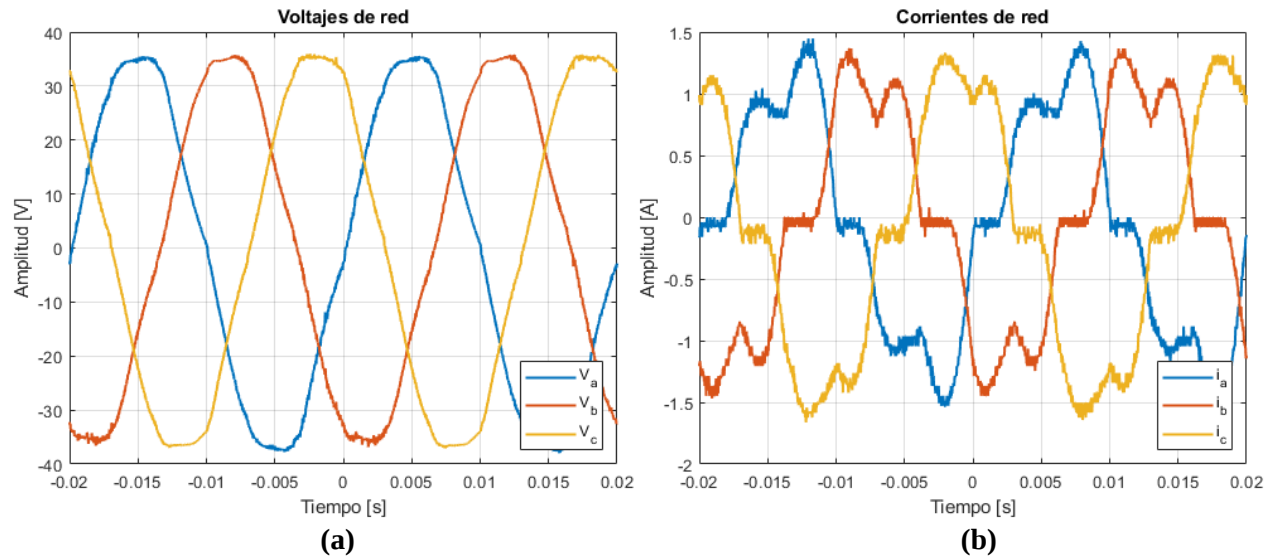


Fig. 7.11 Pruebas de Comprobación de Voltaje y Corrientes AC.

(a) Señal de voltaje AC; (b) Señal de corriente AC.

7.4.2 Verificar el correcto funcionamiento de la PLL

Para verificar el correcto funcionamiento de la PLL, primero se observa el voltaje AC de entrada, tal como se muestra en la Fig. 7.22. Luego, dicho voltaje se transforma a continuo usando la transformada de Park, que permite identificar con claridad su amplitud, como se aprecia en la Fig. 7.23. Finalmente, se aplica la transformada inversa de Park para reconstruir la señal y confirmar que la amplitud recuperada coincide con la del voltaje AC original, lo cual se ilustra en la Fig. 7.24.

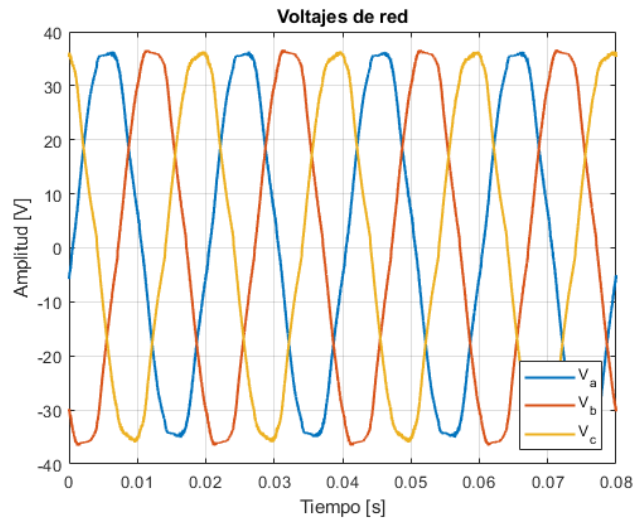


Fig. 7.12 Señal de Voltaje AC.

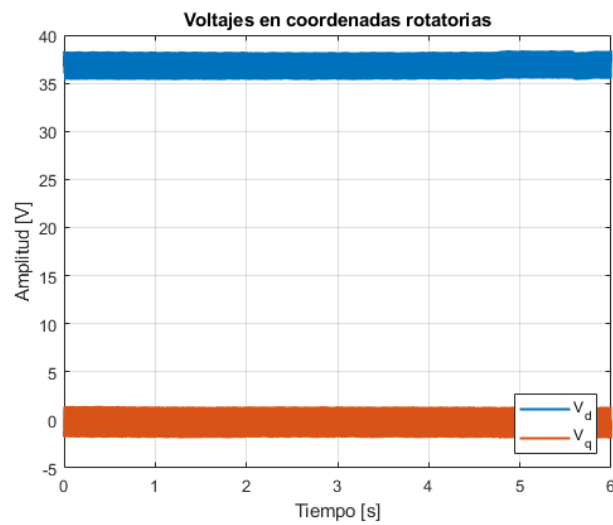


Fig. 7.13 Voltaje en coordenadas rotatorias dq.

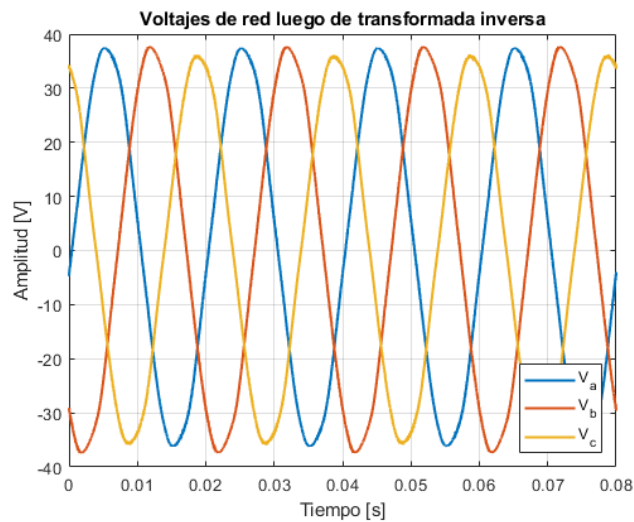


Fig. 7.14 Voltaje AC, luego de la Transformada de Park inversa.

7.4.3 Verificar el correcto funcionamiento del PI de la corriente.

Con el objetivo de verificar el funcionamiento del controlador PI, se alimenta el DC-Link con la fuente DC regenerativa, con el fin de mantener el voltaje DC constante en esta etapa. Posteriormente, se varía la referencia de corriente entre 0.5 a 3 [A], lo que permite evaluar la capacidad del sistema para seguir adecuadamente dichas referencias (ver Fig. 7.25).

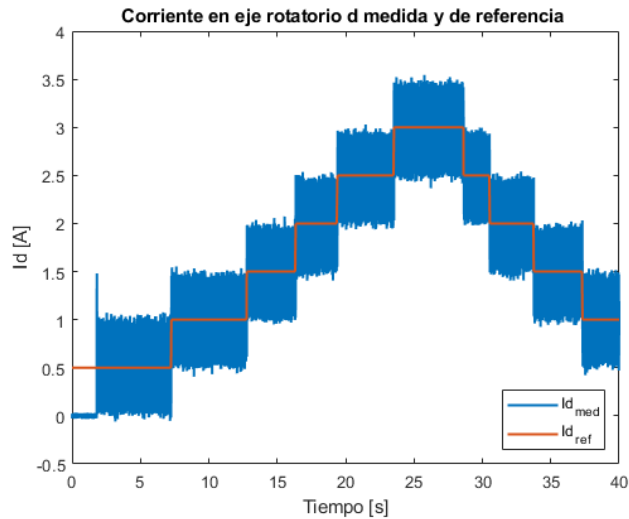


Fig. 7.15 Corriente en eje rotatorio “d” medida y de referencia, Verificación PI.

7.4.4 Verificar si el voltaje dc sigue referencia.

Con el objetivo de comprobar el óptimo funcionamiento del controlador PI_{dc} , se prescinde de la fuente DC regenerativa y se conecta directamente el PI_{dc} al sistema. A este se le asigna una referencia de voltaje, variando entre 70 a 100 [V] DC, con el fin de evaluar su capacidad para seguir correctamente su referencia (ver Fig. 7.26).

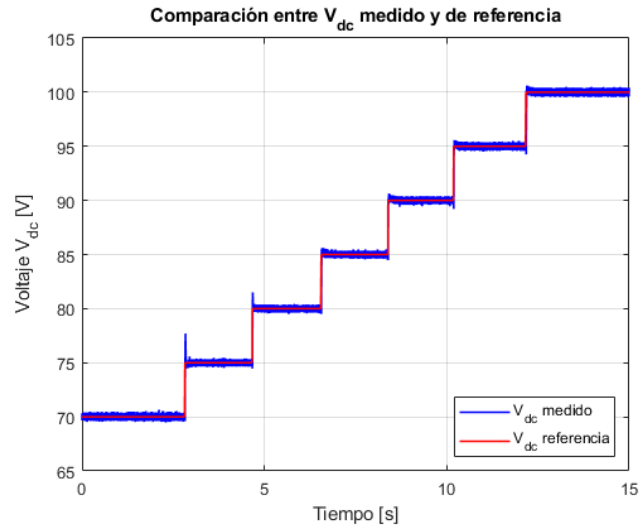


Fig. 7.16 Voltaje DC medido y de referencia, verificación PI_{dc} .

Como se aprecia en las Figuras 7.21 (a) y (b) la cual corresponde a los voltajes y las corrientes AC presentan un desfase correcto de 120° , prácticamente sin offset. Por otra parte, como se observa en las Figuras 7.22 a la 7.24 se demuestra que la PLL tiene un funcionamiento óptimo al no evidenciar variaciones tras la aplicación de la transformada de Park y su inversa, confirmando la solidez de su diseño. Asimismo como se aprecia en las Figuras 7.25 y 7.26 los controladores PI y PI_{dc} cumple adecuadamente su función, dado que las señales siguen con precisión sus respectivas referencias.

Capítulo 8. Implementación Experimental del Regulador de Voltaje con Convertidores 2L-AFE (Sin filtro LCL)

8.1. Introducción

En este capítulo se presenta la implementación experimental del regulador de voltaje basado en el convertidor 2L-AFE, integrando el Rectificador y el Inversor en un único sistema. Durante las pruebas se evaluaron distintos niveles de voltaje de entrada (25, 50, 100, 150 y 220 [Vrms]). Sin embargo, solo se mostrarán los resultados correspondientes a 220 [Vrms], por ser la condición nominal. Las demás pruebas se encuentran detalladas en el Anexo C. En todas ellas se aplicaron variaciones controladas del voltaje de red para analizar la estabilidad del DC-Link y entregar a la salida del inversor el Voltaje deseado. Finalmente mediante la transformada rápida de Fourier, se evaluará el Voltaje a la salida de este inversor con el fin de ver su valor a frecuencia fundamental.

8.2. Materiales e instrumentos utilizados

Los materiales empleados en este capítulo para la implementación experimental del Regulador de Voltaje, basado en Convertidores de Frente Activo de dos niveles (2L-AFE), corresponden en su mayoría a los mismos elementos ya descritos en los capítulos anteriores. En esta ocasión, se integran los equipos utilizados previamente en la etapa de pruebas de Rectificador con aquellos aplicados en el desarrollo del Inversor experimental, excluyendo la fuente DC Regenerativa KEYSIGHT. De este modo, se aprovecha la experiencia adquirida en las fases anteriores y se consolida el montaje completo.

8.3. Topología utilizada en el Regulador de voltaje

La topología utilizada para el regulador de voltaje corresponde a la presentada en los Capítulos 6 y 7. En el rectificador, la estructura se mantiene sin modificaciones, salvo el ajuste del voltaje DC según los requerimientos de cada prueba. En el inversor se conserva el método de generación de pulsos descrita en el Capítulo 6. No obstante, se introduce un cambio en la obtención del índice de modulación, reemplazando el uso de una señal senoidal por la topología detallada en la Fig. 8.1

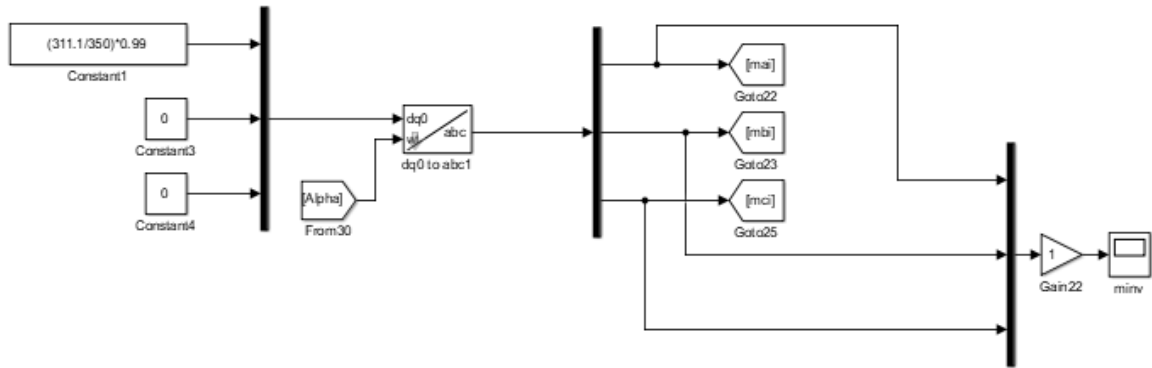


Fig. 8.1 Topología utilizada para obtener índice de modulación del Inversor

El valor de la “Constant1” viene dado por la ecuación (2.6), donde se calcula el índice de modulación, cabe destacar que ese valor irá variando en cada una de las pruebas, ya que, tendremos distintos voltajes de red y voltajes DC.

8.4. Implementación experimental del Regulador de Voltaje con Convertidores 2L-AFE.

A continuación en la Fig. 8.2, se presenta el set-up experimental del Regulador de Voltaje, en el cual se conecta el Rectificador con el Inversor. Desde el DC-Link, el polo positivo se conecta al terminal número 3 de un IGBT, mientras que el polo negativo se conecta al terminal número 2 del mismo dispositivo (ver Fig. 8.3). Con esta disposición, el sistema queda preparado para llevar a cabo las pruebas de validación correspondientes, asegurando así el correcto funcionamiento del montaje experimental.

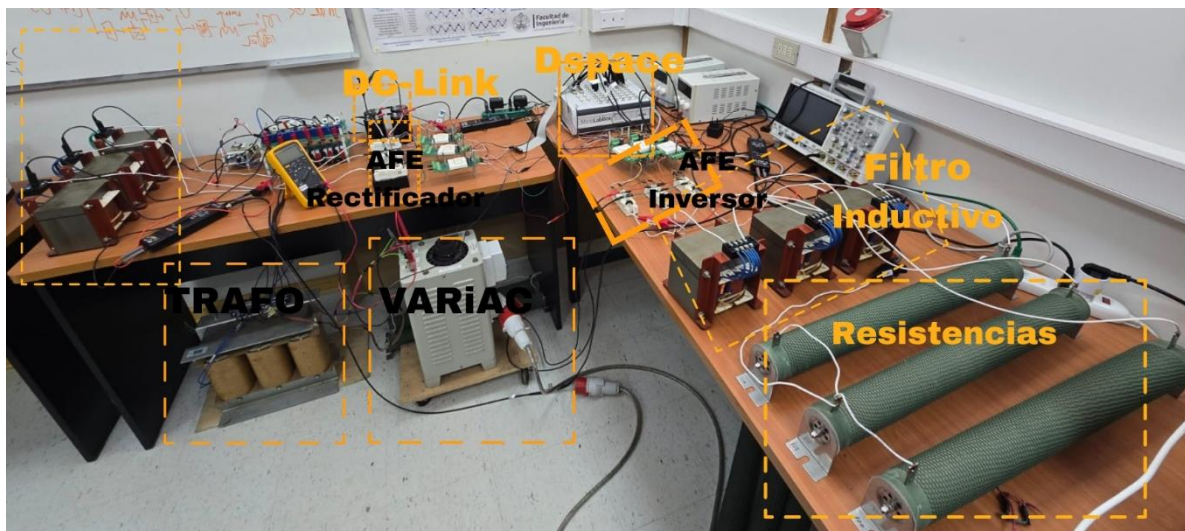


Fig. 8.2 Rectificador de Voltaje, Set Up Experimental

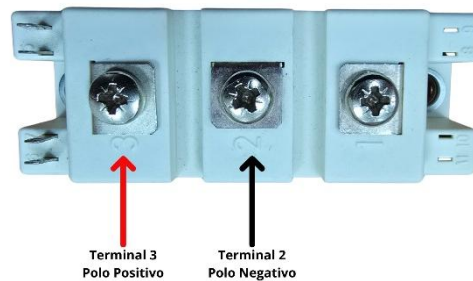


Fig. 8.3 Identificación de terminales y polaridad del IGBT.

8.5. Resultados para Voltaje de entrada de 220 [V_{RMS}]

Para el desarrollo de esta prueba, la resistencia ubicada a la salida del inversor se mantiene en 100 [Ω], y las inductancias que están en el lado del rectificador pasan de 15 a 30 [mH], para llegar a eso se conectaron dos inductancias en serie por cada fase tal como se mostrara en la Fig. 8.4. En primera instancia se realizan mediciones sin aplicar variaciones en el Voltaje AC. Posteriormente, se introducen cambios controlados en el voltaje AC, llegando a un mínimo de 190 [V_{RMS}] a un máximo de 240 [V_{RMS}] con el propósito de analizar el comportamiento del sistema frente a dichas variaciones. El voltaje del DC-Link tendrá un valor de 700 [V] en ambas pruebas.

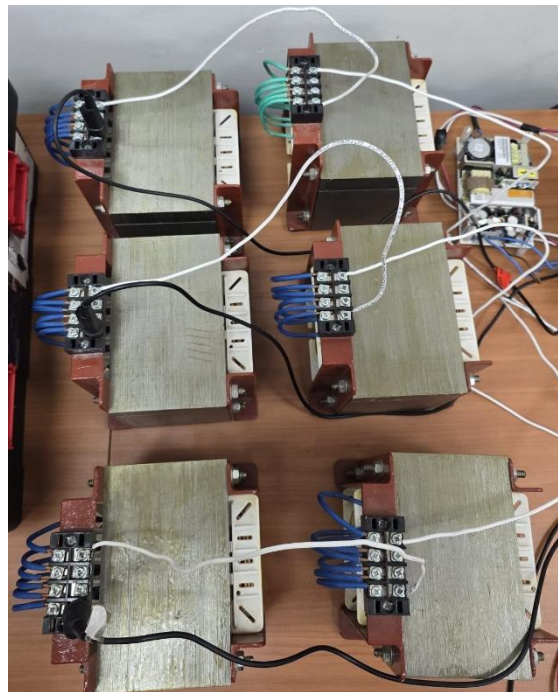


Fig. 8.4 Filtro con inductancias en serie por fase (30 mH por fase).

8.5.1 Resultados sin variaciones de Voltaje de entrada

En esta sección se presentan los resultados correspondientes a la prueba realizada con 220 [V_{RMS}] sin variaciones en el voltaje de entrada. En la Fig. 8.6 se muestra el voltaje de la red, seguido por la Fig. 8.7, donde se ilustran las corrientes AC del lado de la red. Posteriormente, en la Fig. 8.8 se observa el voltaje vs la corriente de la fase “a” lado red. Luego, en la Fig. 8.9 se presentan las corrientes en coordenadas rotatorias dq.

A continuación, la Fig. 8.10 muestra el voltaje DC, mientras que la Fig. 8.11 el voltaje de salida de la fase “a” del inversor. Finalmente, en la Fig. 8.12 se presenta la Transformada Rápida de Fourier (FFT) aplicada al voltaje de la fase “a” del inversor.

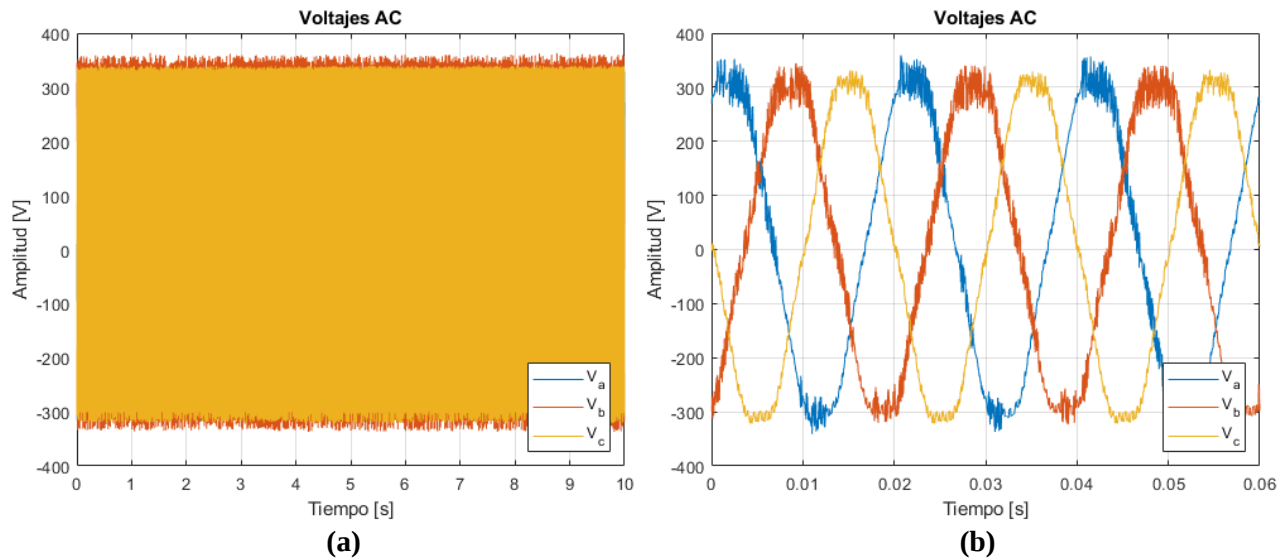


Fig. 8.5 Voltajes de la red a 220 [V_{RMS}].

(a) Señal de voltaje de red vista general; (b) Señal de voltaje de red en 3 periodos.

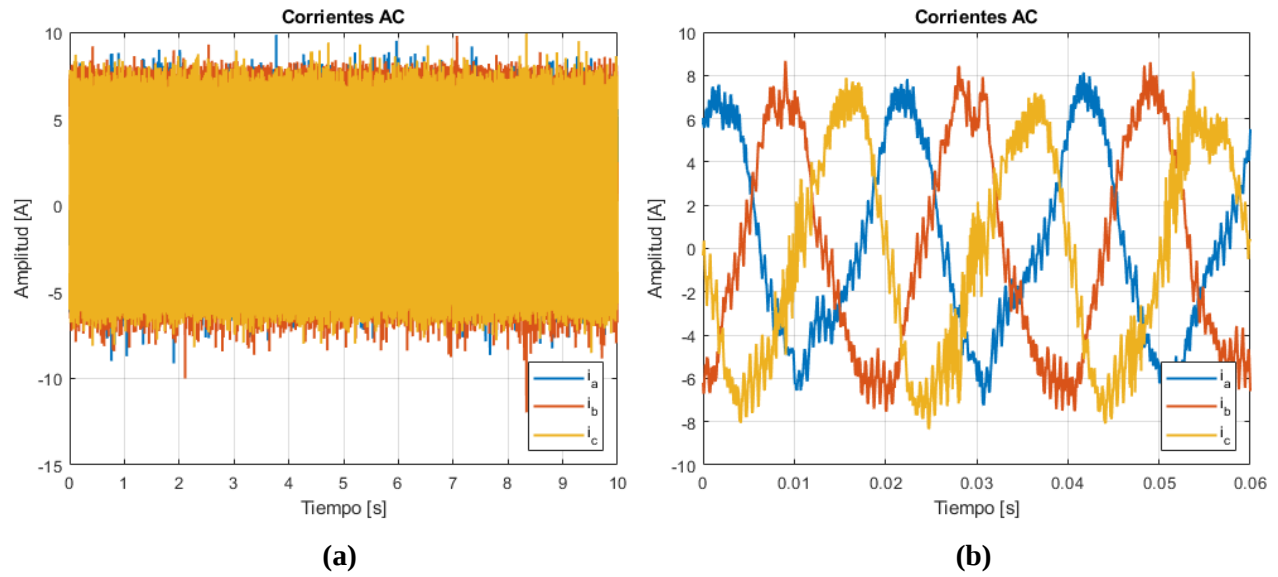


Fig. 8.6 Corrientes AC lado red.

(a) Señal de Corriente AC vista general; (b) Señal de Corriente AC en 3 periodos.

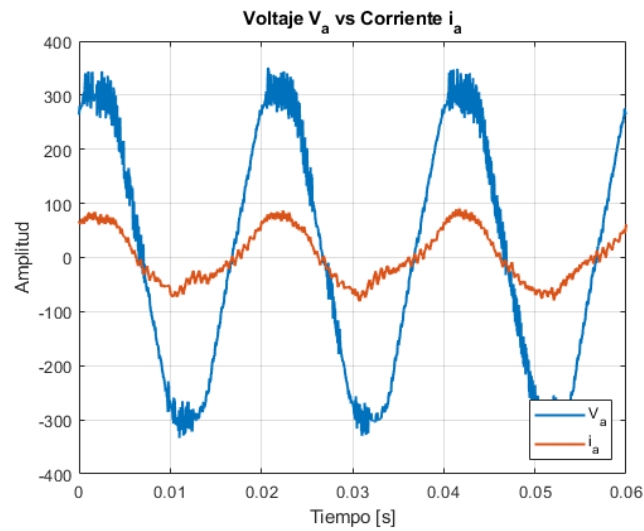


Fig. 8.7 Señal de Voltaje vs Corriente fase "a" AC lado red, corriente con ganancia de 10.

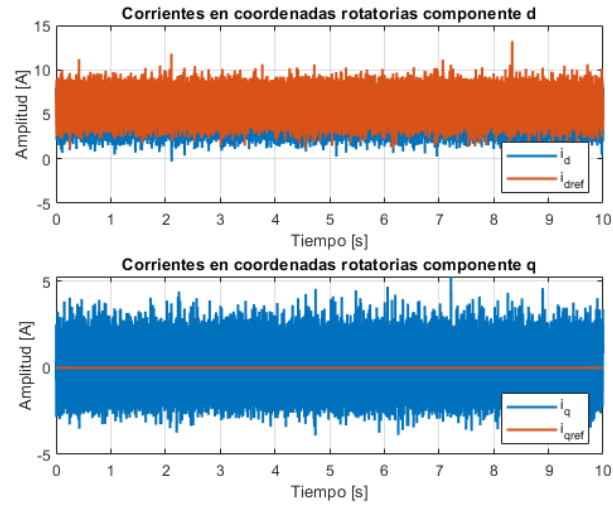


Fig. 8.8 Corrientes en Coordenadas rotatorias dq.

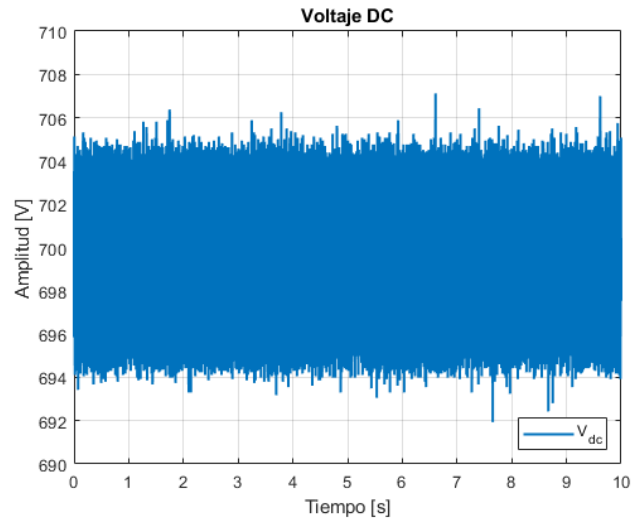


Fig. 8.9 Voltaje DC.

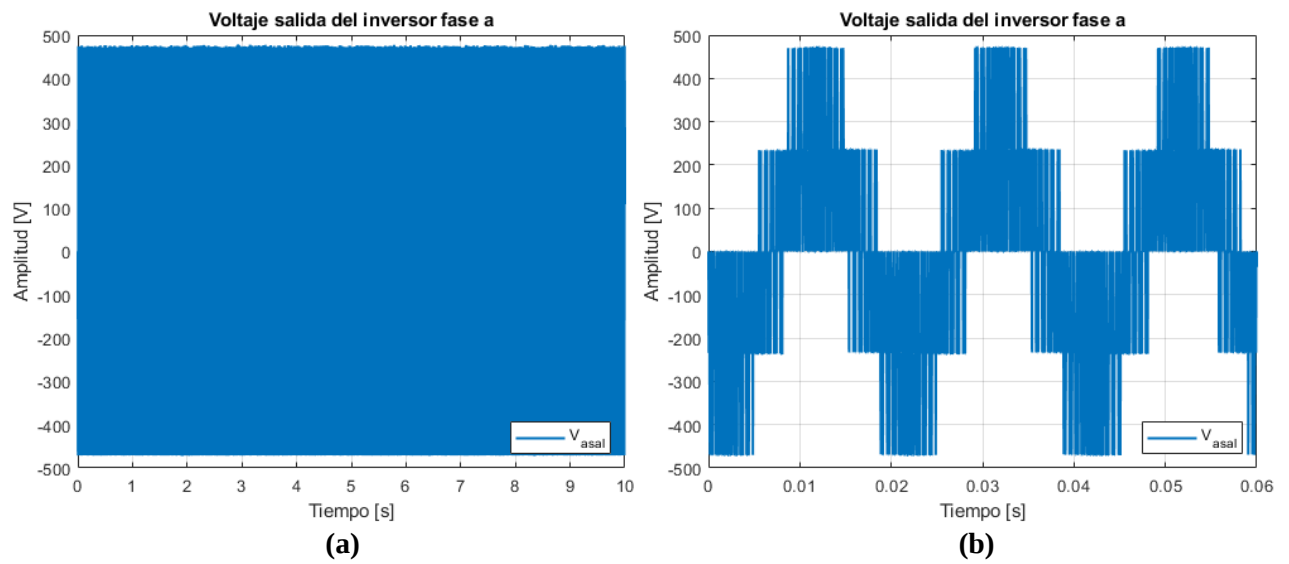


Fig. 8.10 Voltaje a salida de la fase “a” del Inversor.

(a) Señal de voltaje de la fase “a” del inversor; (b) Señal de voltaje de la fase “a” del inversor vista en tres periodos.

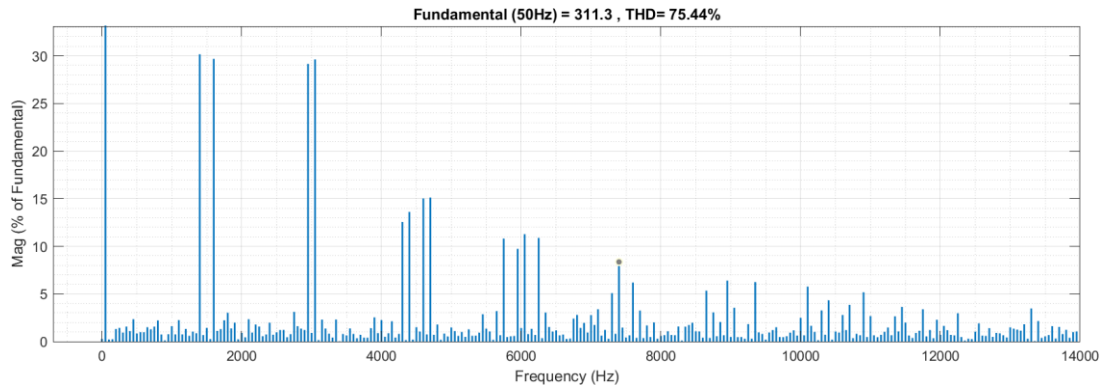


Fig. 8.11 FFT al Voltaje a salida de la fase “a” del Inversor.

En la Fig. 8.6 se muestran los voltajes de la red a 220 [VRMS]. La subfigura (a) corresponde a la señal en vista general y la (b) a tres periodos consecutivos, confirmando la simetría trifásica y el desfase de 120° .

La Fig. 8.7 presenta las corrientes alternas. En condiciones de operación, la amplitud registrada alcanza valores cercanos a 7 [A], lo que se aprecia tanto en la vista general como en los tres ciclos detallados.

En la Fig. 8.8 se comparan el voltaje y la corriente de la fase “a” en el lado AC. La corriente, amplificada con una ganancia de 10, se mantiene alineada con el voltaje, mostrando correcta sincronización.

La Fig. 8.9 representa las corrientes en el marco rotatorio dq. La componente d alcanza un valor de 7 [A], mientras que la componente q permanece en torno a 0 [A], tanto en la señal medida como en la de referencia, evidenciando ausencia de potencia reactiva.

En la Fig. 8.10 se observa el voltaje en el DC-Link, este voltaje se mantiene estable en 700 [V] sin variaciones.

La Fig. 8.11 muestra el voltaje de salida de la fase “a” del inversor. Tanto en la vista completa como en los tres periodos se confirma la estabilidad de la señal.

Por último, la Fig. 8.12 presenta la transformada rápida de Fourier del voltaje a la salida del inversor. En la frecuencia fundamental de 50 [Hz] se obtiene un valor de 311.3 [V] peak, prácticamente idéntico al esperado teórico de 311.1 [V], lo que confirma la precisión del sistema.

8.5.2 Resultados con Variaciones de Voltaje de entrada

En esta sección se presentan los resultados de la prueba realizada con variaciones en el voltaje de la red, comenzando en 220 [V_{RMS}], luego disminuyendo a 190 [V_{RMS}] y finalmente aumentando a 240 [V_{RMS}]. En la Fig. 8.13 se muestra el comportamiento del voltaje de la red durante estas variaciones. A continuación, en la Fig. 8.14 se ilustran las corrientes AC del lado de la red, seguidas por la Fig. 8.15, donde se observa la señal de voltaje junto con la corriente de la fase “a” lado red.

Posteriormente, en la Fig. 8.16 se presentan las corrientes en coordenadas rotatorias dq, mientras que en la Fig. 8.17 se muestra la respuesta del voltaje DC frente a los cambios de la red. Luego, en la Fig. 8.18 el voltaje de salida de la fase “a” del inversor. Finalmente, en la Fig. 8.19 se incluye la Transformada Rápida de Fourier (FFT) aplicada al voltaje de la fase “a” del inversor.

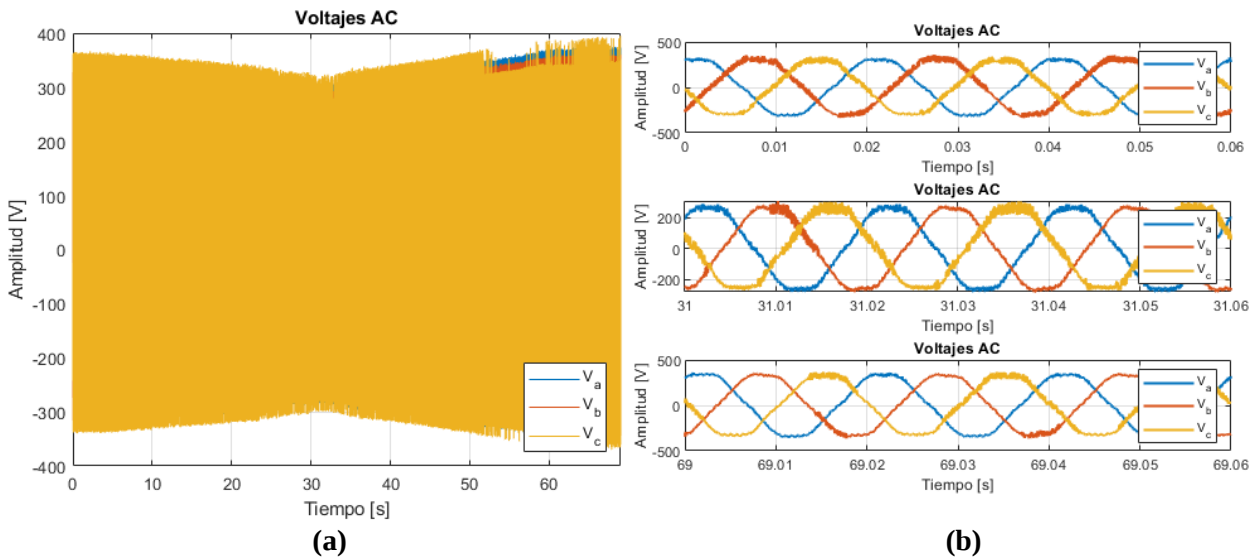


Fig. 8.12 Voltajes de la red.

(a) Señal de voltaje de red vista general; **(b)** Señal de voltaje de red en 3 periodos bajo diferentes condiciones (220 [V_{RMS}], 190 [V_{RMS}] y 240 [V_{RMS}]).

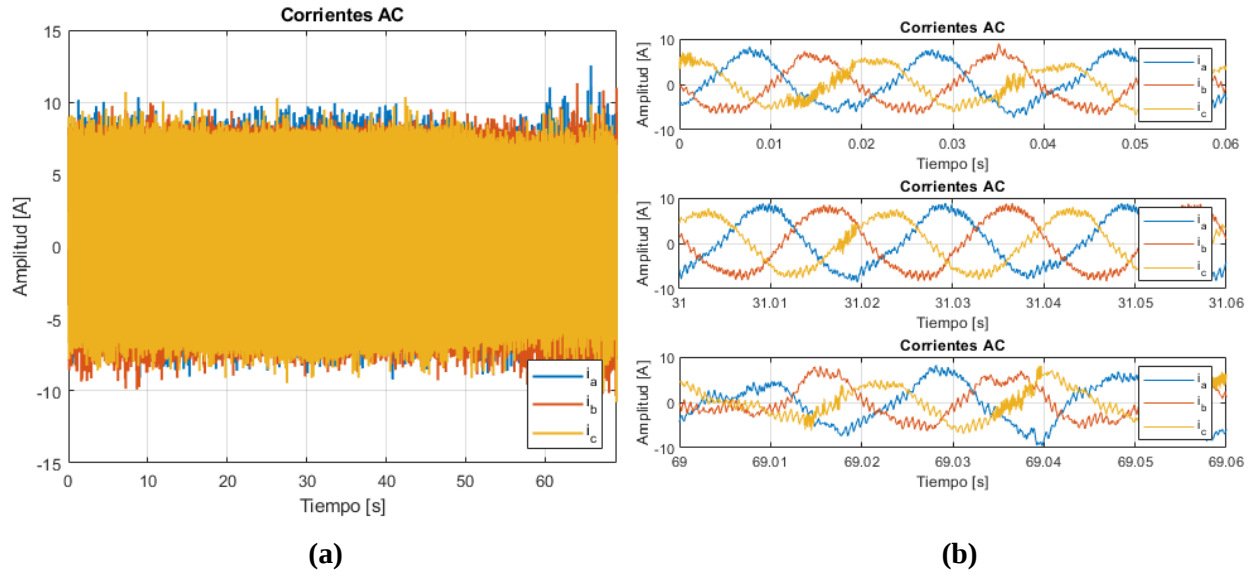


Fig. 8.13 Corrientes AC lado red.

(a) Señal de Corriente AC vista general; (b) Señal de Corriente AC en 3 periodos bajo diferentes condiciones.

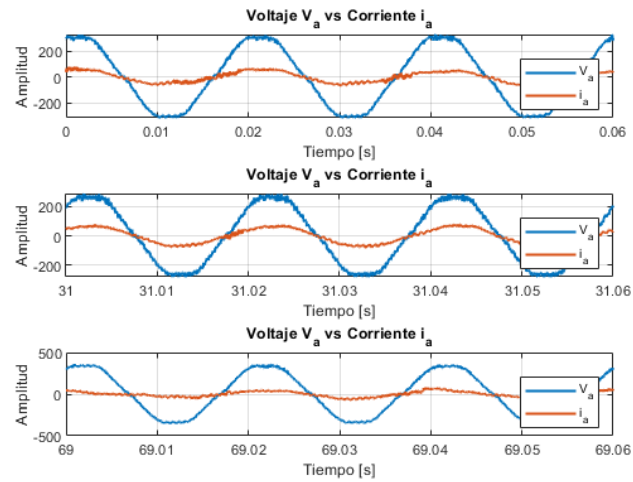


Fig. 8.14 Señales de Voltaje vs Corriente fase "a" lado AC lado red bajo diferentes condiciones, corriente amplificada con una ganancia de 10.

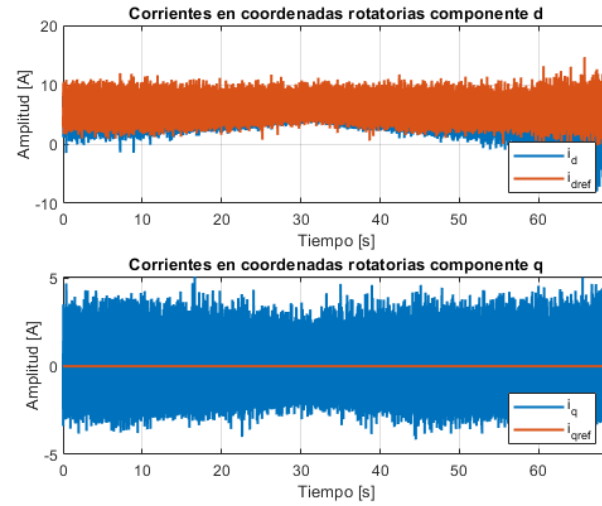


Fig. 8.15 Corrientes en Coordenadas rotatorias dq.

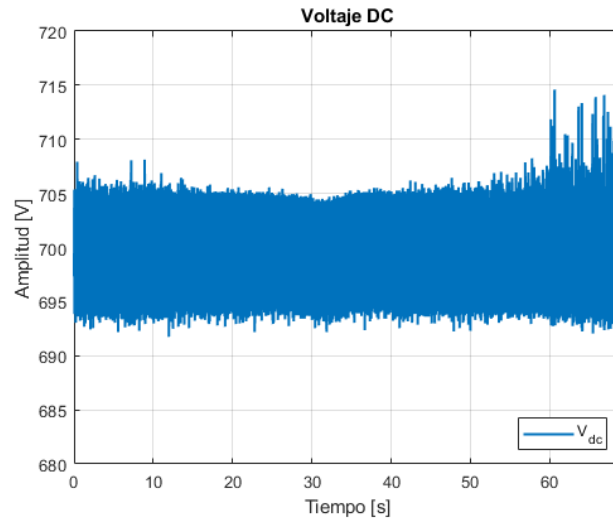
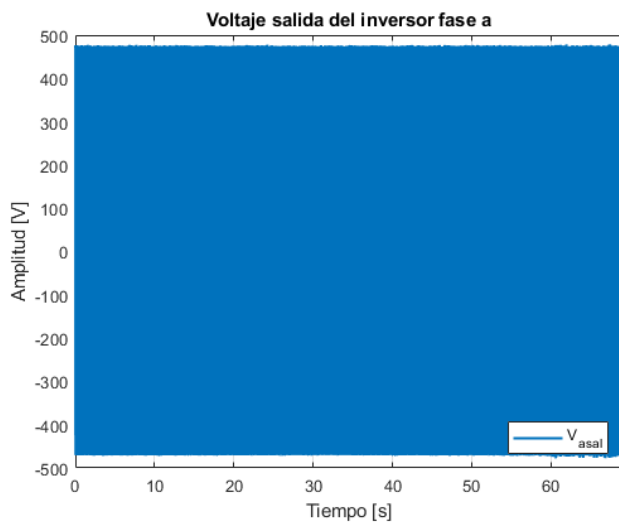
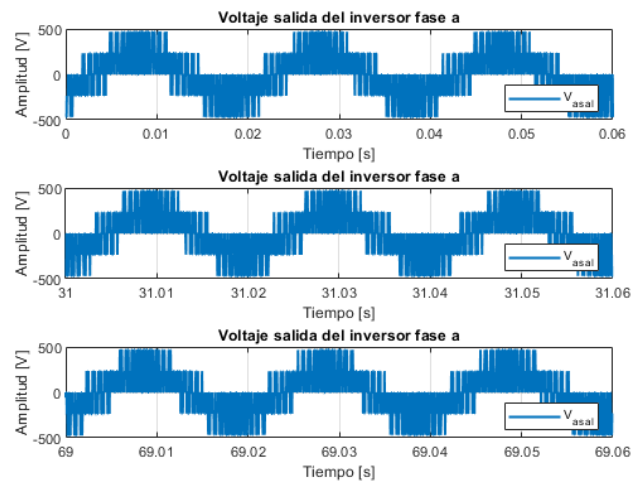


Fig. 8.16 Voltaje DC.



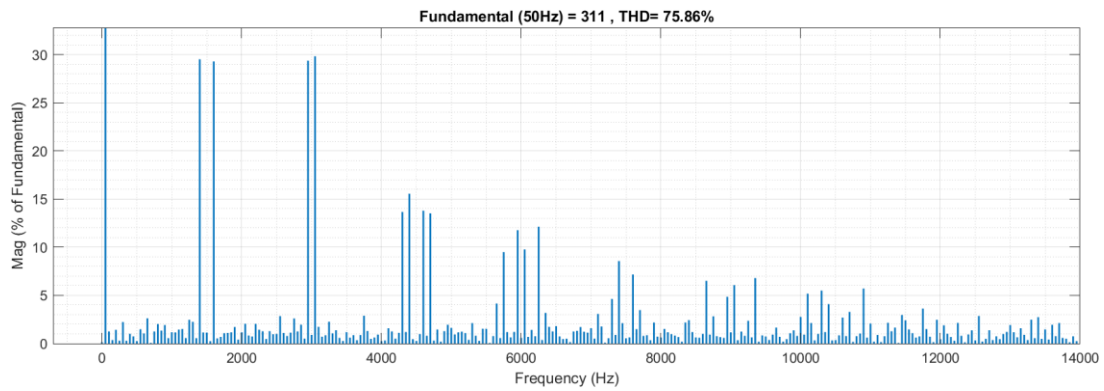
(a)



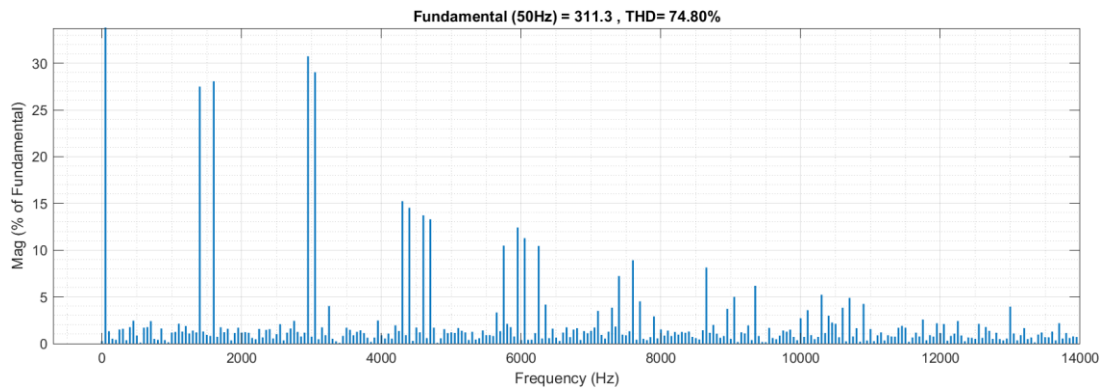
(b)

Fig. 8.17 Voltaje a salida de la fase “a” del Inversor

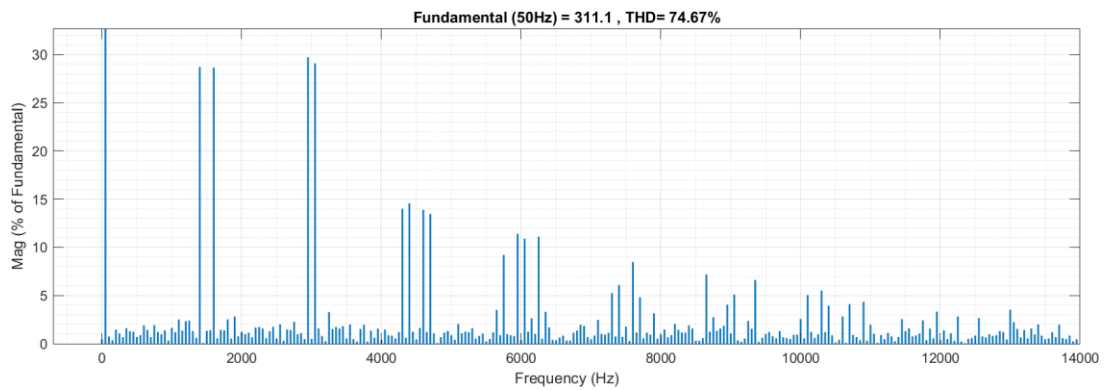
(a) Señal de voltaje de la fase “a” del inversor; **(b)** Señal de voltaje de la fase “a” del inversor vista en tres periodos bajo diferentes condiciones.



(a)



(b)



(a)

Fig. 8.18 FFT al Voltaje a la salida de la fase “a” con el sistema conectado

(a) FFT cuando el voltaje de la red es de 220 [V_{RMS}]; **(b)** FFT cuando el voltaje de la red es de 190 [V_{RMS}]; **(c)** FFT cuando el voltaje de la red es de 240 [V_{RMS}].

En la Fig. 8.13 se presentan los voltajes de la red para tres condiciones de 220 [V_{RMS}], 190 [V_{RMS}] y 240 [V_{RMS}]. La subfigura (a) muestra la señal completa y la subfigura (b) muestra la señal en cada una de las variaciones de la red en tres periodos, confirmando la simetría de fases y el desfase de 120° aun con variaciones en la magnitud.

La Fig. 8.14 muestra las corrientes AC lado red. La amplitud varía según el nivel de tensión aplicado, alcanzando aproximadamente 9 [A], 8 [A] y 7.5 [A], lo que refleja la adaptación del sistema para mantener la potencia activa constante.

En la Fig. 8.15 se comparan las señales de voltaje y corriente de la fase “a” en el lado AC. La corriente, amplificada con una ganancia de 10, se mantiene en fase con el voltaje, evidenciando la correcta sincronización con la red.

La Fig. 8.16 representa las corrientes en el marco rotatorio dq. La componente d sigue el mantiene el mismo valor de la corriente alterna en todas las condiciones de perturbaciones en el voltaje de red, mientras que la componente q, tanto medida como de referencia, permanece en cero, confirmando ausencia de potencia reactiva.

En la Fig. 8.17 se muestra el voltaje DC, que se mantiene en torno a 700 [V]. Sin embargo, a partir del segundo 60 se aprecian picos que se originan al estar cercano al límite superior del DC-Link.

La Fig. 8.18 presenta el voltaje de salida de la fase “a” del inversor. En la vista general y en los tres periodos observados, la señal conserva su amplitud y estabilidad, incluso frente a las variaciones de red.

Finalmente, la Fig. 8.18 corresponde al análisis de la transformada rápida de Fourier del voltaje de salida de la fase “a”. En la frecuencia fundamental de 50 [Hz] se registran valores de 311 [V], 311.3 [V] y 311.1 [V] peak, muy cercanos al valor teórico de 311.1 [V], lo que valida la precisión y consistencia del sistema.

Capítulo 9. Conclusiones

9.1. Sumario

En este documento, se realizó el diseño, simulación e implementación experimental de un rectificador de voltaje basado en convertidores 2L-AFE. En la etapa de simulación, desarrollada en Matlab Simulink, se analizó el comportamiento del rectificador e inversor, incorporando un filtro LCL en el inversor que permitió reducir de forma significativa el THD del voltaje de salida de este. Para el rectificador se aplicó la técnica de control en coordenadas dq junto con controladores PI, mientras que para el inversor se implementó un esquema de lazo abierto, calculando el índice de modulación, para posteriormente aplicar la transformada de Park inversa, y luego ser comparado con la triangular para generar la modulación PWM.

En la etapa experimental, el sistema fue implementado en la plataforma dSPACE MicroLabBox y el software ControlDesk 6.1, realizando pruebas con voltajes de entrada de 25 [V_{RMS}], 50 [V_{RMS}], 100 [V_{RMS}], 150 [V_{RMS}] y 220 [V_{RMS}] en el Laboratorio de Control de la UCSC. El set up experimental permitió comprobar la estabilidad del inversor frente a variaciones en la red, evaluando además el desempeño general del rectificador de voltaje.

9.2. Conclusiones

En este proyecto de Habilitación Profesional se validó la hipótesis planteada, comprobando que la implementación de un rectificador de voltaje basado en convertidores de frente activo de dos niveles (2L-AFE), con control en coordenadas dq para el rectificador y lazo abierto para el inversor, permite mantener una salida estable y eficiente en el inversor frente a variaciones de la red.

En simulación, con un voltaje de 220 [V_{RMS}], se obtuvo una salida acorde al valor nominal esperado, confirmando la correcta operación del sistema. En esta etapa, la incorporación de un filtro LCL fue crucial, ya que, permitió reducir el THD del voltaje de salida desde valores superiores al 65% hasta alrededor de un 6%, obteniendo una señal prácticamente sinusoidal.

En las pruebas experimentales, las cuales se realizaron con voltaje de entrada de 25 [V_{RMS}], 50 [V_{RMS}], 100 [V_{RMS}], 150 [V_{RMS}] y 220 [V_{RMS}], el sistema entregó un voltaje de salida estable y proporcional para cada uno de los casos, a pesar de las variaciones de red. Sin embargo, al no contar con un filtro LCL, el voltaje de salida presentó un THD superior al 65%, lo que evidencia la necesidad

de implementar dicho filtro en la práctica para alcanzar la misma calidad de onda que se observó en la simulación al tener el filtro LCL implementado.

Cabe destacar que, en todas las pruebas realizadas, la eficiencia del rectificador de voltaje supero el 95%, lo cual demuestra el correcto funcionamiento del sistema de control. Este alto rendimiento se debe, principalmente, a que durante las pruebas con 220 [V_{RMS}] el inversor mantuvo su voltaje de salida en un margen muy estrecho, fluctuando entre los 310 y 312 [V peak]. Estos resultados confirman que el convertidor puede operar de manera estable y con bajas pérdidas, incluso ante variaciones significativas en el voltaje de red.

9.3. Trabajo Futuro

- Implementar filtro LCL en el set up experimental, para validar de manera practica la reducción de THD observada en simulación.
- Optimizar el set up experimental, para esto habría que rediseñar y hacerlo más compacto, seguro y fácil de operar.
- Explorar el uso de diferentes plataformas de control, más allá de la dSPACE MicroLabBox.
- Investigar nuevas estrategias de control, aplicadas al regulador de voltaje, que permitan mejorar la respuesta dinámica y la calidad de la señal.

Bibliografía y Referencia

- [1] JKOEM, “Estabilizador ZTY ZIGA Trifásico 10 KVA,” 2024. [En línea]. Disponible en: <https://www.koem.cl/product/estabilizador-zty-ziga-trifasico-10-kva>.
- [2] Universidad Técnica Federico Santa María. “Repositorio Académico USM”. “IMPLEMENTACION DE UN EMULADOR DE BANCO DE BATERIAS EN TIEMPO REAL MEDIANTE USO DE CONVERTIDORES ESTATICOS AC/DC Y PLATAFORMAS “DIGITALES DE CONTROL”. “DIEGO IGNACIO”
- [3] Control y Aplicaciones de Electrónica Industrial. “Rectificadores de Frente Activo (AFE).”. Profesor Ricardo Andrés Lizana Fuentes. 2019.
- [4] C. A. Becerra Angarita and J. C. Villamizar Rincón, "Diseño e implementación de filtro LCL para aplicaciones de micro/mini generación de energía," *PUENTE Revista Científica*, vol. 10, no. 2, pp. 25–34, Oct. 2016.
- [5] dSPACE GmbH, "MicroLabBox - Compact prototyping unit for the laboratory," dSPACE, Paderborn, Germany, 2020. [Online]. Disponible: <https://www.dspace.com/en/inc/home/products/hw/microlabbox.cfm>
- [6] SEMIKRON GmbH & Co. KG, “SKM100GB12T4,” SEMITRANS® 2 IGBT Module Data Sheet, Rev. 1, Mar. 9, 2013. [Online]. Disponible: <https://www.semikron-danfoss.com/products/p/skm100gb12t4-22892020>.
- [7] Keysight Technologies, “RP7961A Regenerative Power System, 500 V, ± 20 A, 5 kW, 400/480 VAC,” *Data Sheet*, Keysight Technologies, 2018. [Online]. Disponible: Keysight RP7961A data sheet.
- [8] D. E. Quevedo, R. P. Aguilera, M. A. Perez, P. Cortes and R. Lizana, "Model Predictive Control of an AFE Rectifier With Dynamic References," in *IEEE Transactions on Power Electronics*, vol. 27, no. 7, pp. 3128-3136, July 2012, doi: 10.1109/TPEL.2011.2179672.
- [9] MITRA, A. et al. Performance improvement of three-phase AFE rectifier during switching of loads with fractional feedback current control. *Sādhana: Academy Proceedings in Engineering Sciences*, [s. l.], v. 49, n. 3, p. 1–11, 2024. DOI 10.1007/s12046-024-02539-3. Disponível em:
- [10] K. Jalili y S. Bernet, "Design of LCL Filters of Active-Front-End Two-Level Voltage-Source Converters", *IEEE Transactions on Industrial Electronics* , vol. 56, núm. 5, págs. 1674-1682,

mayo de 2009. doi: 10.1109/TIE.2008.2011251.

- [11] Bin Wu; “High Power Converters and AC drives”. (March 2006, Wiley-IEEE Press)
- [12] Goodwin, Graham; “Control System Design”, Pearson; Edición: US ed (1 de septiembre de 2000)
- [13] Jos Arrillaga y Neville R. Watson (2004) "Power System Harmonics", 2nd Edition, Wiley
- [14] Rashid; “power Electronics: Circuits, Devices and applications” (Pearson Educations, September 2003).
- [15] Dugan, R. C.; McGranaghan, M.F.; Santoso, S.; Beaty, H. Wayne (2008)"Electrical Power Systems Quality" 3rd Edition, McGraw - Hill Education.
- [16] Ned Mohan, Tore Undeland, William Robbins (2009) “ELECTRONICA DE POTENCIA” 3era edición, McGraw - Hill Education
- [17] Mitra A and Chowdhuri S 2017 Analysis of Single Phase PWM Rectifier for Different Applications. J. Inst. Eng. India Ser. B 98: 161–169
- [18] Kouchaki A and Nyman M 2018 Analytical Design of Passive LCL Filter for Three-Phase Two-Level Power Factor Correction Rectifiers. IEEE Trans. Power Electron. 33: 3012–3022
- [19] A. Mitra, P. S. Bhowmik, and S. Chowdhuri, “Performance Analysis of a Three-Phase Active Front End PWM Rectifier without Current Loop PI Controller,” in *2016 2nd International Conference on Control, Instrumentation, Energy & Communication (CIEC)*, Jan. 2016, pp. 343–347, doi: 10.1109/CIEC.2016.7513752.
- [20] Z. Song, Y. Tian, Z. Yan and Z. Chen, “Direct Power Control for Three-Phase Two-Level Voltage-Source Rectifiers Based on Extended-State Observation,” IEEE Transactions on Industrial Electronics, vol. 63, no. 7, pp. 4593-4603, Jul. 2016.
- [21] A. Thapa and M. S. Chinthavali, “Dynamic Model of Active Front-End Converters with 2DOF-PI Controllers for DC Bus Voltage Control,” conference manuscript, 2020.
- [22] M. A. Pérez, R. Lizana and J. Rodríguez, “Predictive Control of DC-Link Voltage in an Active-Front-End Rectifier,” in *2011 IEEE International Symposium on Industrial Electronics (ISIE)*, 2011, pp. 1811–1816.
- [23] C. A. Becerra Angarita and J. C. Villamizar Rincón, “Diseño e implementación de filtro LCL

- para aplicaciones de micro/mini generación de energía,” *Revista Científica PUENTE*, vol. 10, no. 2, pp. 25–34, Oct. 2016
- [24] Reznik, M. G. Simões, A. Al-Durra, and S. M. Mueeen, “LCL filter design and performance analysis for small wind turbine systems,” in *2012 IEEE Power Electronics and Machines in Wind Applications (PEMWA)*, Denver, CO, USA, Jul. 2012, pp. 1–7
 - [25] Reznik, M. G. Simões, A. Al-Durra, and S. M. Mueeen, “LCL Filter Design and Performance Analysis for Grid Interconnected Systems,” *IEEE Transactions on Industry Applications* (preprint), pp. 1–10, 2013.
 - [26] M. I. Vargas Hurtubia, “Operación de convertidor 2L-AFE con estimación de capacitancia mediante filtro de Kalman,” *Informe de Habilitación Profesional*, Depto. Ing. Eléctrica, Univ. Católica de la Santísima Concepción, Concepción, Chile, Abr. 2024
 - [27] J. W. Kolar, T. Friedli, J. Rodriguez, and P. W. Wheeler, “Review of Three-Phase PWM AC–AC Converter Topologies,” *IEEE Transactions on Industrial Electronics*, vol. 58, no. 11, pp. 4988–5006, Nov. 2011.
 - [28] I. D. N. de Souza, P. M. de Almeida, G. A. Fogli, and P. G. Barbosa, “Multivariable Analysis and Control of a VSC Back-to-Back Converter Interfacing Two AC Systems,” *Proc. International Power System Transients (IPST)*, 2023.
 - [29] A. S. García, *Control and simulation of a 2-L VSC-HVDC link together with wind turbines*, Memoria/Proyecto, Universitat Politècnica de Catalunya, 2024.
 - [30] L. Henrik, *Design and construction of a voltage source converter for a back-to-back converter*, M.Sc. thesis, 2019.
 - [31] Y. Gui, X. Wang, F. Blåbjerg, and D. Pan, “Control of Grid-Connected Voltage-Source Converters: The Relationship between Direct-Power Control and Vector-Current Control,” *IEEE Industrial Electronics Magazine*, vol. 13, no. 2, pp. 31–40, 2019.

Anexo A. Primeros Pasos con la dSPACE MicroLabBox

A.1. MicroLabBox

Para llevar a cabo el desarrollo del set-up experimental del Regulador de Voltaje, resulta fundamental familiarizarse con la MicroLabBox. En consecuencia, a continuación se presenta una breve introducción destinada a facilitar los primeros pasos en su utilización.

La MicroLabBox es una plataforma compacta de desarrollo en tiempo real que permite la implementación directa de algoritmos de control, facilitando la interacción con sistemas físicos mediante entradas y salidas analógicas y digitales. En las entradas analógicas tenemos 24 canales de 16bits y 8 canales de 14bits, en las salidas analógicas tenemos 16 canales de 16bits y por último en las Entradas/Salidas digitales tenemos 48 canales bidireccionales compatibles con niveles de 2.5/3.3/5V[5]. En el contexto de este proyecto, se utilizarán las entradas y salidas analógicas para adquirir variables eléctricas como voltaje en las etapas del rectificador 2L-AFE, mientras que las salidas digitales se destinarán a la generación de señales de disparo para el control de los interruptores IGBT, permitiendo una operación sincronizada y precisa del sistema.

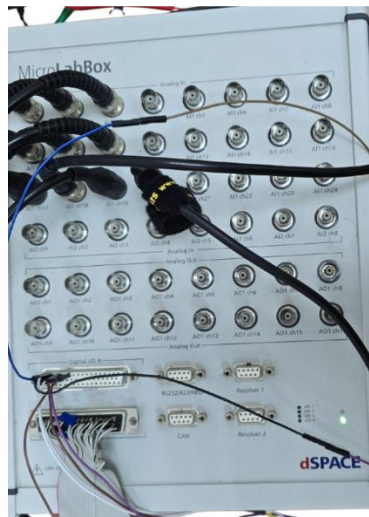


Fig. A.1 MicroLabBox.

La plataforma dSPACE integra un sistema basado en FPGA, diseñado para procesar señales tanto analógicas como digitales. Su programación y control se realizan a través de Simulink en

MATLAB, lo que permite implementar distintos tipos control. No obstante, para poder aprovechar su potencial, es indispensable comprender previamente el rol y la configuración de los bloques que conforman dichos esquemas.

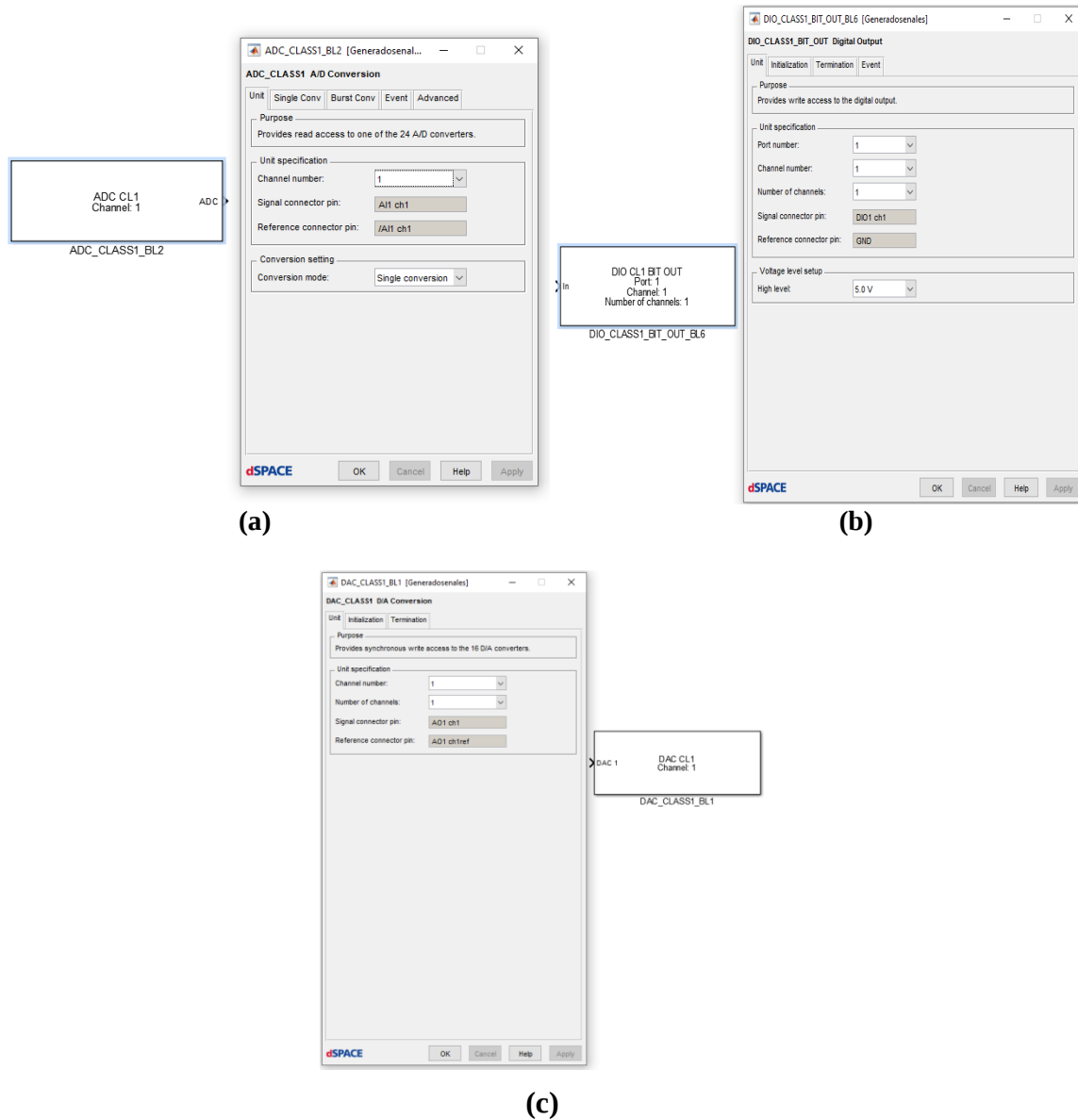


Fig. A.2 Bloques de Entrada/Salida (Simulink)

(a) Bloque de Entrada Analógica; **(b)** Bloque Entrada/Salida Digital; **(c)** Bloque de Salida Analógica.

Más allá de la descripción de los bloques de entrada y salida, lo relevante en esta etapa es su aplicación dentro del entorno experimental. En particular, se considera la conexión de un generador de señales a una de las entradas analógicas, lo que permitirá registrar en ControlDesk la forma de onda cuadrada producida. De manera complementaria, se realizará la comparación entre una señal senoidal y una triangular para obtener una señal cuadrada que se conectara a un bloque de Entrada/Salida

digital, que se utilizara para la obtención de pulsos de disparo. Todas estas formas de onda podrán visualizarse de manera simultánea en la interfaz de ControlDesk, lo que evidencia la utilidad de los bloques mostrados en la Fig. A.2, al posibilitar tanto la adquisición como la representación gráfica de las señales involucradas en las pruebas iniciales.

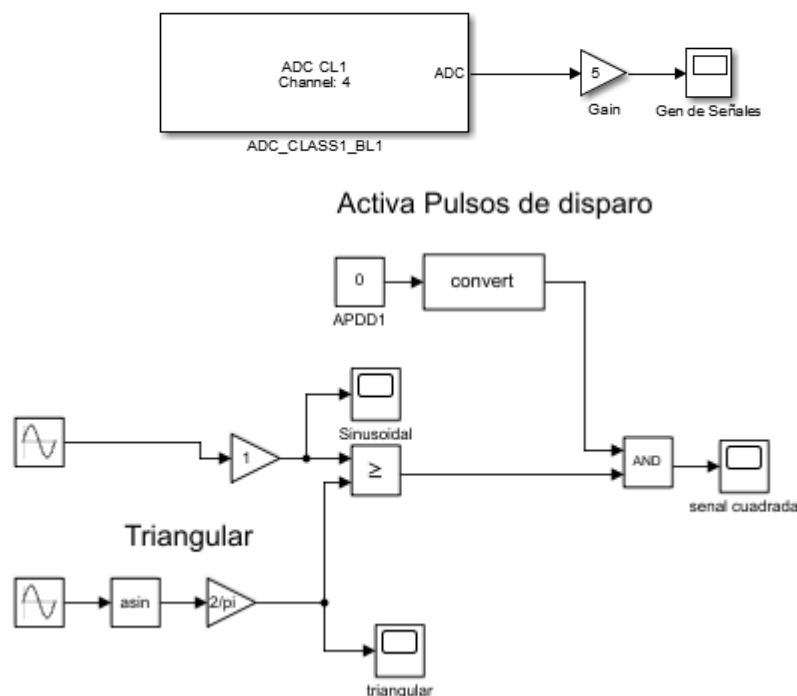


Fig. A.3 Esquema para la obtención de la señal del generador y la generación de la onda cuadrada.

El Bloque ADC_CLASS1_BL corresponde a la entrada analógica por la cual se recibe la señal proveniente del generador de señales, en este caso desde el canal 4. Para visualizar dicha señal en la interfaz de ControlDesk, es necesario incorporar un Scope en Simulink y asignarle un nombre identificador, lo que permitirá ubicarlo. De forma adicional, se implementa la comparación entre una señal senoidal y una triangular con el propósito de generar una onda cuadrada. Esta señal resultante solo puede ser activada mediante una constante llamada APDD1. Así mismo, se añaden Scopes para registrar cada una de las señales mostradas en ControlDesk. Cabe destacar que, para estas pruebas iniciales, únicamente se emplea el bloque de entrada analógica mencionado. En cambio, el bloque de Entrada/Salida Digital será utilizado en la fase experimental de este proyecto, con el fin de generar las señales de disparo requeridas para la conmutación de los IGBTs.



Fig. A.4 Generador de señales GwINSTEK GFG-8216A.

Configuramos el generador de señales para que nos entregue una señal cuadrada de frecuencia 50 [Hz], y con el Simulink listo, se procede a guardar nuestro proyecto, y luego presionamos Build Model para cargar nuestro archivo en la MicroLabBox dSPACE.

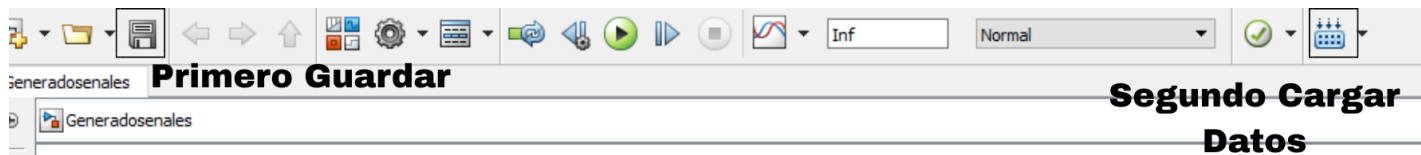


Fig. A.5 Como cargar datos en la MicroLabBox.

Con los datos ya cargados, procedemos a dirigirnos al ControlDesk con la finalidad de crear e importar el archivo .sdf proveniente de Simulink al cargar los datos.

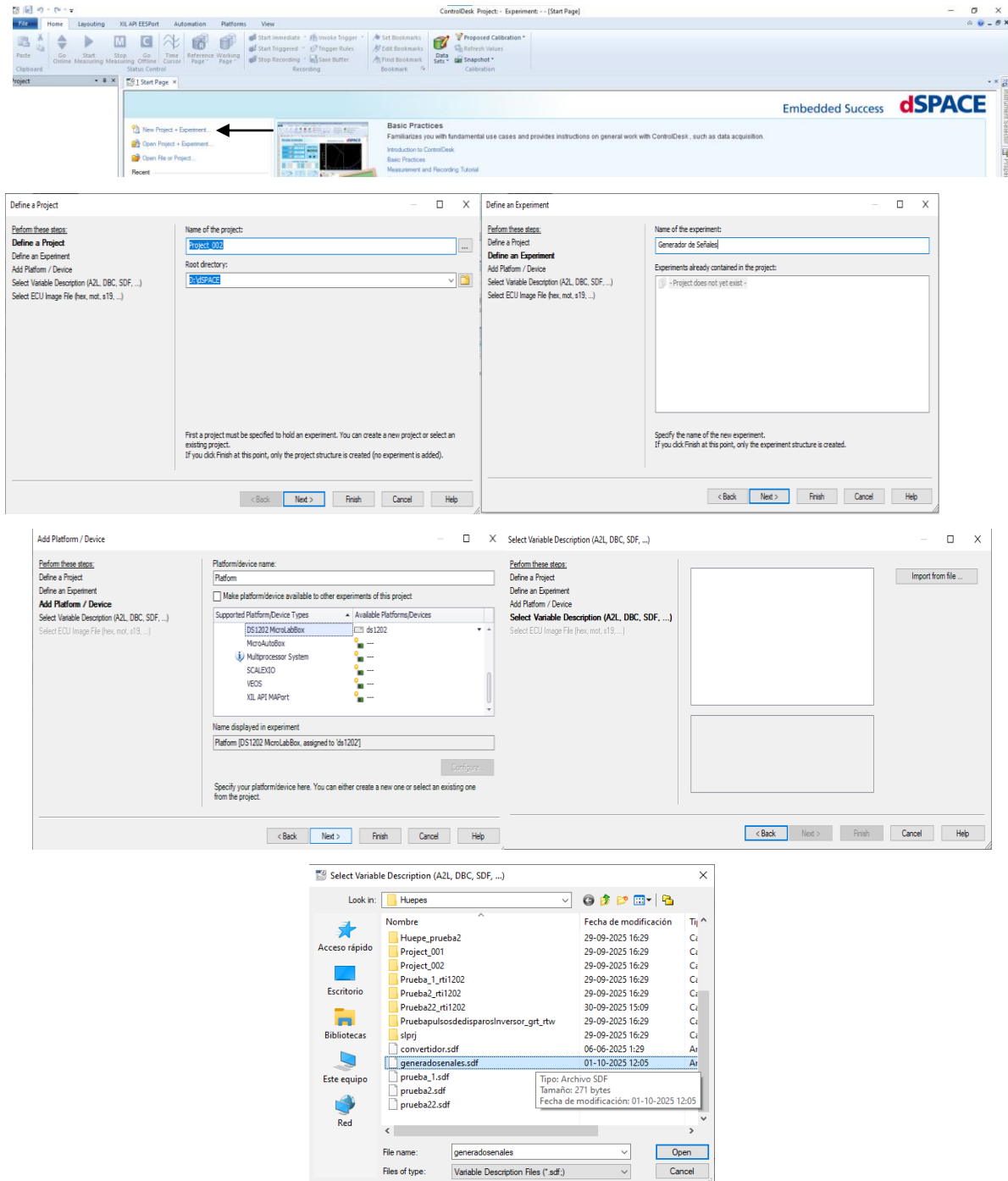


Fig. A.6 Creación de nuevo proyecto en ControlDesk e importación de archivo .sdf

En la pantalla principal de ControlDesk, lo primero es seleccionar la opción "New Project + Experiment...". Esto abrirá una nueva ventana donde podemos asignar un nombre al proyecto o simplemente dejar el que aparece por defecto. Una vez hecho esto, presionamos "Next", lo que nos llevará a otra pestaña para crear el nombre del experimento. Volvemos a dar clic en "Next" y, en el paso siguiente, seleccionamos DS1202.

Después, pasamos a la ventana donde debemos elegir "Import from file...". Ahí se abrirá un explorador de archivos para ubicar el archivo generado en Simulink, que debe tener la extensión .sdf. Lo seleccionamos y presionamos "Open". Finalmente, hacemos clic en "Finish", y con eso queda creado el nuevo proyecto en ControlDesk.

Al finalizar, se abrirá automáticamente la ventana principal de nuestro proyecto y el "Layout1", tal como se muestra a continuación.

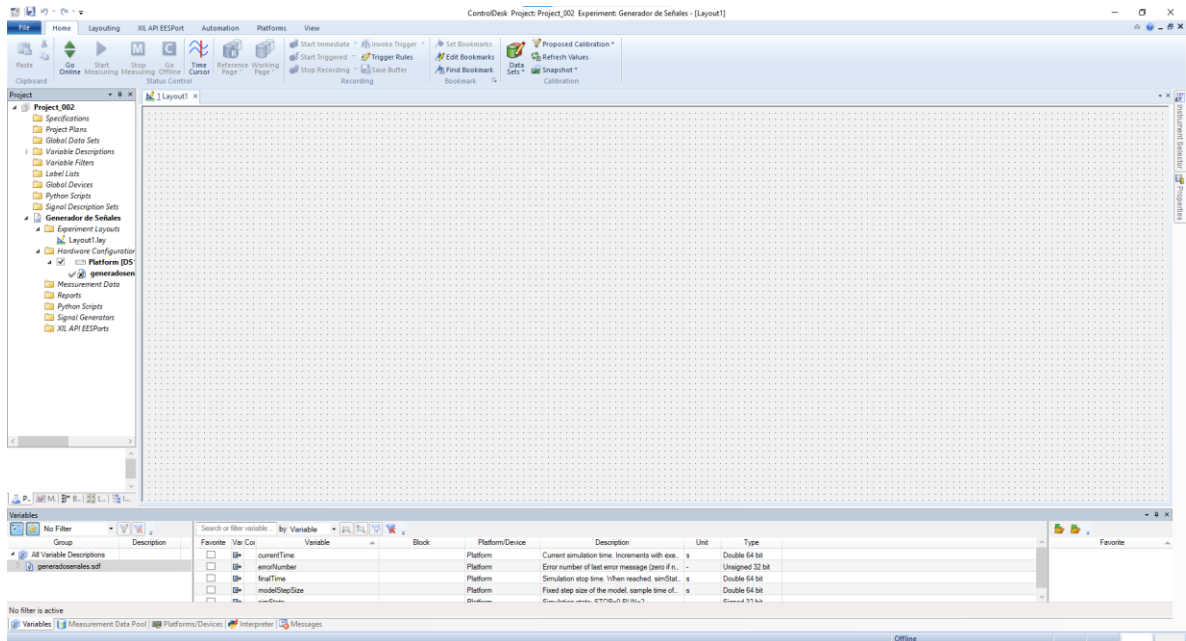


Fig. A.7 Ventana principal del proyecto en ControlDesk.

En la ventana principal, nos dirigimos a variables, presionamos la flecha y buscamos Model Root.

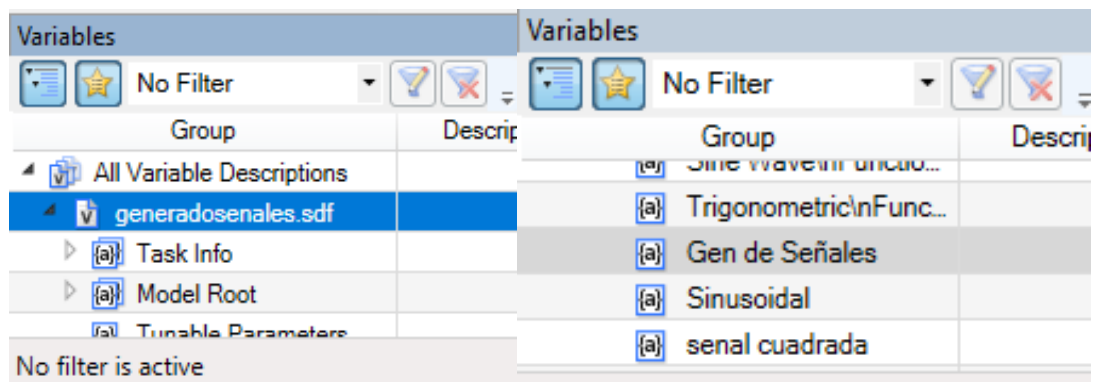


Fig. A.8 Búsqueda de variables en Model Root

Nuestra señal "Gen de señales" se arrastra hacia el Layout1, tal como se muestra a continuación:

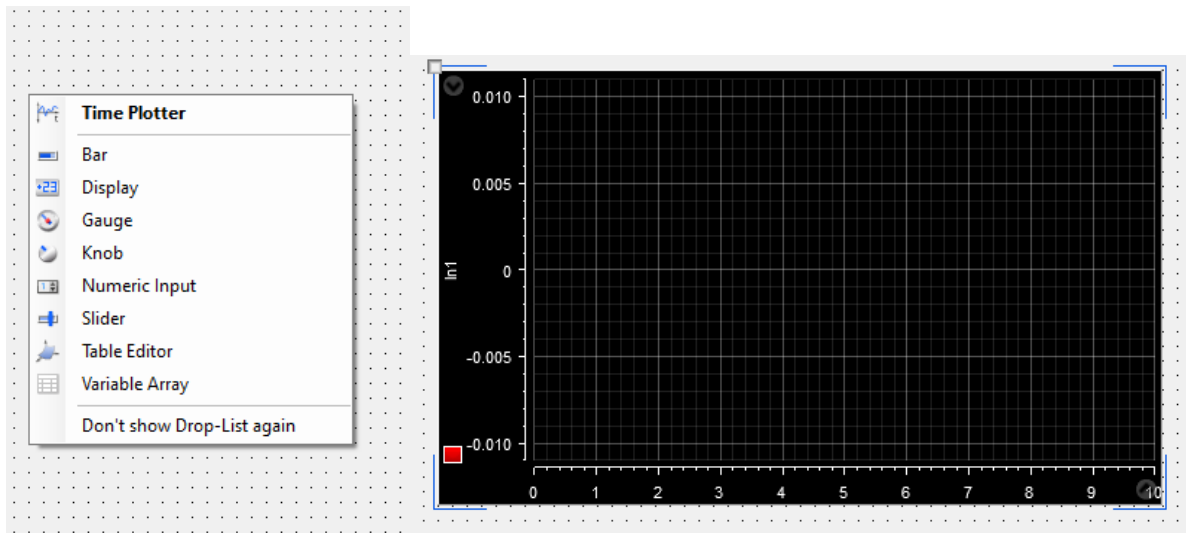


Fig. A.9 Insertar Grafica en el Layout.

Una vez que la señal ha sido arrastrada al Layout, se selecciona la opción "Time Plotter". Al hacerlo, se despliega una nueva ventana en la que se visualiza el gráfico correspondiente, tal como se aprecia en la Fig. A.9.

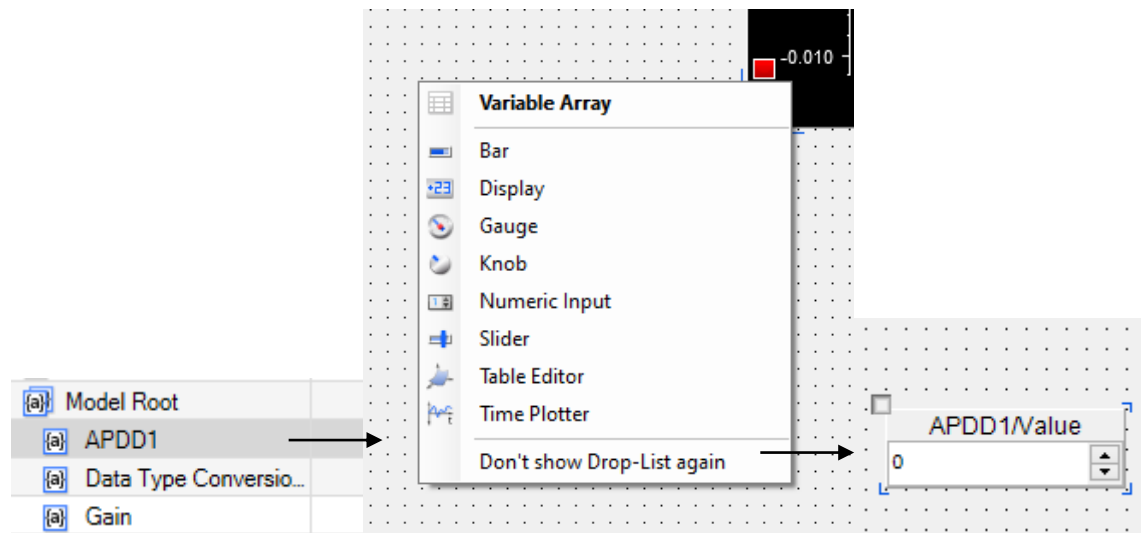


Fig. A.10 Implementación de Numeric Input en ControlDesk.

En la Fig. A.10 se ilustra la implementación del Numeric Input en ControlDesk. Para ello, desde el Model Root se arrastra la constante previamente definida en Simulink, la cual permite habilitar o deshabilitar la señal cuadrada obtenida de la comparación entre la onda senoidal y la triangular. En este caso, al asignar el valor "1" en el Numeric Input, la señal cuadrada se activa.

Con todas las variables ya incorporadas en el Layout del proyecto, se procede a establecer la comunicación con la MicroLabBox, tal como se muestra a continuación:

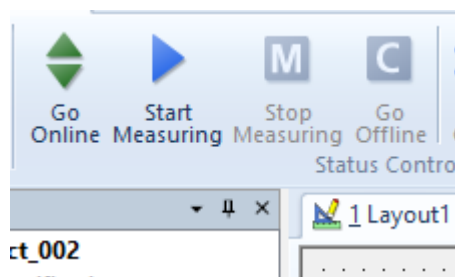
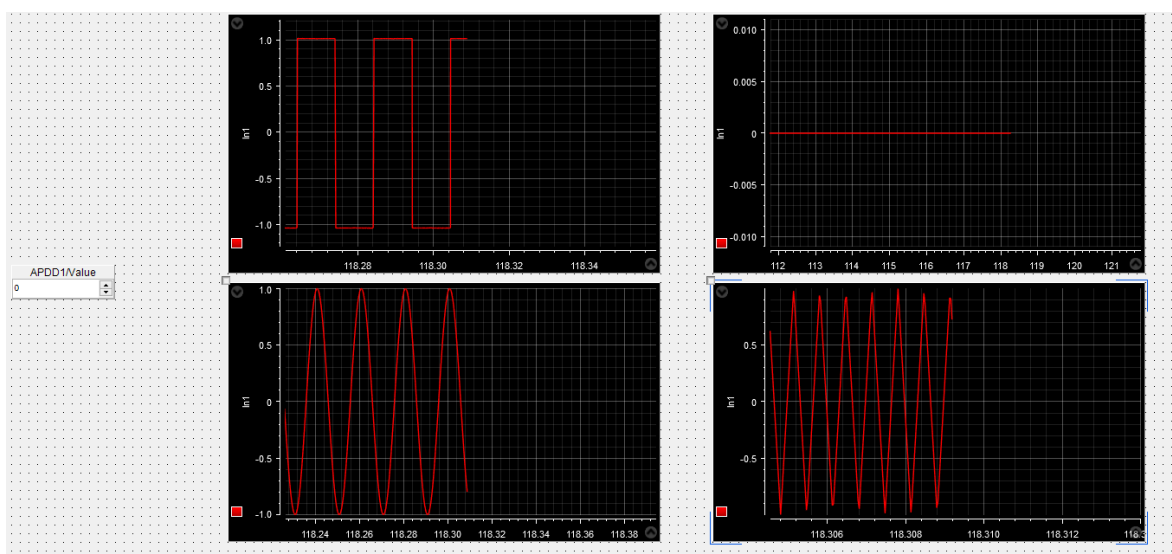
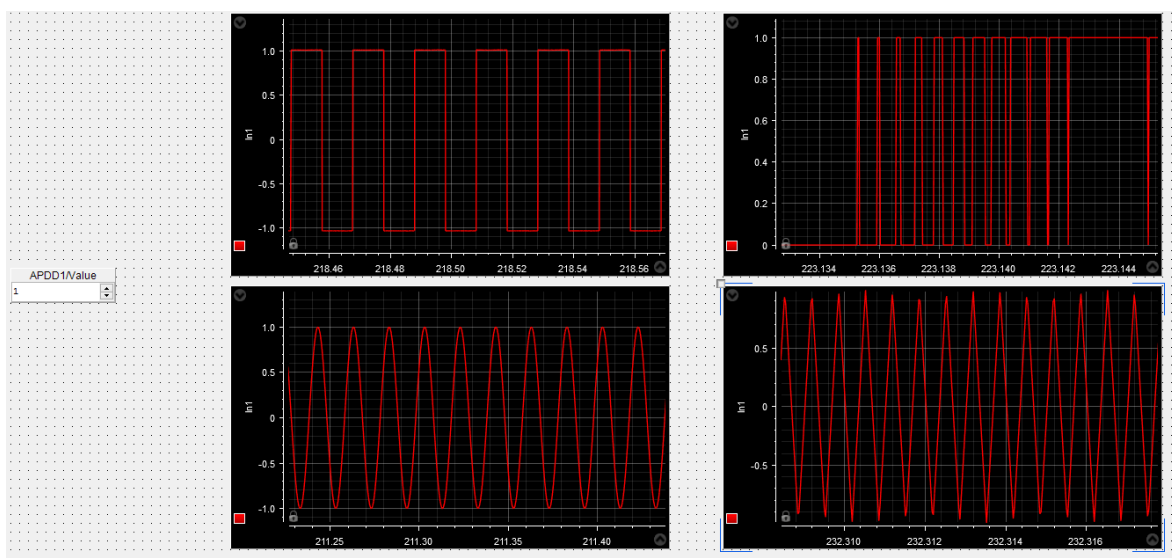


Fig. A.11 Inicio de la comunicación y medición en ControlDesk.

Para establecer la comunicación con la MicroLabBox, en primer lugar se debe presionar la opción "Go Online". Una vez realizada la conexión, se selecciona "Start Measuring", con lo cual comienzan a visualizarse en tiempo real las señales configuradas en el Layout.



(a)



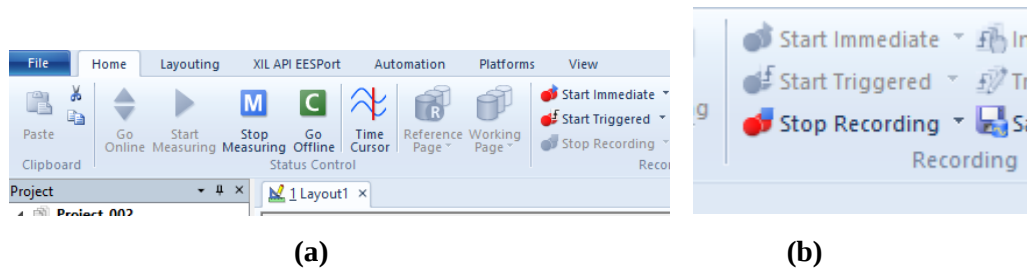
(b)

Fig. A.12 Visualización de señales en tiempo real en ControlDesk

(a) Señales con Numeric Input en “0”; (b) Señales con Numeric Input en “1”.

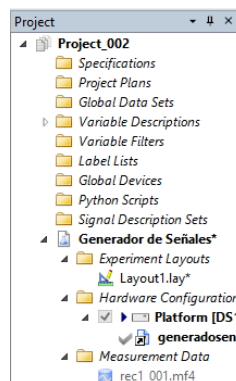
En la Fig. A.12 (a) y (b) se presentan las gráficas de las cuatro señales obtenidas, primero sin activar el Numeric Input; en este estado, una de las señales cuadradas permanece deshabilitada. Posteriormente en (b), al asignar el valor “1” en el Numeric Input, dicha señal se activa, lo que permite observar las cuatro señales, ahora con la señal cuadrada, la cual es generada entre la comparación entre la señal senoidal y triangular.

Por otro lado, si se desea registrar las señales, es necesario dirigirse al menú principal de ControlDesk. Para iniciar la grabación se selecciona la opción "Start Immediate" y, una vez transcurrido el tiempo requerido, se detiene el registro presionando "Stop Recording".

**Fig. A.13 Proceso de grabación de señales en el ControlDesk.**

(a) Presionar “Start Immediate” para iniciar grabación; (b) Presionar “Stop Recording” para finalizar grabación.

Esta grabación queda registrada en la ventana de “Project”, específicamente en “Measurement Data”, donde ControlDesk la guardará por defecto con el nombre de “rec1_001.mf4” como se muestra a continuación.

**Fig. A.14 Almacenamiento de la grabación en Measurement Data.**

Para exportar una grabación, se debe hacer clic derecho sobre el archivo generado (por ejemplo, “rec1_001.mf4”) en la ventana de Measurement Data.

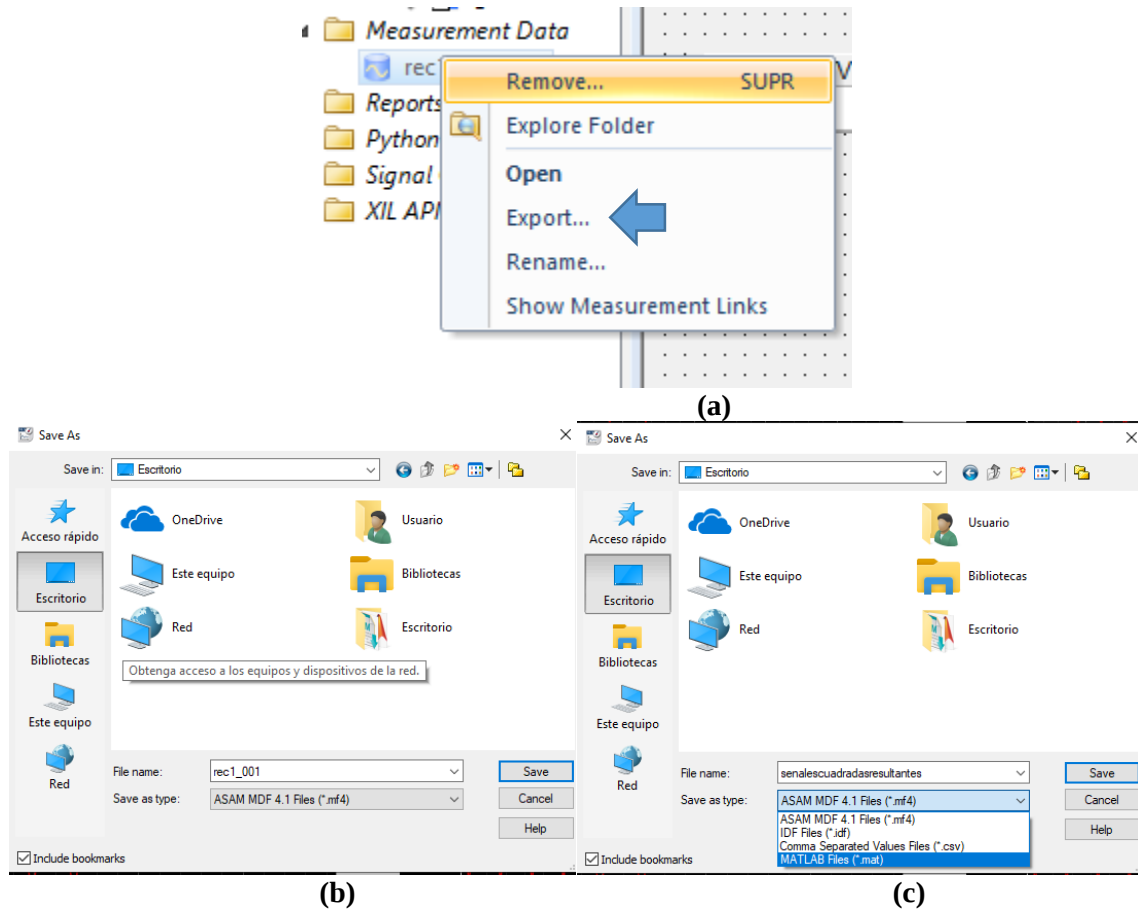


Fig. A.15 Proceso para guardar Grabaciones.

(a) Proceso para empezar a guardar grabaciones; (b) Ventana principal desplegada; (c) Ventana ya lista para guardar grabaciones;

En la Fig. A.15 (a), (b) y (c) se muestra el procedimiento utilizado para guardar las grabaciones en un archivo con formato .mat. En la subfigura (a) se observa el paso posterior a hacer clic sobre “rec1_001.mf4”, donde se selecciona la opción “Export...”. Esto abre la ventana principal ilustrada en (b), en la cual los parámetros de exportación aparecen definidos por defecto. Finalmente, en (c) se procede a modificar el nombre y el tipo de archivo, además de elegir la carpeta de destino. En este caso, la grabación fue exportada como archivo .mat, lo que permite posteriormente visualizar y analizar las señales en MATLAB.

Anexo B. Cálculos del Filtro LCL

B.1. Función de Transferencia del Filtro LCL

Para poder implementar el filtro LCL, lo primero que se debe hacer es obtener la función de transferencia mediante el circuito del filtro mostrado en la Fig. 5.1:

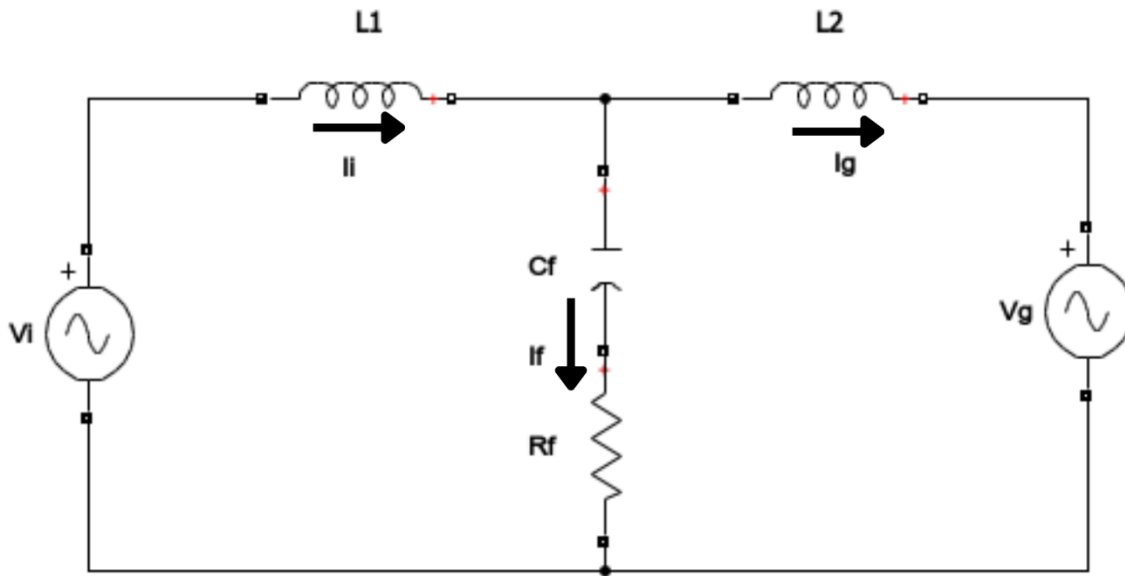


Fig. B.1 Circuito del Filtro LCL.

Para poder obtener la función de transferencia, primero se omitirá la resistencia R_f , luego se procederá a realizar la función de transferencia con la resistencia R_f .

$$G(s) = \frac{i_g(s)}{V_i(s)}$$

Sabemos que la corriente en el capacitor es:

$$i_f = C_f \frac{dV_f}{dt} \quad (\text{B.1})$$

El voltaje en el inductor 1 y 2 son:

$$V_{L1} = L_1 \frac{di_1}{dt} \quad (\text{B.2})$$

$$V_{L2} = L_2 \frac{di_g}{dt} \quad (\text{B.3})$$

Hacemos un LVK

Malla 1:

$$V_i = V_{L1} + V_f \quad (\text{B.4})$$

Malla 2:

$$V_f = V_{L2} \quad (\text{B.5})$$

Hacemos un LCK

Nodo 1:

$$i_1 = i_f + i_g \quad (\text{B.6})$$

Reemplazamos la ecuación (5) en la ecuación (4)

$$V_i = V_{L1} + V_{L2} \quad (\text{B.7})$$

Reemplazamos las ecuaciones (2) y (3) en la ecuación (7)

$$V_i = L_1 \frac{di_1}{dt} + L_2 \frac{di_g}{dt} \quad (\text{B.8})$$

Reemplazamos la ecuación (6) en la ecuación (8)

$$V_i = L_1 \frac{d(i_f + i_g)}{dt} + L_2 \frac{di_g}{dt} \quad (\text{B.9})$$

$$V_i = L_1 \frac{di_f}{dt} + (L_1 + L_2) \frac{di_g}{dt} \quad (\text{B.10})$$

Reemplazamos la ecuación (1) en la ecuación (10)

$$V_i = L_1 C_f \frac{d^2 V_f}{dt^2} + (L_1 + L_2) \frac{di_g}{dt} \quad (\text{B.11})$$

Reemplazamos la ecuación (5) en la ecuación (11)

$$V_i = L_1 C_f \frac{d^2 V_{L2}}{dt^2} + (L_1 + L_2) \frac{di_g}{dt} \quad (\text{B.12})$$

Reemplazamos la ecuación (3) en la ecuación (12)

$$V_i = L_1 C_f L_2 \frac{d^3 i_g}{dt^3} + (L_1 + L_2) \frac{di_g}{dt} \quad (\text{B.13})$$

Aplicamos la transformada de Laplace a la ecuación (13)

$$\begin{aligned} V_i &= L_1 C_f L_2 \frac{d^3 i_g}{dt^3} + (L_1 + L_2) \frac{di_g}{dt} \quad / L \\ V_i(s) &= [(L_1 C_f L_2)s^3 + (L_1 + L_2)s] i_g(s) \end{aligned} \quad (\text{B.14})$$

Entonces la función de transferencia nos queda:

$$G(s) = \frac{i_g(s)}{V_i(s)} = \frac{1}{(L_1 C_f L_2)s^3 + (L_1 + L_2)s} \quad (\text{B.15})$$

Ahora se realizara la el cálculo de la función de transferencia en Modelado de espacios de estados con la resistencia R_f incluida.

Hacemos un LVK

Malla 1:

$$V_i = V_{L1} + V_f + V_{Rf} \quad (\text{B.16})$$

Malla 2:

$$V_f + V_{Rf} = V_{L2} + V_o \quad (\text{B.17})$$

Reemplazamos la ecuación (1) en la ecuación (6).

$$C_f \frac{dV_f}{dt} = i_1 - i_g \quad (\text{B.18})$$

Reemplazamos la ecuación (2) en la ecuación (16).

$$L_1 \frac{di_1}{dt} = V_i - V_f - V_{Rf} \quad (\text{B.19})$$

Reemplazamos la ecuación (3) en la ecuación (17).

$$L_2 \frac{di_g}{dt} = V_f - V_{Rf} - V_o \quad (\text{B.20})$$

Las 3 ecuaciones resultantes para el modelado de espacios de estados son:

$$\frac{dV_f}{dt} = \frac{1}{C_f} i_1 - \frac{1}{C_f} i_g \quad (\text{B.21})$$

$$\frac{di_1}{dt} = \frac{1}{L_1} V_i - \frac{1}{L_1} V_f - \frac{R_f}{L_1} i_1 + \frac{R_f}{L_1} i_g \quad (\text{B.22})$$

$$\frac{di_g}{dt} = \frac{1}{L_2} V_f + \frac{R_f}{L_2} i_1 - \frac{R_f}{L_2} i_g - \frac{1}{L_2} V_o \quad (\text{B.23})$$

Con esto se obtiene el modelado de espacios de estados en forma matricial.

$$\begin{bmatrix} \dot{V}_f \\ \dot{i}_1 \\ \dot{i}_g \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{C_f} & -\frac{1}{C_f} \\ -\frac{1}{L_1} & -\frac{R_f}{L_1} & \frac{R_f}{L_1} \\ \frac{1}{L_2} & \frac{R_f}{L_2} & -\frac{R_f}{L_2} \end{bmatrix} \begin{bmatrix} V_f \\ i_1 \\ i_g \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ \frac{1}{L_1} & 0 \\ 0 & -\frac{1}{L_2} \end{bmatrix} \begin{bmatrix} V_i \\ V_o \end{bmatrix} \quad (\text{B.24})$$

Como la salida es $i_g(s)$, nos queda:

$$C = [0 \ 0 \ 1], \text{ ya que, } X = \begin{bmatrix} \dot{V}_f \\ i_1 \\ i_g \end{bmatrix} \quad (\text{B.25})$$

Y para que nuestro vector de entrada sea $V_i(s)$, la matriz de entrada se reduce a esta:

$$B = \begin{bmatrix} 0 & 0 \\ \frac{1}{L_1} & 0 \\ 0 & -\frac{1}{L_2} \end{bmatrix} \begin{bmatrix} V_i \\ V_0 \end{bmatrix} = \begin{bmatrix} 0 \\ \frac{1}{L_1} \\ 0 \end{bmatrix} [V_i] \quad (\text{B.26})$$

Las matrices quedan de la siguiente manera:

$$A = \begin{bmatrix} 0 & \frac{1}{C_f} & -\frac{1}{C_f} \\ -\frac{1}{L_1} & -\frac{R_f}{L_1} & \frac{R_f}{L_1} \\ \frac{1}{L_2} & \frac{R_f}{L_2} & -\frac{R_f}{L_2} \end{bmatrix} \quad B = \begin{bmatrix} 0 \\ \frac{1}{L_1} \\ 0 \end{bmatrix} \quad C = [0 \quad 0 \quad 1] \quad (\text{B.27})$$

La función de transferencia se obtendrá de la siguiente manera:

$$G(s) = [C(sI - A)^{-1}B + D] \quad (\text{B.28})$$

$$G(s) = \begin{bmatrix} 0 & 0 & 1 \end{bmatrix} * \left(\begin{bmatrix} s & 0 & 0 \\ 0 & s & 0 \\ 0 & 0 & s \end{bmatrix} - \begin{bmatrix} 0 & \frac{1}{C_f} & -\frac{1}{C_f} \\ -\frac{1}{L_1} & -\frac{R_f}{L_1} & \frac{R_f}{L_1} \\ \frac{1}{L_2} & \frac{R_f}{L_2} & -\frac{R_f}{L_2} \end{bmatrix} \right)^{-1} \begin{bmatrix} 0 \\ \frac{1}{L_1} \\ 0 \end{bmatrix} \quad (\text{B.29})$$

Resolviendo nos queda:

$$G(s) = \frac{R_f C_f s + 1}{L_1 L_2 C_f s^3 + R_f C_f (L_1 + L_2) s^2 + (L_1 + L_2) s} \quad (\text{B.30})$$

Ya con la funcion de transferencia obtenida con la resistencia R_f incluida podemos hacer el diagrama de Bode, tal y como se mostrara en la siguiente figura:

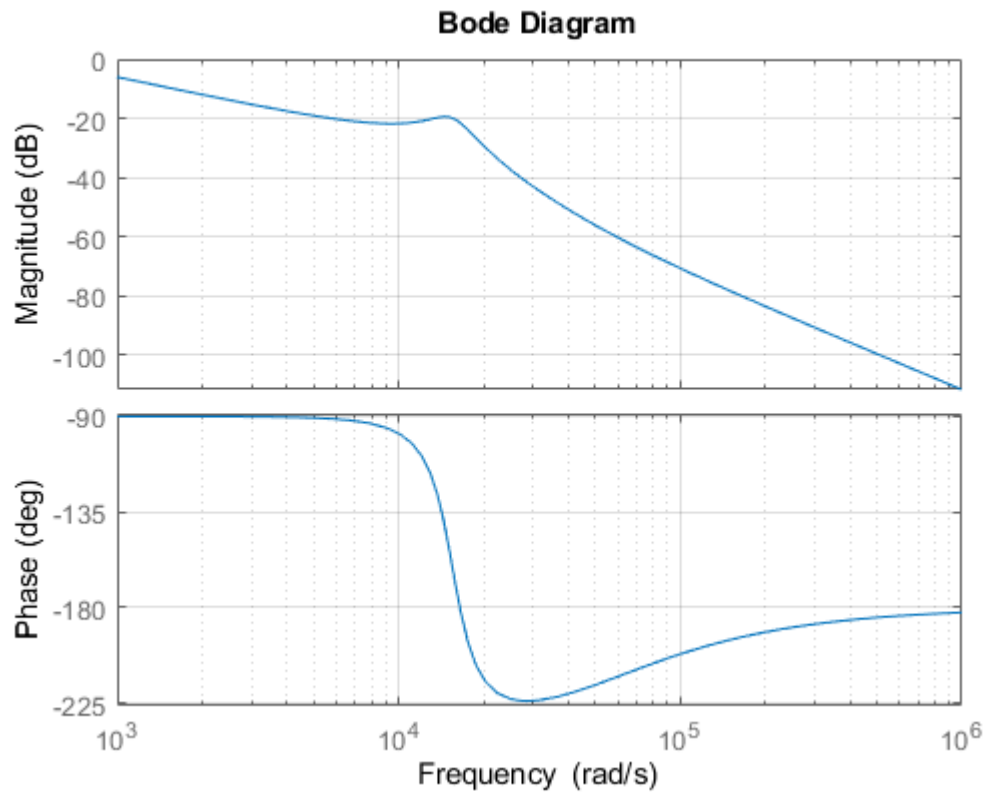


Fig. B.2 Diagrama de Bode del filtro LCL con R_f .

En la Fig. B.2 se muestra el diagrama de Bode del filtro LCL con R_f muestra que la ganancia se mantiene cercana a 0 dB en bajas frecuencias, la resonancia aparece amortiguada gracias a la resistencia, y en altas frecuencias la magnitud cae con fuerza, garantizando una buena atenuación de los armónicos del inversor. La fase desciende bruscamente en la zona de resonancia y luego se estabiliza, evidenciando el comportamiento de un filtro LCL correctamente amortiguado.

Anexo C. Resultados Experimentales del Regulador de Voltaje

C.1. Introducción

En esta sección se presentan las pruebas experimentales realizadas para los niveles de 25, 50, 100 y 150 [V_{RMS}], correspondientes al regulador de voltaje descrito en el Capítulo 8. Se excluye la prueba de 220 [V_{RMS}], dado que esta fue analizada en detalle dentro del capítulo principal.

C.2. Resultados para Voltaje de entrada de 25 [V_{RMS}]

Para llevar a cabo esta prueba, las resistencias ubicadas a la salida del inversor fueron reemplazadas por resistencias de 10 [Ω]. Inicialmente, se realizaron pruebas sin aplicar variaciones en el Voltaje AC de entrada, y posteriormente se introdujeron cambios controlados en dicho voltaje con un rango de variación entre un mínimo de 20 [V_{RMS}] y un máximo de 38 [V_{RMS}], con el fin de analizar el comportamiento del sistema bajo diferentes condiciones de operación. El voltaje DC tendrá un valor de 100 [V] en ambos incisos.

9.3.1 Resultados sin variaciones de Voltaje de entrada

En esta sección se presentan los resultados correspondientes a la prueba realizada con un voltaje de entrada de 25 [V] sin variación. En la Fig. C.1 se muestra el voltaje de la red utilizado en esta condición de operación. Luego, en la Fig. C.2 se ilustran las corrientes AC del lado de la red, seguidas por la Fig. C.3, donde se observa la relación entre el voltaje y la corriente de la fase “a”.

Posteriormente, en la Fig. C.4 se presentan las corrientes en coordenadas rotatorias dq, mientras que en la Fig. C.5 se muestra el comportamiento del voltaje DC para este nivel de voltaje de entrada. A continuación, la Fig. C.6 exhibe el voltaje de salida de la fase “a” del inversor. Finalmente, en la Fig. C.7 se incluye la Transformada Rápida de Fourier (FFT) aplicada al voltaje de la fase “a”.

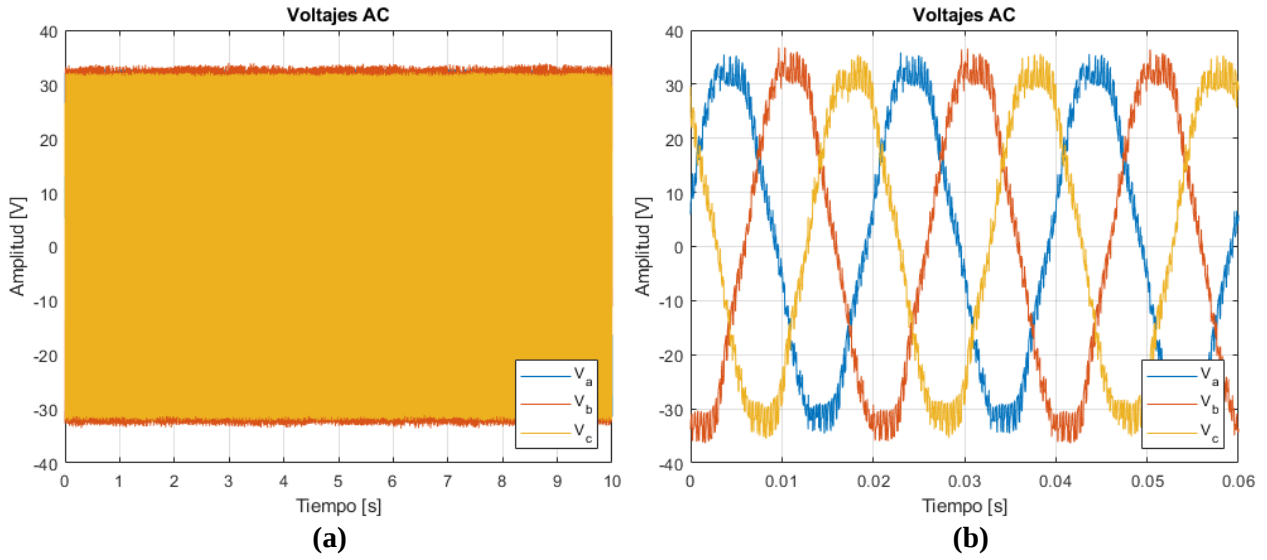


Fig. C.1 Voltajes de la red a 25 [V_{RMS}].

(a) Señal de voltaje de red vista general; (b) Señal de voltaje de red en 3 periodos.

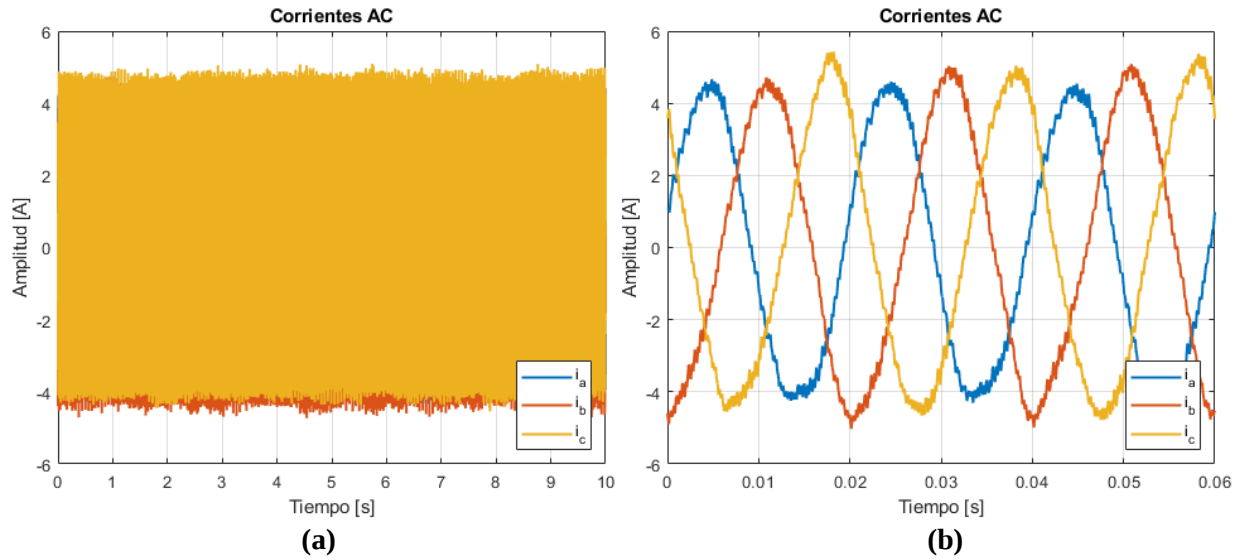


Fig. C.2 Corrientes AC lado red.

(a) Señal de Corriente AC vista general; (b) Señal de Corriente AC en 3 periodos.

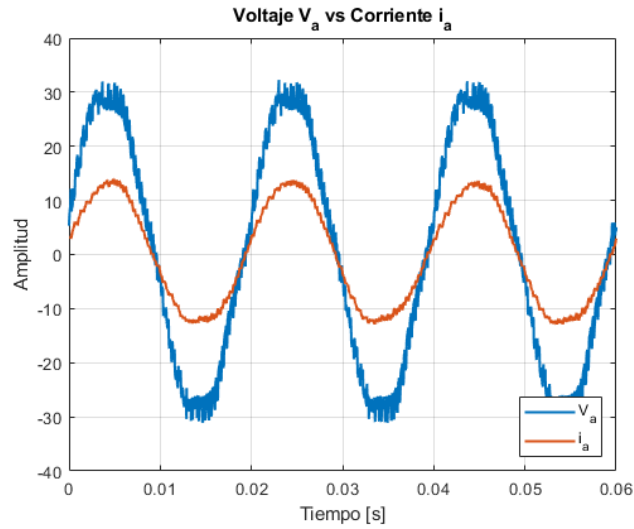


Fig. C.3 Señal de Voltaje vs Corriente fase “a” AC lado red, corriente con ganancia de 3.

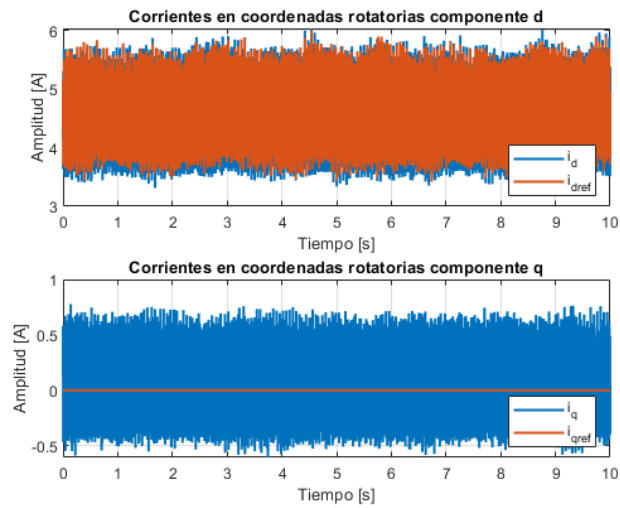


Fig. C.4 Corrientes en Coordenadas rotatorias dq

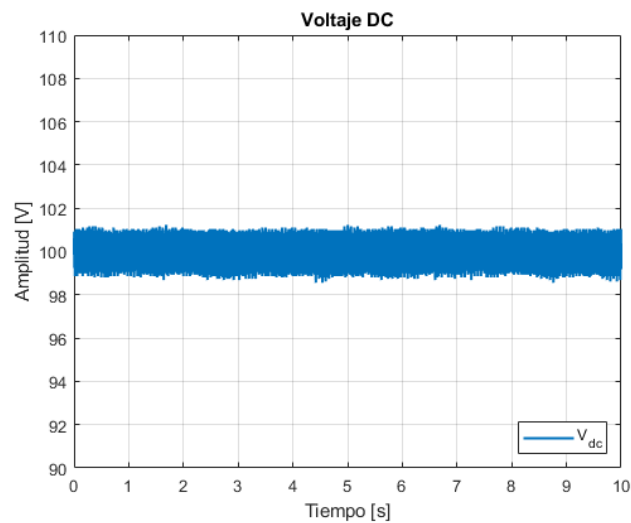


Fig. C.5 Voltaje DC.

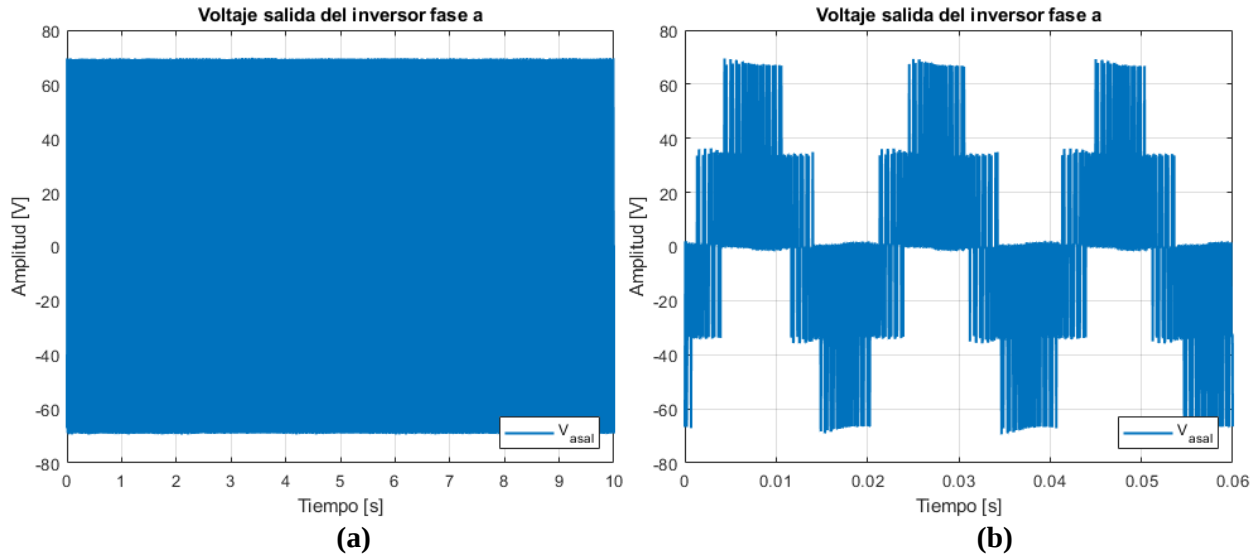


Fig. C.6 Voltaje a salida de la fase “a” del Inversor.

(a) Señal de voltaje de la fase “a” del inductor; (b) Señal de voltaje de la fase “a” del inductor vista en tres periodos.

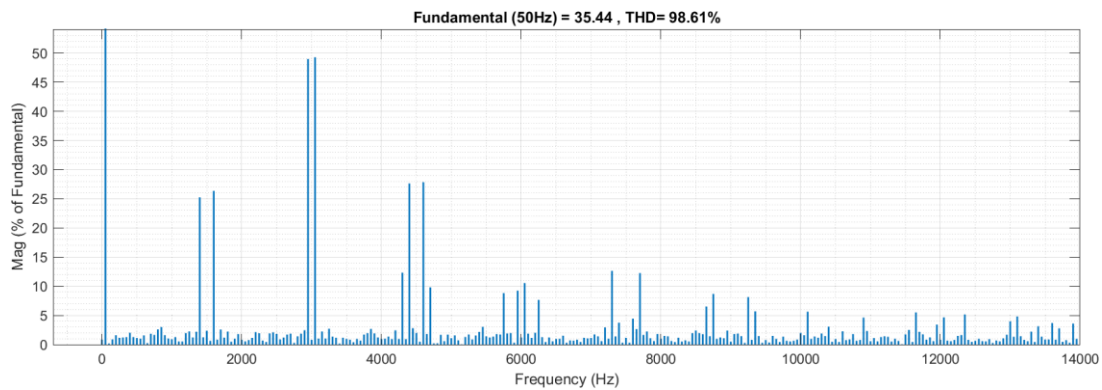


Fig. C.7 FFT al Voltaje a salida de la fase “a” del Inversor.

En la Fig. C.1 (a) y (b) se presenta el voltaje de la red para una condición de operación con amplitud de 25 [V_{RMS}]. En la subfigura (a) se muestra la señal en una vista general, mientras que en (b) se aprecia en un intervalo de tres periodos. Se observa que las tres fases presentan la misma amplitud y mantienen un desfase de 120°, lo que confirma la simetría de la fuente trifásica y el correcto balance entre las fases.

Por su parte, en la Fig. C.2 (a) y (b) se exhiben las señales de corriente AC, tanto en vista general como en tres periodos respectivamente. La amplitud registrada es de 4.5 [A] y, al igual que en el caso del voltaje, las corrientes se encuentran desfasadas en 120° en cada fase, lo que evidencia un adecuado acoplamiento entre el rectificador y la red.

La Fig. C.3 muestra la relación entre el voltaje y la corriente de la fase “a”. Se aprecia que

ambas señales se encuentran en fase, lo que indica un factor de potencia cercano a la unidad, condición deseable en sistemas de conversión de energía ya que minimiza la circulación de potencia reactiva en la red.

En la Fig. C.4 se representan las corrientes transformadas al marco de referencia rotatorio dq. En la parte superior se encuentra la componente d, con una amplitud de 4.5 [A], equivalente a la amplitud observada en la corriente AC. Este resultado valida el correcto funcionamiento de la PLL, ya que, logra alinear el eje d con la corriente activa. En contraste, la componente q (parte inferior) se mantiene en 0 [A], lo que confirma la ausencia de potencia reactiva y, en consecuencia, una operación eficiente y estable del rectificador.

La Fig. C.5 ilustra el comportamiento del voltaje en el DC-Link, el cual se mantiene estable en torno a los 100 [V] sin presentar oscilaciones significativas. Este resultado es relevante, ya que, demuestra que el regulador de voltaje cumple su función de mantener la tensión continua en un valor constante.

En la Fig. C.6 se presenta el voltaje de salida de la fase “a” del inversor. En la subfigura (a) se muestra en vista general, mientras que en (b) se observan tres periodos de la señal. Se evidencia que el voltaje de salida se mantiene constante, lo cual refleja el correcto desempeño del regulador en la etapa de conversión inversora. Finalmente, en la Fig. C.7 se muestra la FFT aplicada a dicho voltaje. En esta figura se corrobora que la magnitud en la frecuencia fundamental alcanza los 35.44 [V] peak, valor muy cercano al teórico esperado de 35.355 [V] peak (obtenido de $25 [V_{RMS}] * \sqrt{2}$). Esta concordancia valida la precisión del sistema, confirmando que el rectificador de voltaje y la estrategia de control implementados permiten alcanzar una respuesta altamente confiable y cercana a las condiciones ideales.

9.3.2 Resultados con Variaciones de Voltaje de entrada

En esta sección se presentan los resultados correspondientes a la prueba realizada con un voltaje de entrada de 25 [V] con variación. En la Fig. C.8 se muestra el voltaje de la red utilizado en esta condición de operación. Luego, en la Fig. C.9 se ilustran las corrientes AC del lado de la red, seguidas por la Fig. C.10, donde se observa la relación entre el voltaje y la corriente de la fase “a”.

Posteriormente, en la Fig. C.11 se presentan las corrientes en coordenadas rotatorias dq, mientras que en la Fig. C.12 se muestra el comportamiento del voltaje DC para este nivel de voltaje de entrada. A continuación, la Fig. C.13 exhibe el voltaje de salida de la fase “a” del inversor. Finalmente, en la Fig. C.14 se incluye la Transformada Rápida de Fourier (FFT) aplicada al voltaje

de la fase “a”.

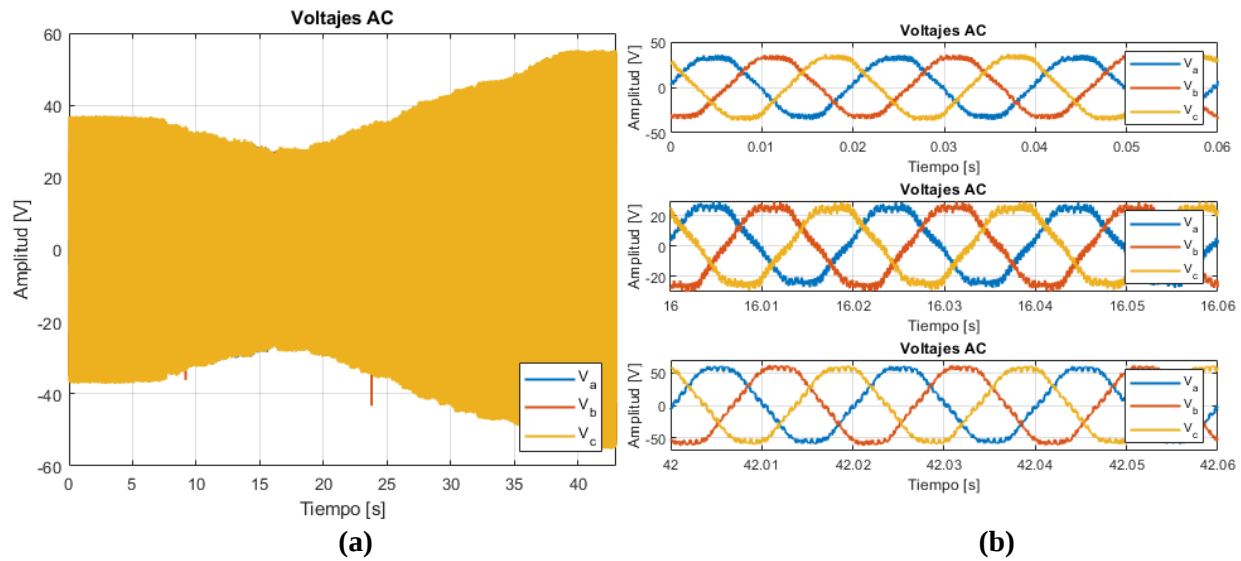


Fig. C.8 Voltajes de la red.

(a) Señal de voltaje de red vista general; (b) Señal de voltaje de red en 3 periodos bajo diferentes condiciones (25 [V_{RMS}], 20 [V_{RMS}] y 38 [V_{RMS}]).

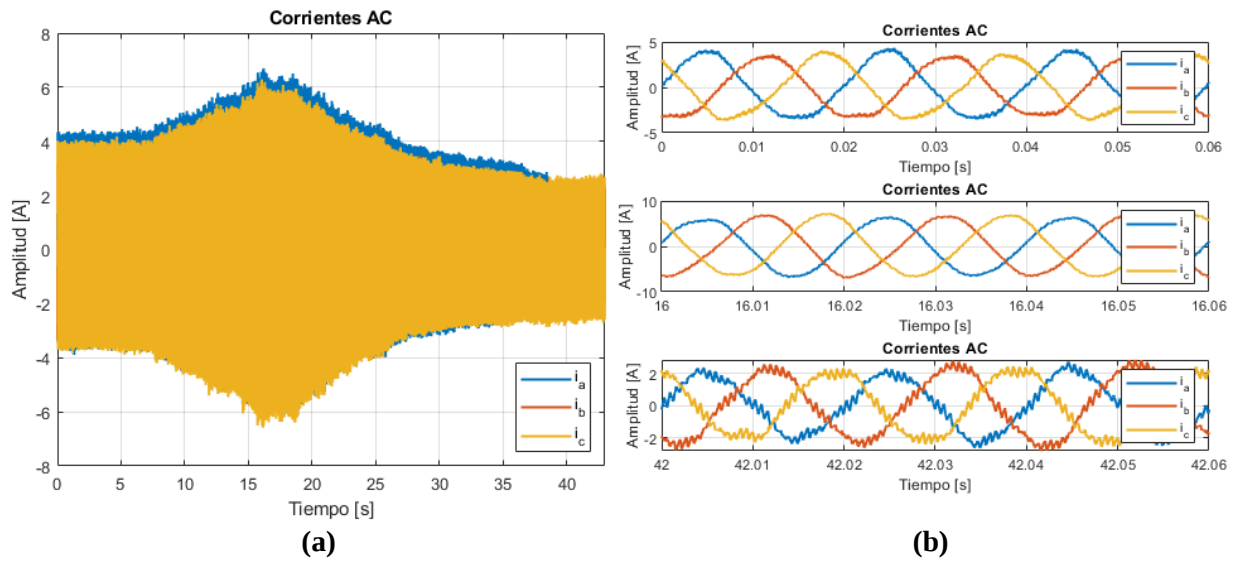


Fig. C.9 Corrientes AC lado red.

(a) Señal de Corriente AC vista general; (b) Señal de Corriente AC en 3 periodos bajo diferentes condiciones.

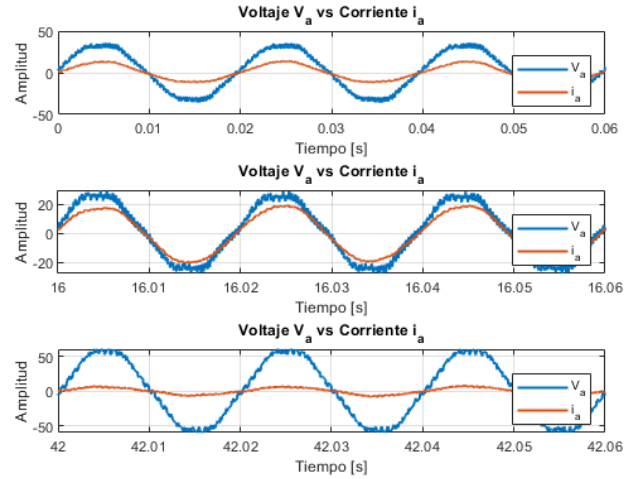


Fig. C.10 Señal de Voltaje vs Corriente fase “a” lado AC lado red bajo diferentes condiciones, corriente amplificada con una ganancia de 3.

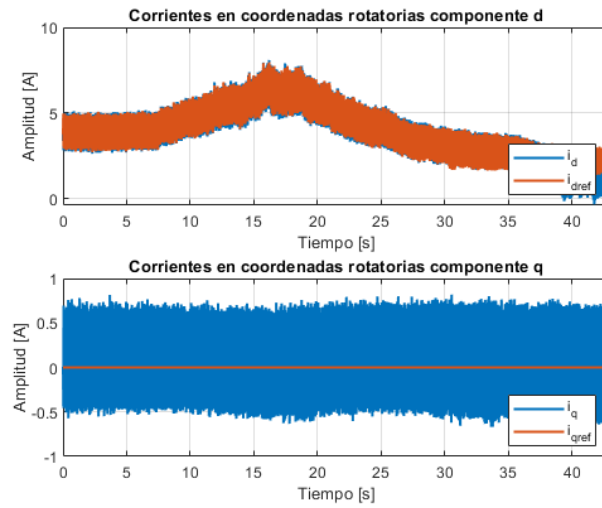


Fig. C.11 Corrientes en Coordenadas rotatorias dq.

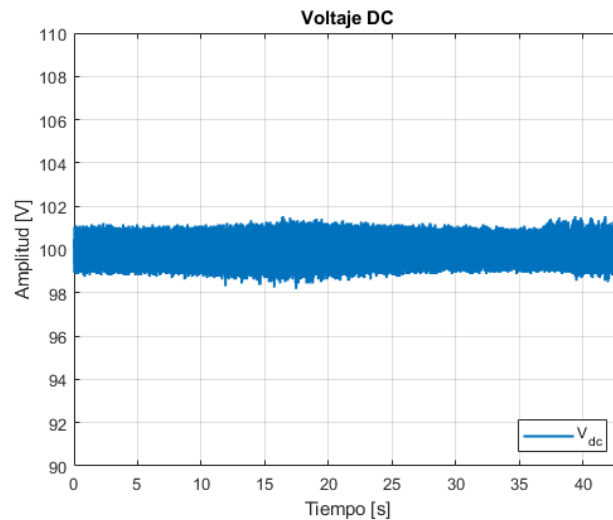


Fig. C.12 Voltaje DC.

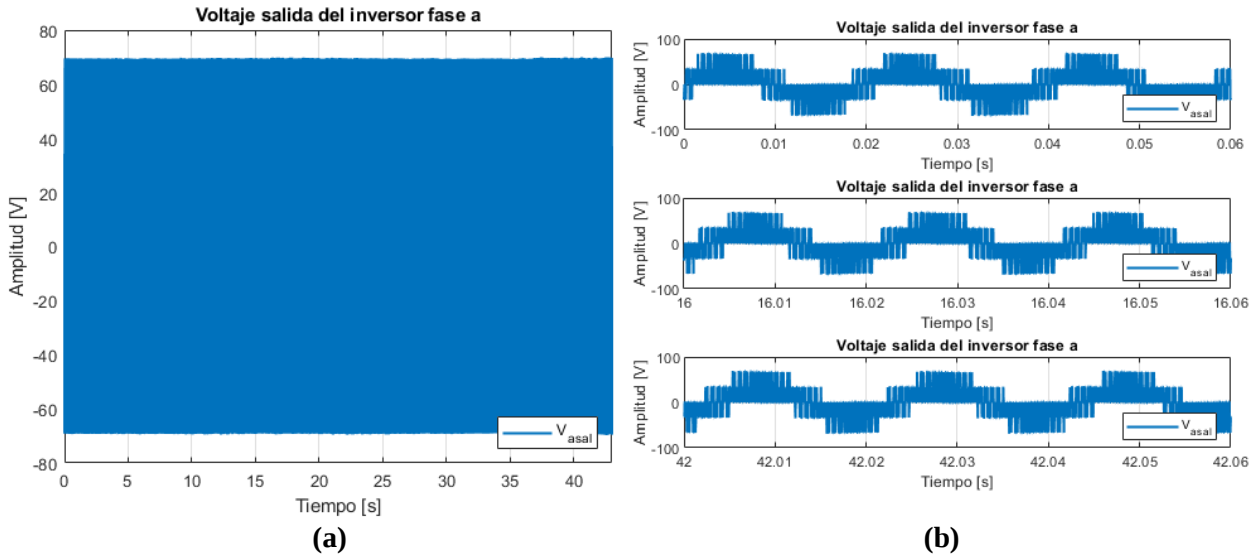
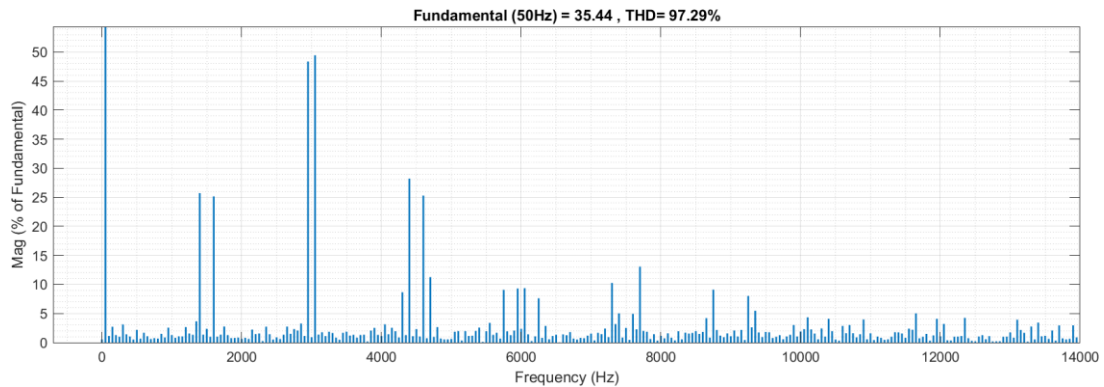
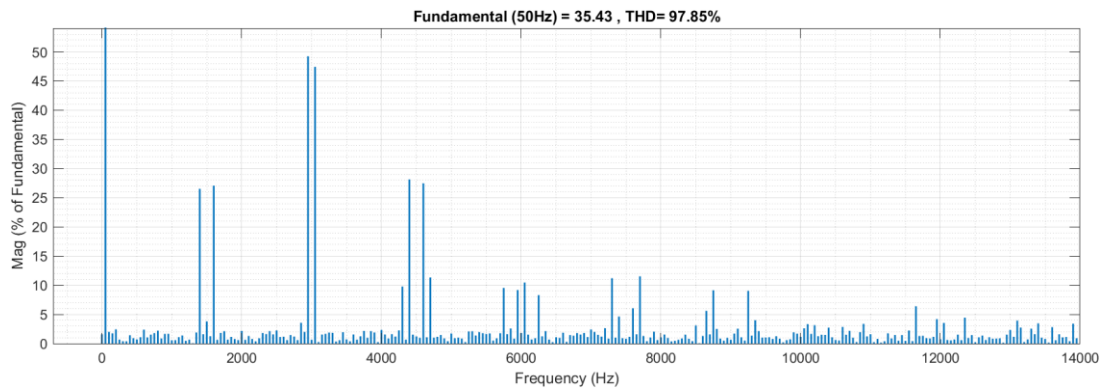


Fig. C.13 Voltaje a salida de la fase "a" del Inversor

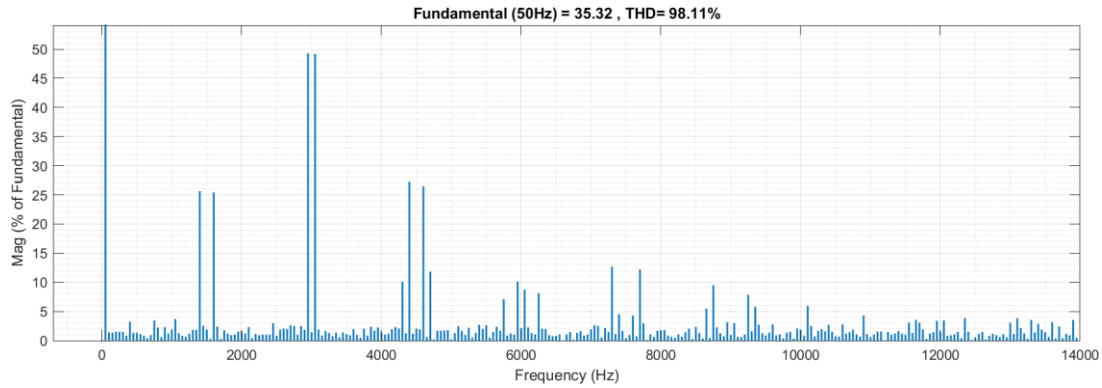
(a) Señal de voltaje de la fase "a" del inversor; **(b)** Señal de voltaje de la fase "a" del inversor vista en tres periodos bajo diferentes condiciones.



(a)



(b)



(c)

Fig. C.14 FFT al Voltaje a la salida de la fase “a” con el sistema conectado

(a) FFT cuando el voltaje de la red es de 25[V_{RMS}]; (b) FFT cuando el voltaje de la red es de 20[V_{RMS}]; (c) FFT cuando el voltaje de la red es de 38[V_{RMS}].

En la Fig. C.8 (a) y (b) se presenta la señal de voltaje de red bajo diferentes condiciones de operación, correspondientes a 25 [V RMS], 20 [V RMS] y 38 [V RMS]. En la subfigura (a) se observa la señal en vista general, mientras que en (b) se muestran tres periodos de la misma, lo que permite analizar con mayor detalle la forma de onda. En todos los casos se aprecia que las tres fases mantienen la misma amplitud y un desfase de 120° entre sí, confirmando el correcto balance de la fuente trifásica.

En la Fig. C.9 se muestran las señales de corriente AC. En la subfigura (a) se presenta la vista general, mientras que en la subfigura (b) se incluyen tres subplots, cada uno correspondiente a distintas condiciones de operación, en el primero se aprecia una corriente de 4.5 [A], en el segundo una de 6 [A] y en el tercero una de 2 [A]. Al igual que en el caso del voltaje, las corrientes se encuentran desfasadas en 120° entre fases, lo que refleja un adecuado comportamiento del sistema frente a variaciones de amplitud en la red.

La Fig. C.10 muestra la comparación entre el voltaje y la corriente de la fase “a” en el lado AC, bajo distintas condiciones de tensión. La corriente ha sido amplificada con una ganancia de 3 para mejorar la visualización y confirmar si sigue el mismo desfase que el voltaje. Se observa que en ambas señales permanecen en fase.

En la Fig. C.11 se presentan las corrientes transformadas al marco de referencia rotatorio dq. La componente d sigue los valores de la amplitud de la corriente AC, lo que demuestra que el sistema opera de manera adecuada y que la PLL logra mantener una correcta alineación. Por su parte, la componente q permanece en torno a cero, indicando la ausencia de potencia reactiva significativa en el sistema.

La Fig. C.12 ilustra el voltaje DC-Link, el cual se mantiene estable en 100 [V] incluso frente

a las variaciones de voltaje en la red. Esto evidencia la efectividad del regulador de voltaje en mantener la tensión continua dentro de los valores de referencia, garantizando una base sólida para la operación del inversor.

En la Fig. C.13 se presenta el voltaje de salida de la fase “a” del inversor. En la subfigura (a) se observa la señal completa en vista general, mientras que en (b) se muestran tres subplots con diferentes condiciones de voltaje de red (25 [V RMS], 20 [V RMS] y 38 [V RMS]). En todas las condiciones se aprecia que el voltaje mantiene la misma amplitud, lo que valida la estabilidad y robustez del control aplicado en la etapa inversora.

Finalmente, la Fig. C.14 muestra la FTT del voltaje de salida de la fase “a”, con el sistema conectado. En la subfigura (a) se presenta la FFT para un voltaje de red de 25 [V RMS], en la (b) para 20 [V RMS] y en la (c) para 38 [V RMS]. En todos los casos, la magnitud en la frecuencia fundamental se mantiene en un valor muy cercano al esperado teórico de 35.355 [V] peak, lo que confirma que el sistema es capaz de mantener un desempeño óptimo aún bajo distintas condiciones de operación, garantizando una salida estable y de calidad.

9.4. Resultados para Voltaje de entrada de 50 [V_{RMS}]

Para llevar a cabo esta prueba, las resistencias ubicadas a la salida del inversor fueron reemplazadas por resistencias de 100 [Ω]. Inicialmente, se realizaron pruebas sin aplicar variaciones en el Voltaje AC de entrada, y posteriormente se introdujeron cambios controlados en dicho voltaje con un rango de variación entre un mínimo de 40 [V_{RMS}] y un máximo de 60 [V_{RMS}], con el fin de analizar el comportamiento del sistema bajo diferentes condiciones de operación. El voltaje en el DC-Link tendrá un valor de 200 [V] en ambos incisos.

9.4.1 Resultados sin variaciones de Voltaje de entrada

En esta sección se presentan los resultados de la prueba realizada con un voltaje de entrada de 50 [V]. En la Fig. C.15 se muestra el voltaje de la red, seguido por la Fig. C.16, donde se ilustran las corrientes AC del lado de la red. Luego, en la Fig. C.17 se observa la señal de voltaje junto con la corriente de la fase “a”. Posteriormente, en la Fig. C.18 se presentan las corrientes en coordenadas rotatorias dq, mientras que en la Fig. C.19 se muestra el comportamiento del voltaje DC bajo esta condición de operación. A continuación, la Fig. C.20 exhibe el voltaje de salida de la fase “a” del inversor. Finalmente, en la Fig. C.21 se incluye la Transformada Rápida de Fourier (FFT) aplicada al voltaje de la fase “a”.

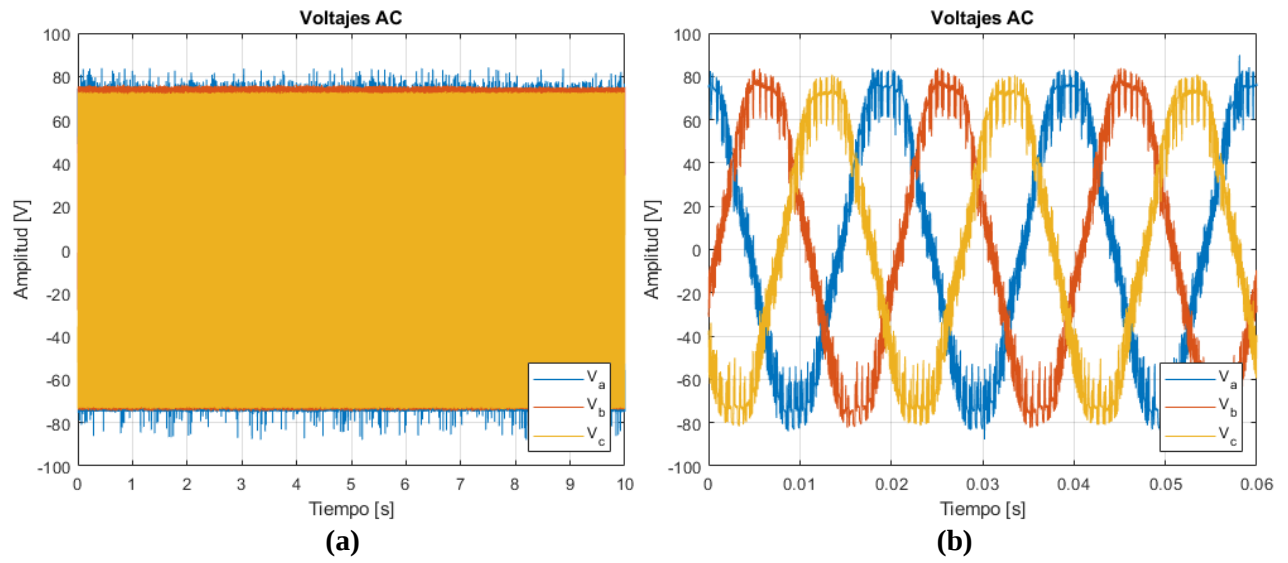


Fig. C.15 Voltajes de la red a 50 [V_{RMS}].

(a) Señal de voltaje de red vista general; (b) Señal de voltaje de red en 3 periodos.

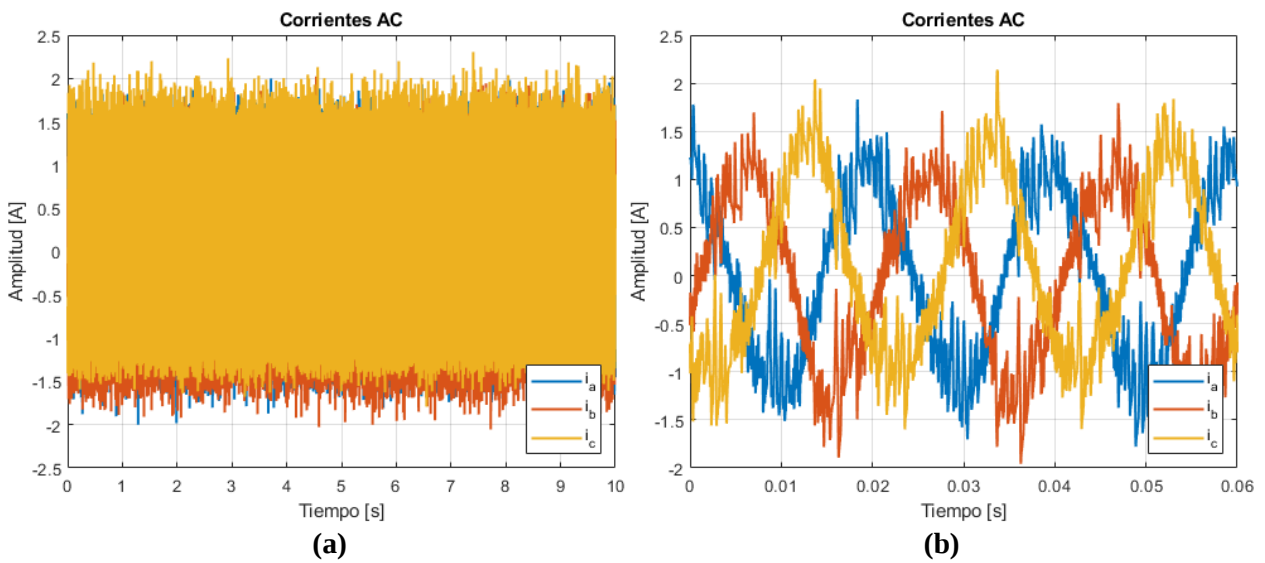


Fig. C.16 Corrientes AC lado red.

(a) Señal de Corriente AC vista general; (b) Señal de Corriente AC en 3 periodos.

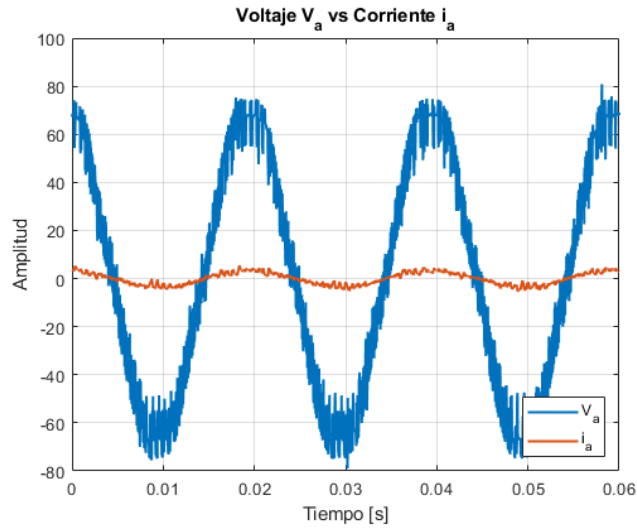


Fig. C.17 Señal de Voltaje vs Corriente fase “a” AC, corriente con ganancia de 3.

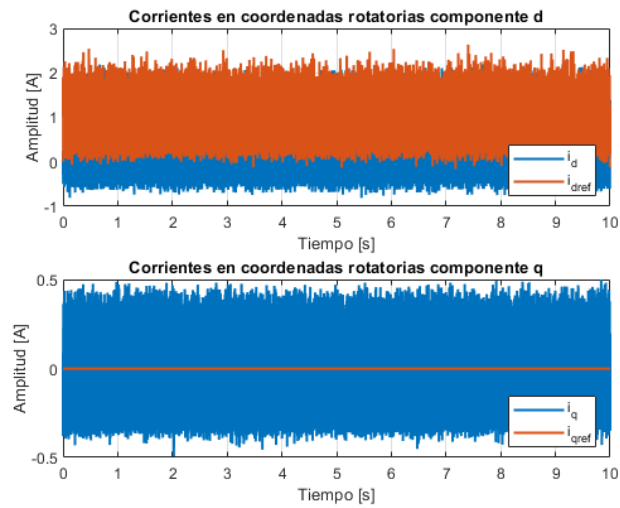


Fig. C.18 Corrientes en Coordenadas rotatorias dq.

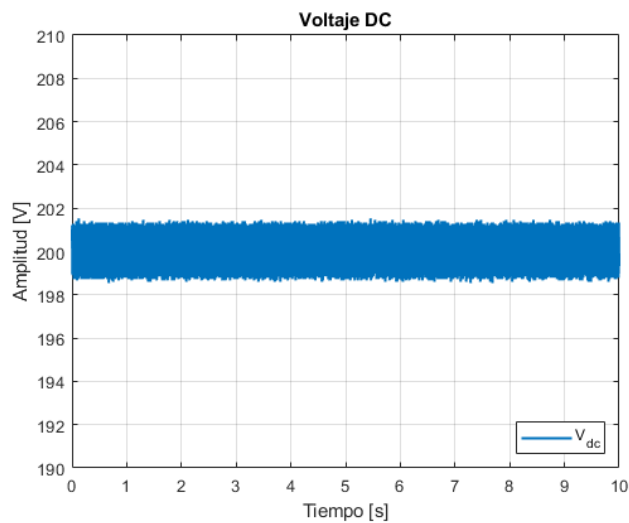


Fig. C.19 Voltaje DC.

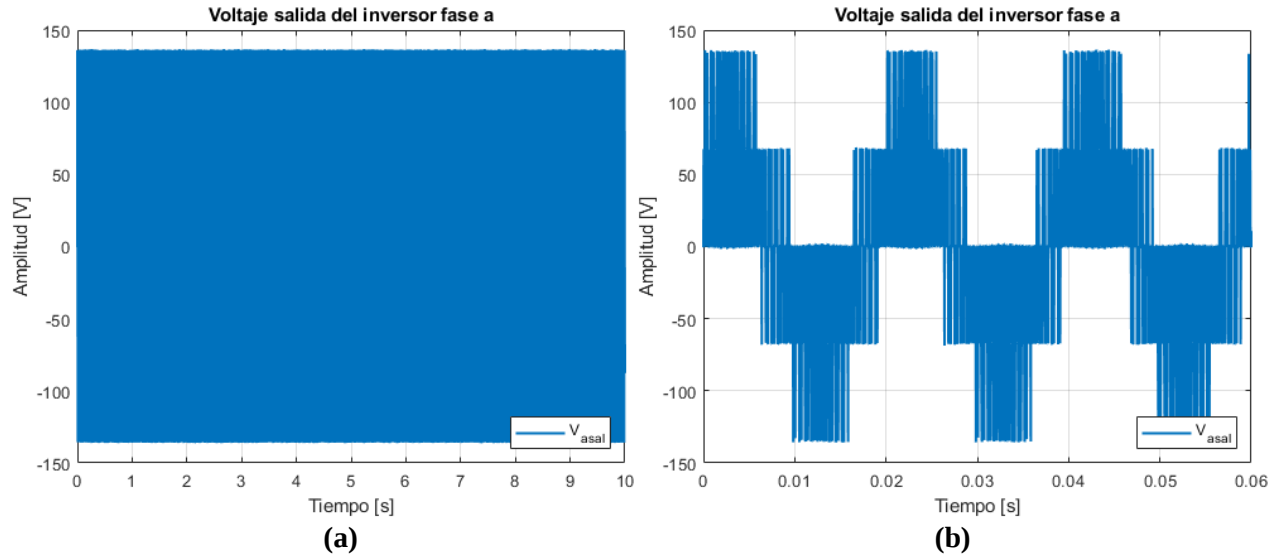


Fig. C.20 Voltaje a salida de la fase “a” del Inversor.

(a) Señal de voltaje de la fase “a” del inductor; (b) Señal de voltaje de la fase “a” del inductor vista en tres periodos.

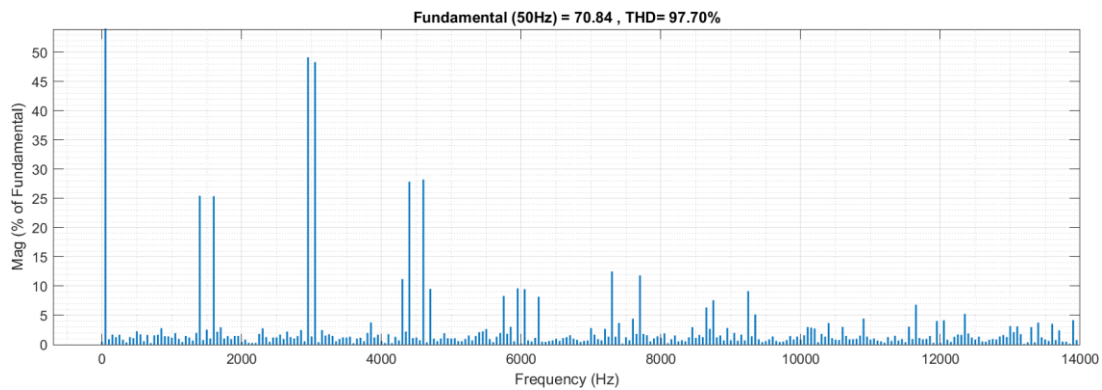


Fig. C.21 FFT al Voltaje a salida de la fase “a” del Inversor.

En la Fig. C.15 (a) y (b) se presenta el voltaje de la red para una condición de operación con amplitud de 50 [V RMS]. En la subfigura (a) se observa la señal en una vista general, mientras que en (b) se muestra un intervalo de tres periodos. Se aprecia que las tres fases presentan igual amplitud y un desfase de 120° entre sí, lo que confirma la correcta simetría de la fuente trifásica y un balance adecuado en el sistema de alimentación.

Por su parte, en la Fig. C.16 (a) y (b) se muestran las señales de corriente AC. En la subfigura (a) se presenta la vista general de la señal, mientras que en (b) se aprecian tres periodos consecutivos. La amplitud de la corriente en este caso es de 1.3 [A], manteniéndose también desfasadas 120° entre fases, lo que evidencia un acoplamiento correcto entre el rectificador y la red bajo esta condición de operación.

La Fig. C.17 muestra la relación entre el voltaje y la corriente de la fase “a” en el lado AC. La corriente fue amplificada con una ganancia de 3, lo que permite una mejor visualización y facilita la comprobación de que se encuentra en fase con el voltaje.

En la Fig. C.18 se presentan las corrientes transformadas al marco de referencia rotatorio dq. La componente d reproduce fielmente la amplitud de la corriente AC, lo que demuestra que la PLL está operando correctamente y alineando el eje d con la corriente activa. Por otro lado, la componente q permanece en torno a 0 [A], lo que confirma que no existe un aporte significativo de potencia reactiva y que el sistema trabaja de manera eficiente y estable.

La Fig. C.19 ilustra el comportamiento del voltaje en el bus DC, el cual se mantiene estable en 100 [V] durante toda la prueba, sin registrar variaciones importantes.

En la Fig. C.20 se presenta el voltaje de salida de la fase “a” del inversor. En la subfigura (a) se muestra en vista general y en la subfigura (b) se representan tres periodos de la señal. En ambas se evidencia que el voltaje de salida mantiene una amplitud constante, lo que refleja el correcto desempeño de la etapa inversora al operar con un voltaje de red estable.

Finalmente, en la Fig. C.21 se presenta la FFT aplicada al voltaje de salida de la fase “a” del inversor. Se observa que la magnitud en la frecuencia fundamental alcanza un valor de 70.84 [V] peak, muy cercano al valor teórico esperado de 70.71 [V] peak (obtenido de $50 [V_{RMS}] \cdot \sqrt{2}$). Esta concordancia valida la precisión del sistema y confirma su confiabilidad.

9.4.2 Resultados con Variaciones de Voltaje de entrada

En esta sección se presentan los resultados de la prueba realizada con 50 [V_{RMS}], incorporando variaciones en el voltaje de la red. En la Fig. C.22 se observa el comportamiento del voltaje de la red bajo estas variaciones. Posteriormente, en la Fig. C.23 se muestran las corrientes AC del lado de la red. Luego, en la Fig. C.24 se presenta la relación entre el voltaje y la corriente de la fase “a”, seguida por la Fig. C.25, donde se representan las corrientes en coordenadas rotatorias dq. En la Fig. C.26 se muestra la respuesta del voltaje DC frente a los cambios aplicados a la red. A continuación, la Fig. C.27 expone el voltaje de salida de la fase “a” del inversor. Finalmente, en la Fig. C.28 se incluye la Transformada Rápida de Fourier (FFT) aplicada al voltaje de la fase “a”.

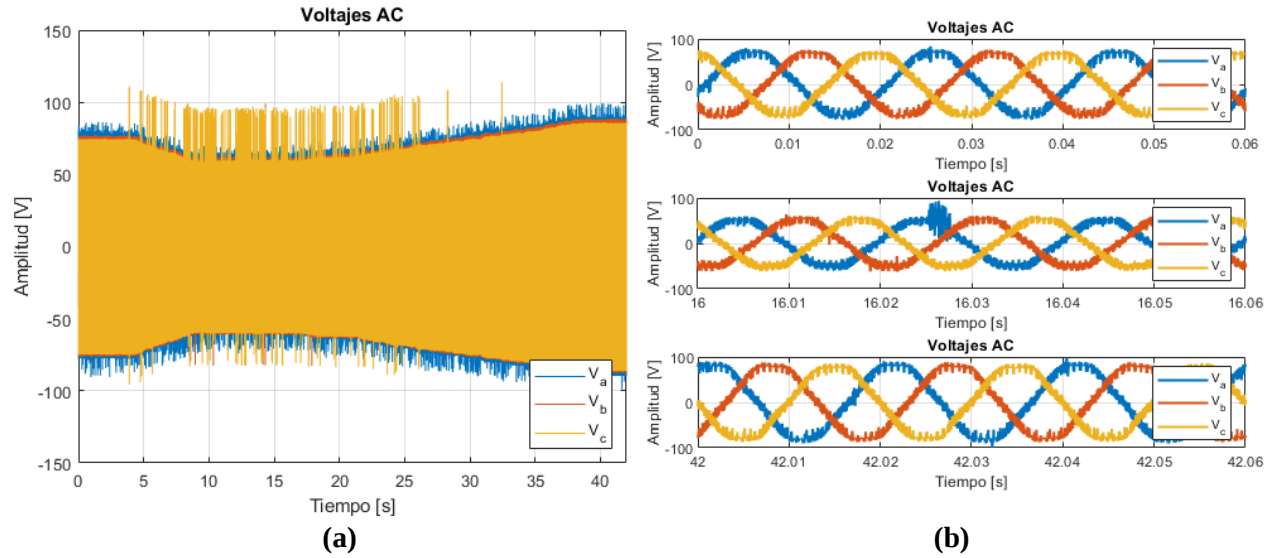


Fig. C.22 Voltajes de la red.

(a) Señal de voltaje de red vista general; (b) Señal de voltaje de red en 3 periodos bajo diferentes condiciones (50 [V_{RMS}], 40 [V_{RMS}] y 60 [V_{RMS}]).

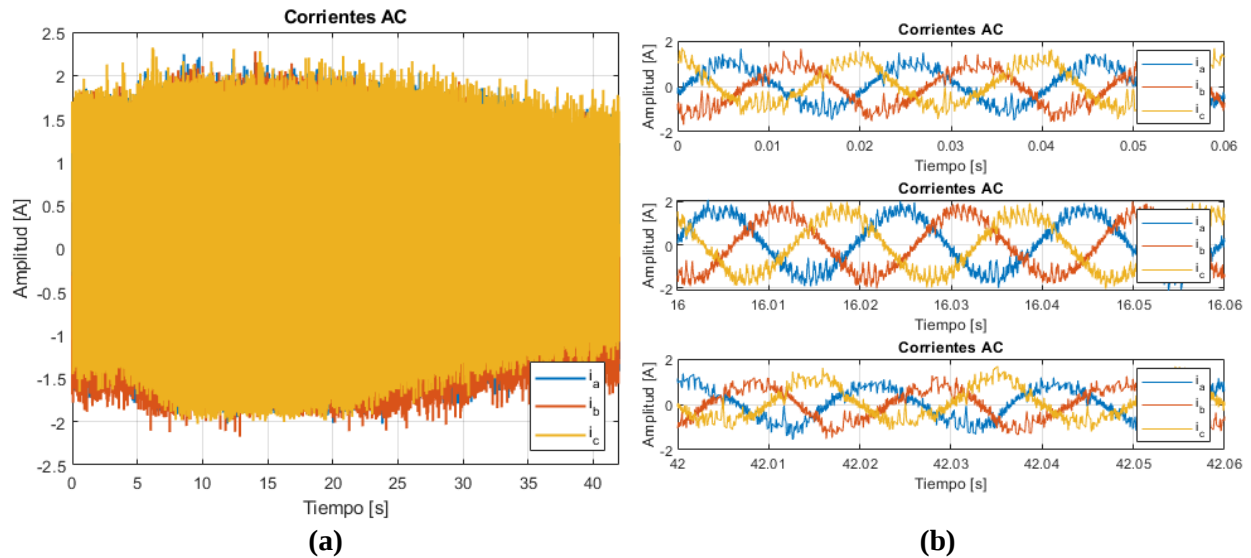


Fig. C.23 Corrientes AC lado red.

(a) Señal de Corriente AC vista general; (b) Señal de Corriente AC en 3 periodos bajo diferentes condiciones.

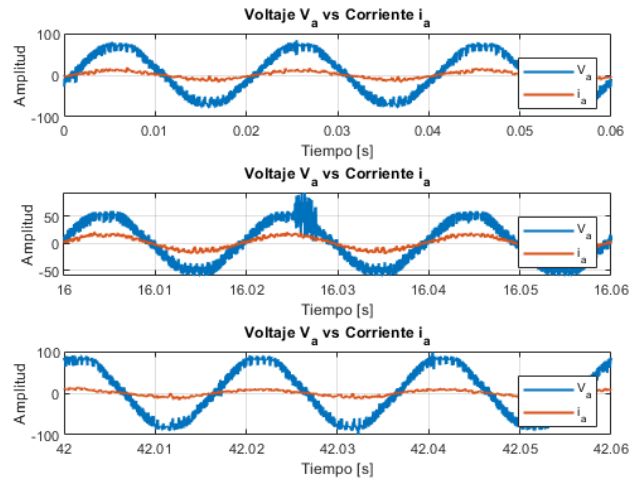


Fig. C.24 Señales de Voltaje vs Corriente fase “a” lado AC bajo diferentes condiciones, corriente amplificada con una ganancia de 10.

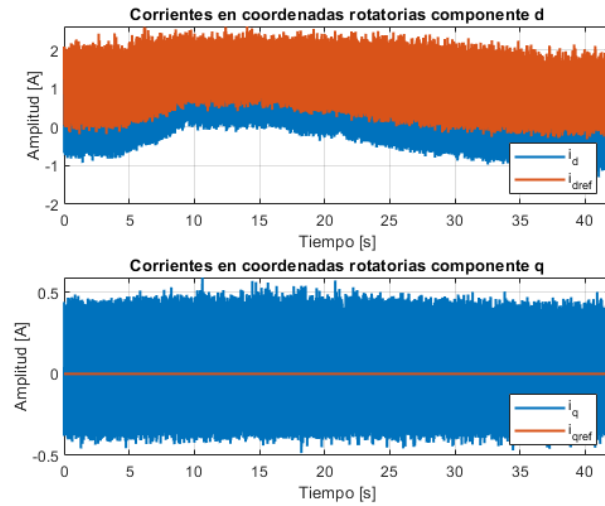


Fig. C.25 Corrientes en Coordenadas rotatorias dq.

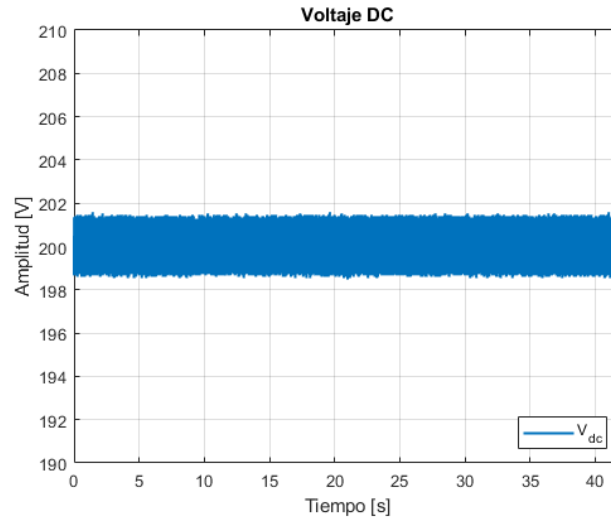


Fig. C.26 Voltaje DC.

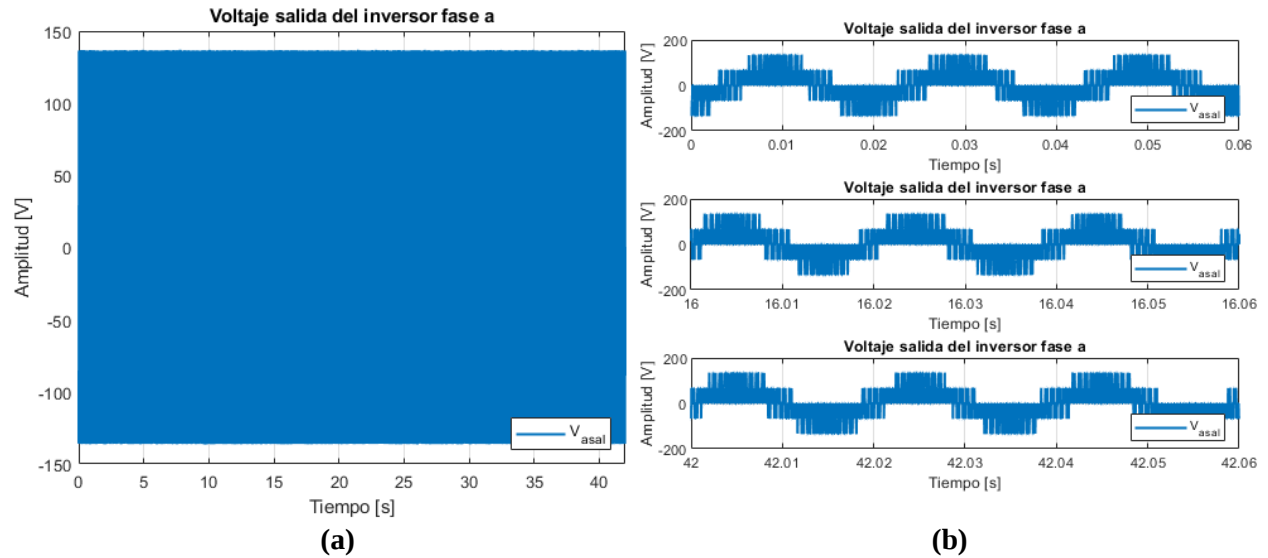
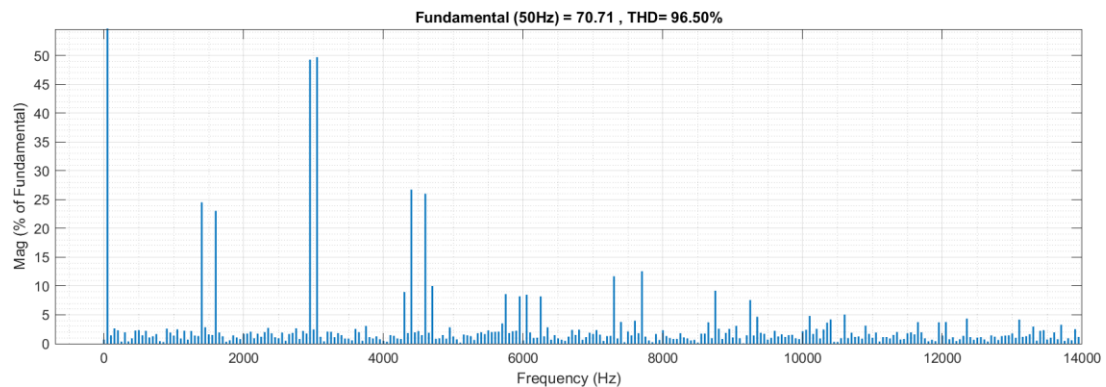
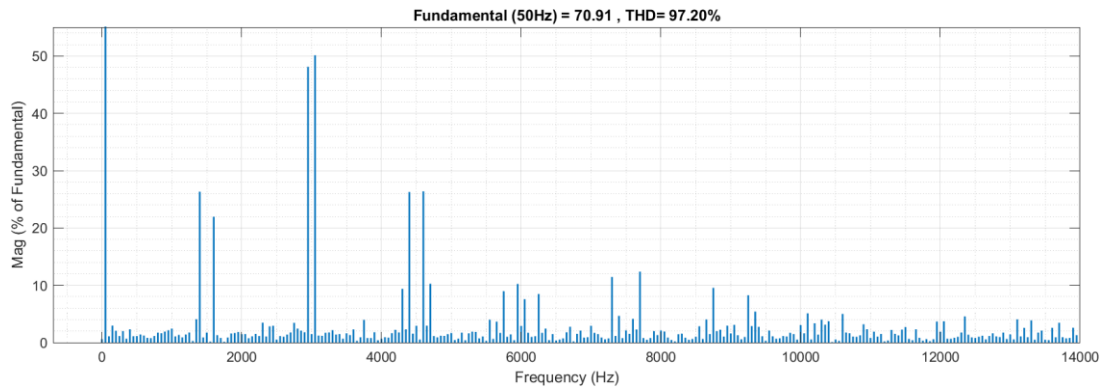


Fig. C.27 Voltaje a salida de la fase “a” del Inversor

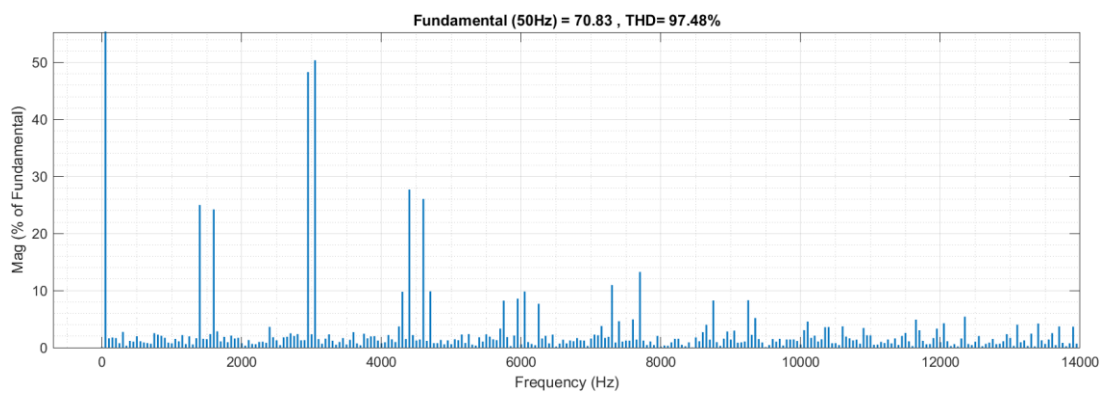
(a) Señal de voltaje de la fase “a” del inversor; **(b)** Señal de voltaje de la fase “a” del inversor vista en tres periodos bajo diferentes condiciones.



(a)



(b)



(c)

Fig. C.28 FFT al Voltaje a la salida de la fase “a” con el sistema conectado

(a) FFT cuando el voltaje de la red es de 50 [V_{RMS}]; **(b)** FFT cuando el voltaje de la red es de 40 [V_{RMS}]; **(c)** FFT cuando el voltaje de la red es de 60 [V_{RMS}].

En la Fig. C.22 (a) y (b) se presentan los voltajes de la red bajo distintas condiciones de operación: 50 [V_{RMS}], 40 [V_{RMS}] y 60 [V_{RMS}]. En la subfigura (a) se muestra la señal en vista general, mientras que en (b) se aprecian tres periodos para cada caso. En todos los escenarios se observa que las tres fases mantienen amplitudes proporcionales y un desfase de 120° entre sí, lo que confirma la correcta simetría y balance de la fuente trifásica incluso ante variaciones en la magnitud del voltaje.

La Fig. C.23 presenta las corrientes AC medidas. En la subfigura (a) se observa la señal en vista general, mientras que en (b) se muestran tres periodos bajo diferentes condiciones de red. La amplitud de corriente varía entre 1.7 [A], 2 [A] y 1.5 [A], en concordancia con la variación del voltaje. Este comportamiento se debe a que la corriente aumenta o disminuye con el fin de mantener constante la potencia activa, lo que evidencia la acción compensatoria del control.

En la Fig. C.24 se comparan el voltaje y la corriente de la fase “a” en el lado AC bajo las distintas condiciones de tensión. Para mejorar la visualización, la corriente fue amplificada con una

ganancia de 10. Se observa que ambas señales permanecen en fase.

La Fig. C.25 muestra las corrientes transformadas al marco de referencia rotatorio dq. La componente d sigue los mismos valores que la amplitud de la corriente AC, lo que demuestra que el lazo de control y la PLL mantienen la alineación con la potencia activa. En tanto, la componente q permanece cercana a cero, lo que confirma la ausencia de potencia reactiva significativa y un desempeño estable del rectificador.

En la Fig. C.26 se ilustra el voltaje en el DC-Link. Se observa que, a pesar de las variaciones en la tensión de red, el voltaje DC se mantiene constante en torno a los 200 [V]. Este resultado demuestra la capacidad del regulador para sostener el valor de referencia en el enlace de continua, asegurando un suministro confiable para la etapa inversora.

En la Fig. C.27 se presenta el voltaje de salida de la fase “a” del inversor. En la subfigura (a) se muestra la señal completa en vista general, en la (b) se visualiza en tres periodos, bajo las diferentes condiciones de red. En todos los casos, el voltaje de salida conserva su amplitud, lo que refleja la robustez del control implementado y la estabilidad del sistema frente a las variaciones de entrada.

Finalmente, en la Fig. C.28 se presenta la FFT aplicada al voltaje de salida de la fase “a” con el sistema conectado. La subfigura (a) corresponde a la condición de 50 [V RMS], la (b) a 40 [V RMS] y la (c) a 60 [V RMS]. En todos los casos, la magnitud en la frecuencia fundamental se mantiene muy cercana al valor teórico esperado (70.71 [V] peak), obteniéndose valores de 70.71 [V], 70.91 [V] y 70.83 [V] respectivamente. Esta coherencia valida la precisión del sistema y confirma que, aun bajo variaciones en la tensión de red, el rectificador de voltaje y la estrategia de control implementados permiten mantener una salida estable, confiable y con una calidad acorde a los parámetros de diseño.

9.5. Resultados para Voltaje de entrada de 100 [V_{RMS}]

Para el desarrollo de esta prueba, la resistencia ubicada a la salida del inversor se mantiene en 100 [Ω]. En primera instancia se realizan mediciones sin aplicar variaciones en el Voltaje AC. Posteriormente, se introducen cambios controlados en el voltaje AC, llegando a un mínimo de 80 [V_{RMS}] a un máximo de 120 [V_{RMS}] con el propósito de analizar el comportamiento del sistema frente a dichas variaciones. El voltaje en el DC-Link tendrá un valor de 400 [V] en ambas pruebas.

9.5.1 Resultados sin variaciones de Voltaje de entrada

En esta sección se presentan los resultados correspondientes a la prueba realizada con un

voltaje de entrada de 100 [V_{RMS}] sin variaciones en el voltaje de la red. En la Fig. C.29 se muestra el voltaje de la red bajo esta condición estable. A continuación, en la Fig. C.30 se ilustran las corrientes AC del lado de la red. Posteriormente, en la Fig. C.31 se observa la señal de voltaje junto con la corriente de la fase “a”, seguida de la Fig. C.32, donde se presentan las corrientes en coordenadas rotatorias dq. En la Fig. C.33 se muestra el comportamiento del voltaje DC. Luego, la Fig. C.34 expone el voltaje de salida de la fase “a” del inversor. Finalmente, en la Fig. C.35 se incluye la Transformada Rápida de Fourier (FFT) aplicada al voltaje de la fase “a”.

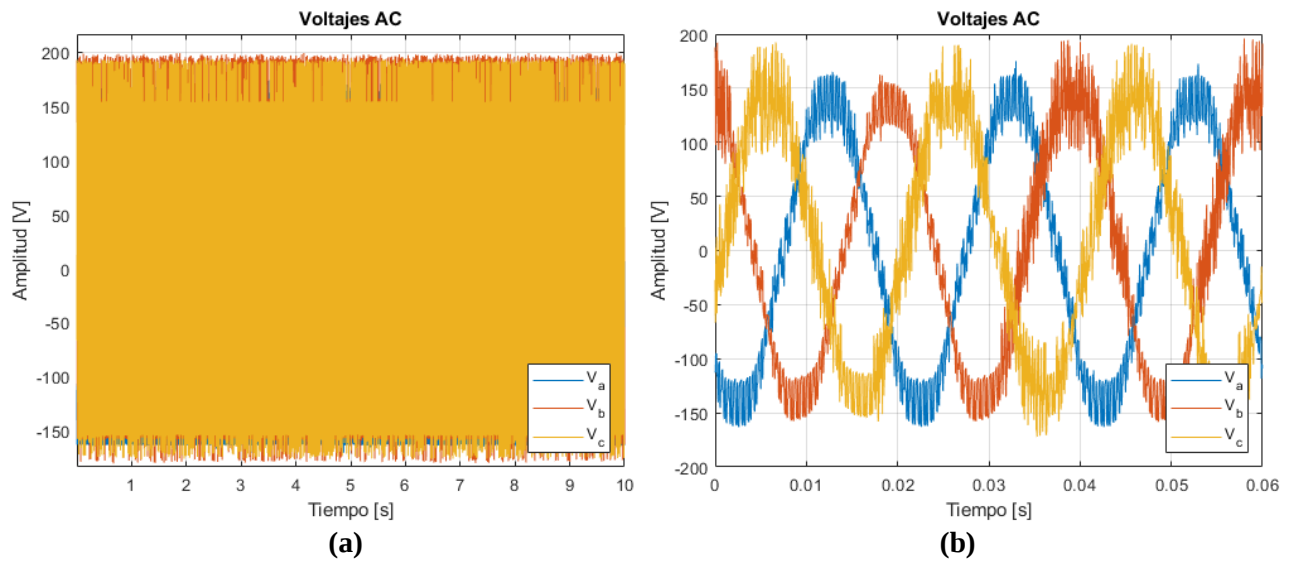


Fig. C.29 Voltajes de la red a 100 [V_{RMS}].

(a) Señal de voltaje de red vista general; (b) Señal de voltaje de red en 3 periodos.

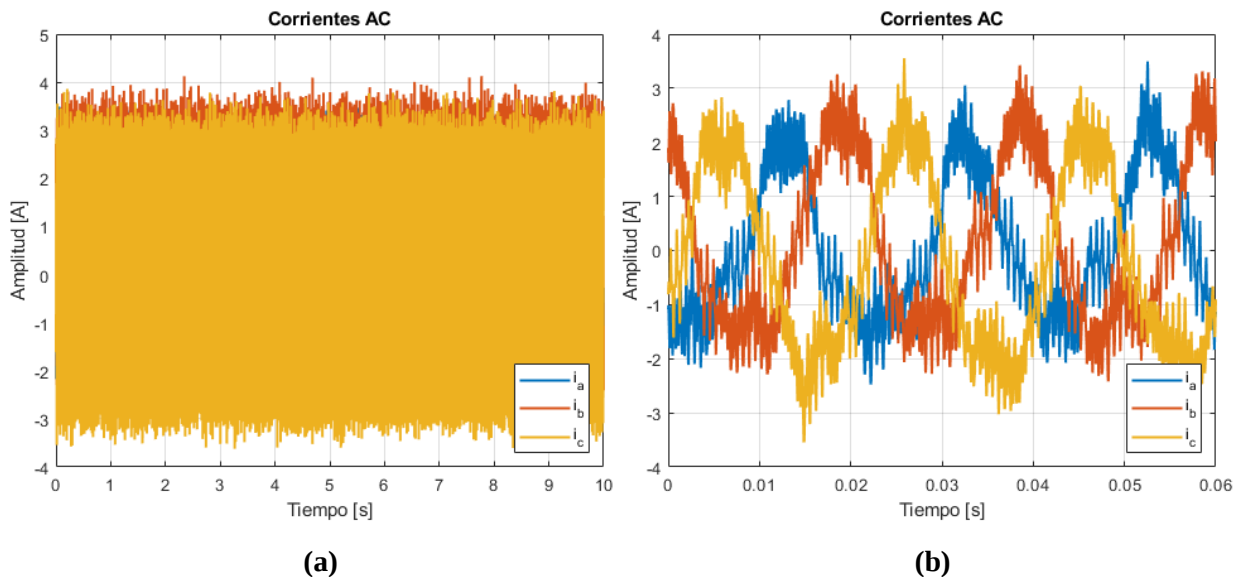


Fig. C.30 Corrientes AC lado red.

(a) Señal de Corriente AC vista general; (b) Señal de Corriente AC en 3 periodos.

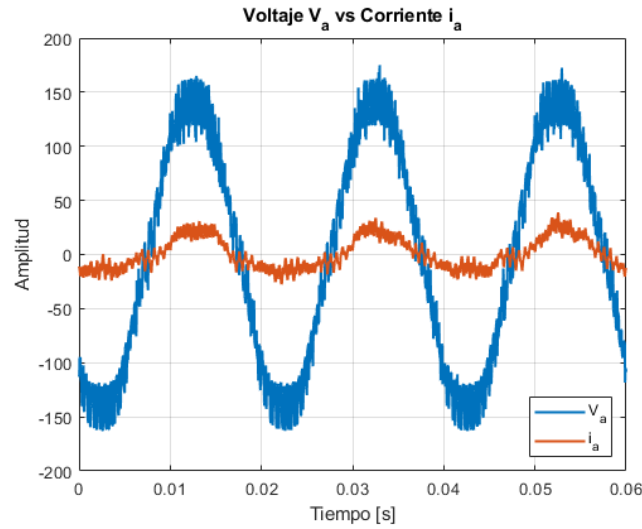


Fig. C.31 Señal de Voltaje vs Corriente fase “a” AC, corriente con ganancia de 10.

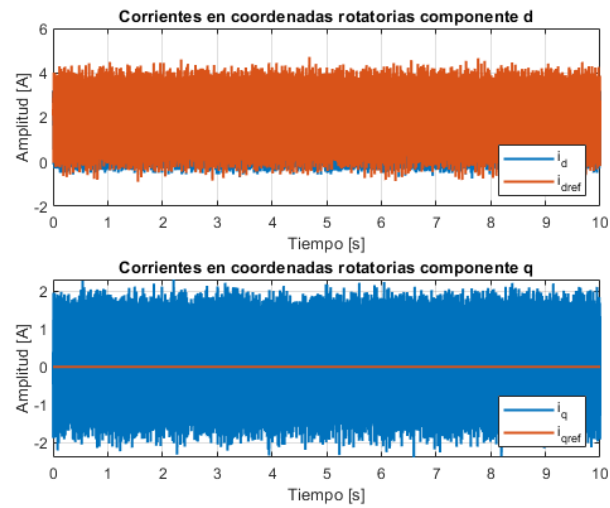


Fig. C.32 Corrientes en Coordenadas rotatorias dq.

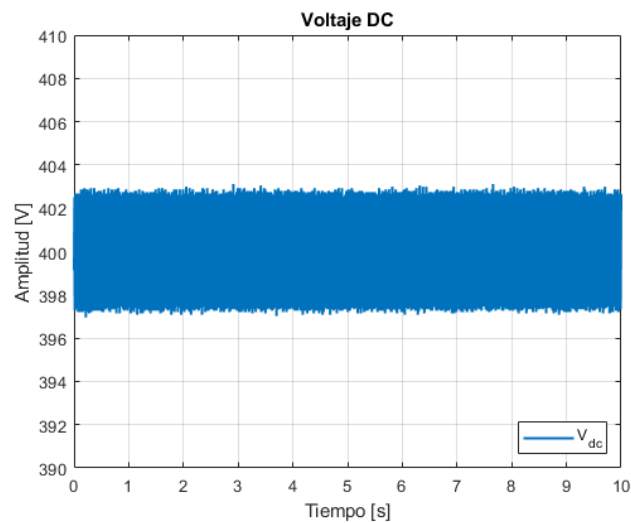


Fig. C.33 Voltaje DC

La Fig. C.31 exhibe la comparación entre el voltaje y la corriente de la fase “a” en el lado AC. La corriente fue amplificada con una ganancia de 10, lo que facilita observar que ambas señales permanecen en fase.

En la Fig. C.32 se ilustran las corrientes transformadas al marco de referencia rotatorio dq. La componente d refleja la misma magnitud que la corriente AC, lo que evidencia el correcto funcionamiento de la PLL y la alineación con la potencia activa. Por su parte, la componente q permanece prácticamente en cero, confirmando que no se genera potencia reactiva relevante y asegurando así una operación estable del sistema.

La Fig. C.33 muestra el comportamiento del voltaje en el bus DC. Durante toda la prueba, este se mantiene en torno a 400 [V], sin presentar oscilaciones significativas. Este resultado valida la robustez del regulador de voltaje, que logra sostener el valor de referencia incluso frente a los niveles más elevados de tensión en la red.

En la Fig. C.34 se presenta el voltaje de salida de la fase “a” del inversor. En la subfigura (a) se muestra la señal en vista general, mientras que en (b) se observan tres periodos consecutivos. En ambos casos, el voltaje mantiene una amplitud constante, demostrando la eficacia del control aplicado en la etapa inversora.

Finalmente, en la Fig. C.35 se observa la FFT del voltaje a la salida de la fase “a” del inversor. La magnitud en la frecuencia fundamental alcanza un valor de 141.3 [V] peak, lo que coincide estrechamente con el valor teórico de 141.42 [V] peak (calculado como $100 [V_{RMS}] * \sqrt{2}$). Esta mínima diferencia confirma la precisión del sistema y pone de manifiesto que el rectificador de voltaje, junto con la estrategia de control, permite mantener una salida confiable, estable y de excelente calidad.

9.5.2 Resultados con Variaciones de Voltaje de entrada

En esta sección se presentan los resultados de la prueba con 100 [V_{RMS}] bajo variaciones de voltaje de red. La Fig. C.36 muestra el voltaje de la red durante los cambios aplicados, seguida por la Fig. C.37 con las corrientes AC. En la Fig. C.38 se observa la relación entre el voltaje y la corriente de la fase “a”, mientras que la Fig. C.39 presenta las corrientes en dq. La Fig. C.40 muestra la respuesta del voltaje DC, la Fig. C.41 el voltaje de salida de la fase “a” del inversor y, finalmente, la Fig. C.42 contiene la FFT del voltaje de la fase “a”.

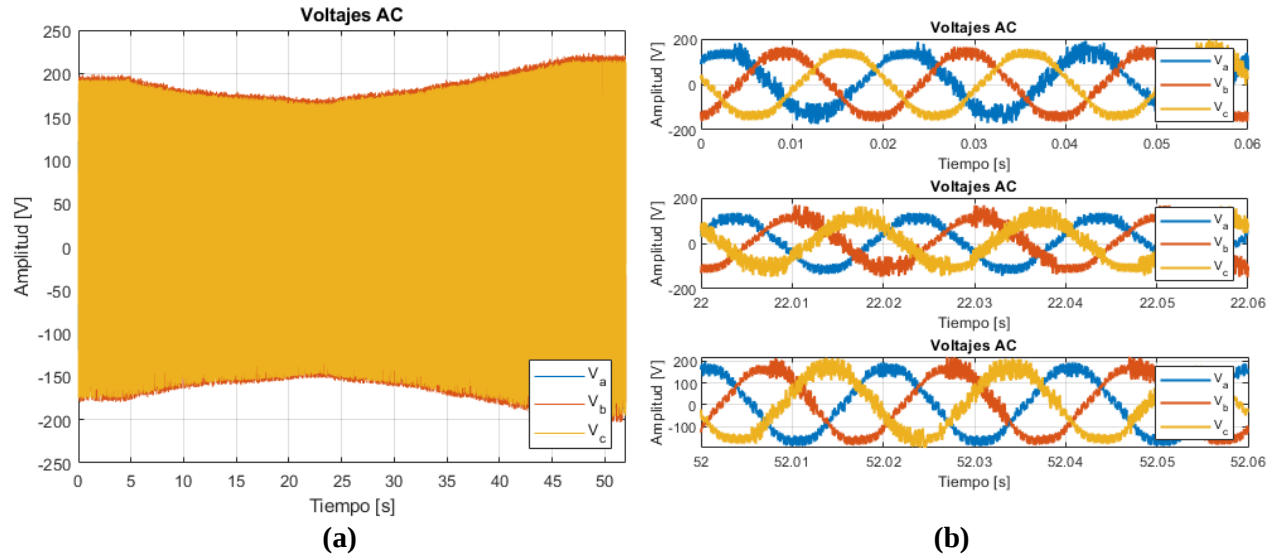


Fig. C.36 Voltajes de la red.

(a) Señal de voltaje de red vista general; (b) Señal de voltaje de red en 3 periodos bajo diferentes condiciones (100 [V_{RMS}], 80 [V_{RMS}] y 120 [V_{RMS}]).

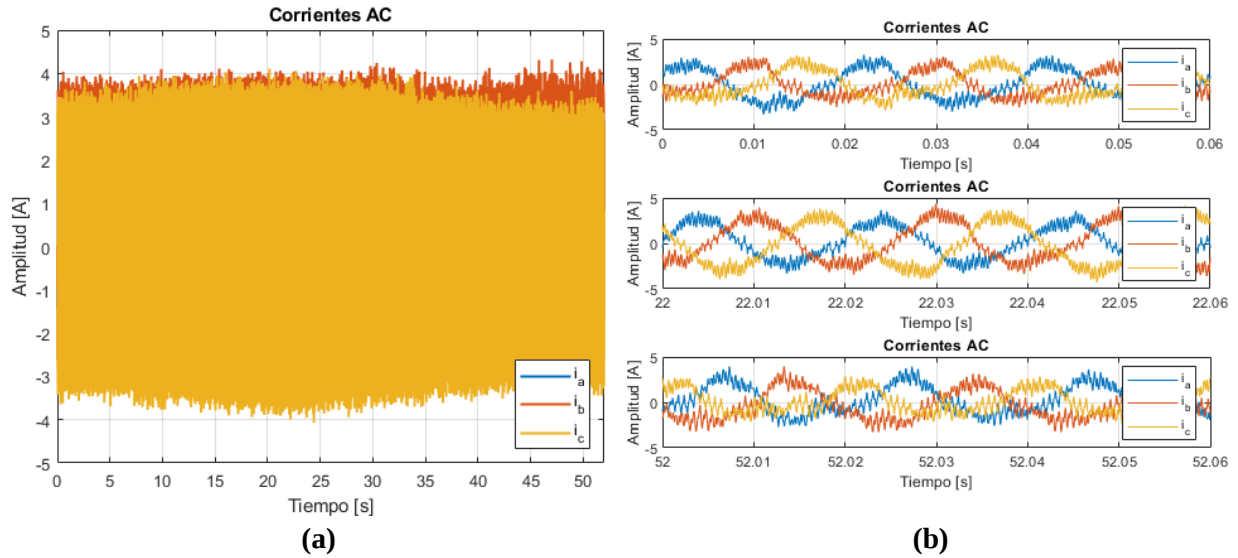


Fig. C.37 Corrientes AC lado red.

(a) Señal de Corriente AC vista general; (b) Señal de Corriente AC en 3 periodos bajo diferentes condiciones.

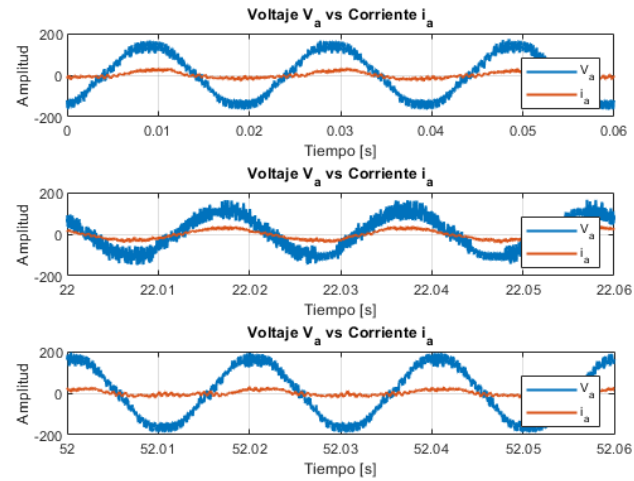


Fig. C.38 Señales de Voltaje vs Corriente fase “a” lado AC bajo diferentes condiciones, corriente amplificada con una ganancia de 10.

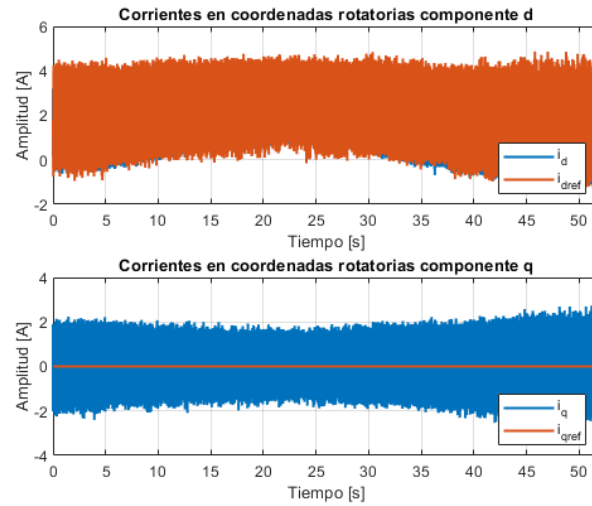


Fig. C.39 Corrientes en Coordenadas rotatorias dq.

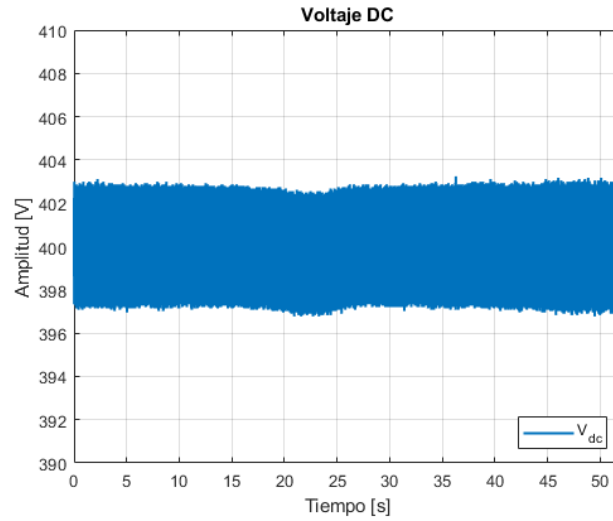


Fig. C.40 Voltaje DC.

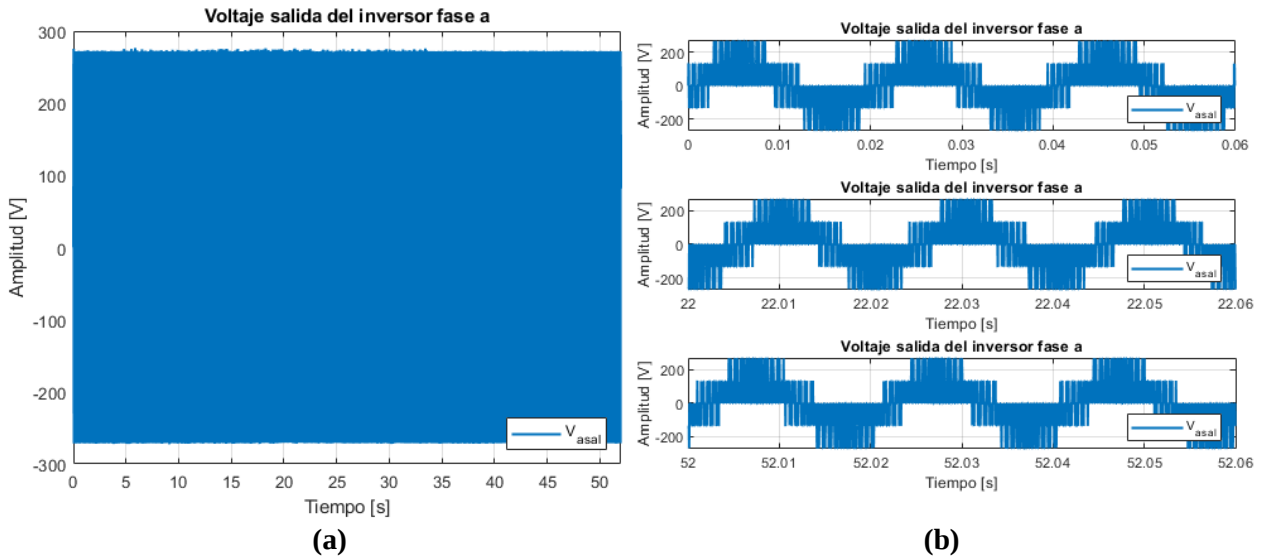
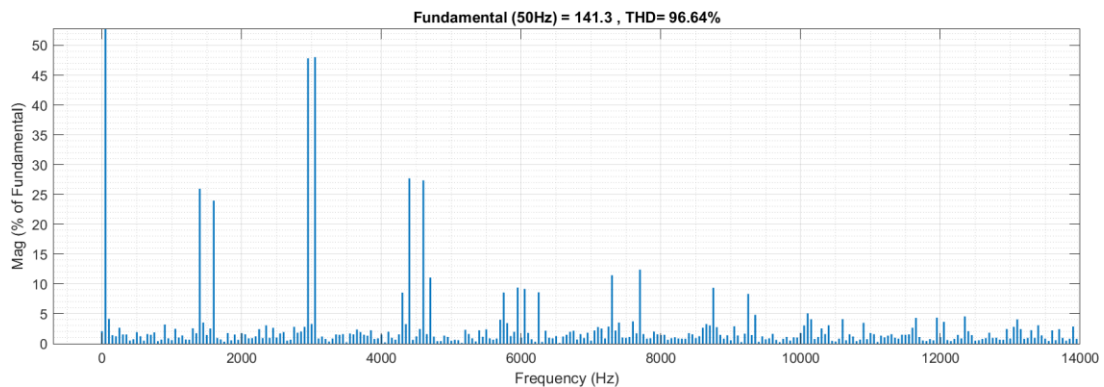
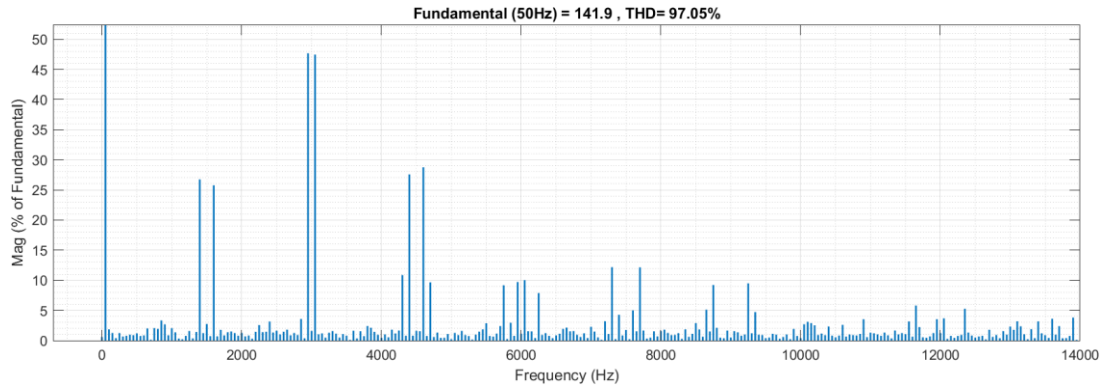


Fig. C.41 Voltaje a salida de la fase “a” del Inversor

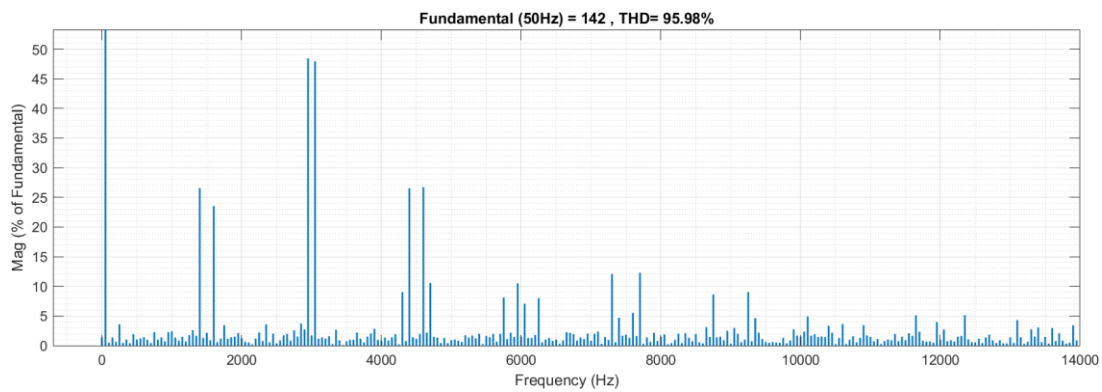
(a) Señal de voltaje de la fase “a” del inversor; (b) Señal de voltaje de la fase “a” del inversor vista en tres periodos bajo diferentes condiciones.



(a)



(b)



que ambas señales permanecen prácticamente en fase bajo todas las condiciones de red.

La Fig. C.39 corresponde a las corrientes transformadas al marco de referencia rotatorio dq. Se observa que la componente d refleja la amplitud de la corriente AC, cumpliendo con la referencia de potencia activa, mientras que la componente q se mantiene próxima a cero, lo que confirma la correcta alineación del sistema y la ausencia de potencia reactiva significativa.

En la Fig. C.40 se presenta el comportamiento del voltaje en el enlace de continua. El valor se mantiene en torno a 400 [V] pese a las variaciones en el voltaje de entrada, aunque se observa un leve undershoot entre los 20 y 25 segundos. Este resultado valida la capacidad del regulador para sostener el punto de operación deseado.

La Fig. C.41 muestra el voltaje de salida de la fase “a” del inversor. En la subfigura (a) se aprecia la señal en vista general, mientras que en la (b) se presentan tres periodos bajo diferentes condiciones de entrada. En todos los casos, el voltaje mantiene estabilidad y amplitud.

Finalmente, en la Fig. C.42 se presenta la FFT aplicada al voltaje de salida de la fase “a”. La subfigura (a) corresponde a la condición de 100 [V_{RMS}], la (b) a 80 [V_{RMS}] y la (c) a 120 [V_{RMS}]. En la frecuencia fundamental se obtienen valores de 141.3 [V], 141.9 [V] y 142 [V] peak respectivamente, todos muy cercanos entre sí, lo que confirma la precisión del sistema y su capacidad para mantener una calidad de señal estable aún bajo variaciones de la red.

9.6. Resultados para Voltaje de entrada de 150 [V_{RMS}]

Para el desarrollo de esta prueba, la resistencia ubicada a la salida del inversor se mantiene en 100 [Ω]. En primera instancia se realizan mediciones sin aplicar variaciones en el Voltaje AC. Posteriormente, se introducen cambios controlados en el voltaje AC, llegando a un mínimo de 120 [V_{RMS}] a un máximo de 160 [V_{RMS}] con el propósito de analizar el comportamiento del sistema frente a dichas variaciones. El voltaje del DC-Link tendrá un valor de 450 [V] en ambas pruebas.

9.6.1 Resultados sin variaciones de Voltaje de entrada

En esta sección se presentan los resultados de la prueba realizada con 150 [V_{RMS}] sin variaciones en el voltaje de la red. La Fig. C.43 muestra el voltaje de la red, seguida por la Fig. C.44 con las corrientes AC. En la Fig. C.45 se observa la relación entre el voltaje y la corriente de la fase “a”, mientras que la Fig. C.46 presenta las corrientes en coordenadas dq. La Fig. C.47 muestra el comportamiento del voltaje DC, la Fig. C.48 el voltaje de salida de la fase “a” del inversor y la Fig. C.49 presenta la FFT del voltaje de la fase “a”.

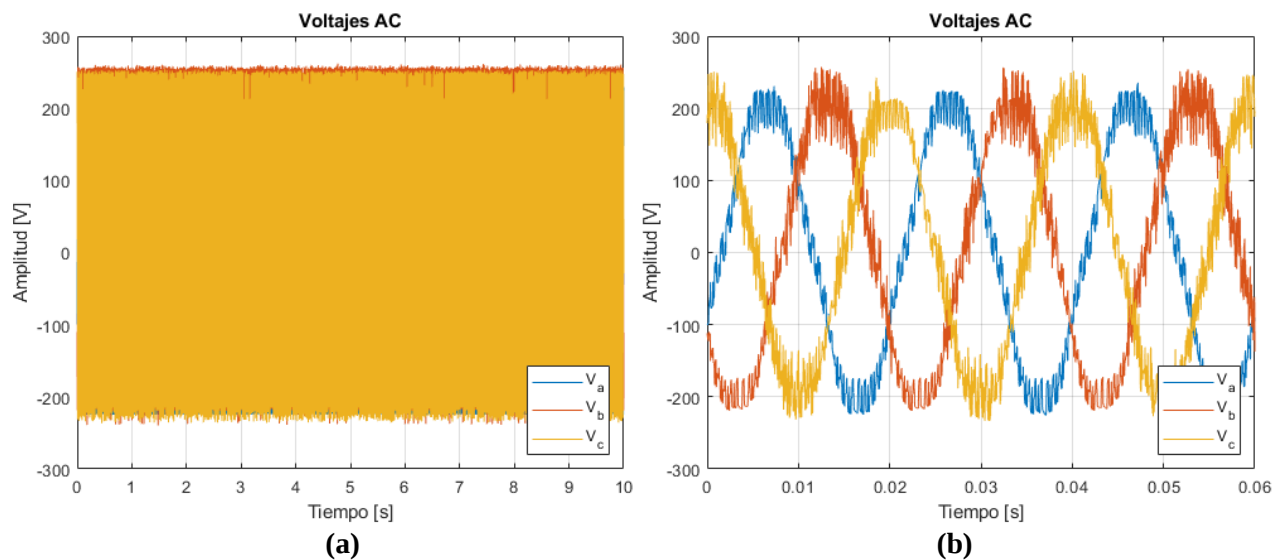


Fig. C.43 Voltajes de la red a 150 [V_{RMS}].

(a) Señal de voltaje de red vista general; (b) Señal de voltaje de red en 3 periodos

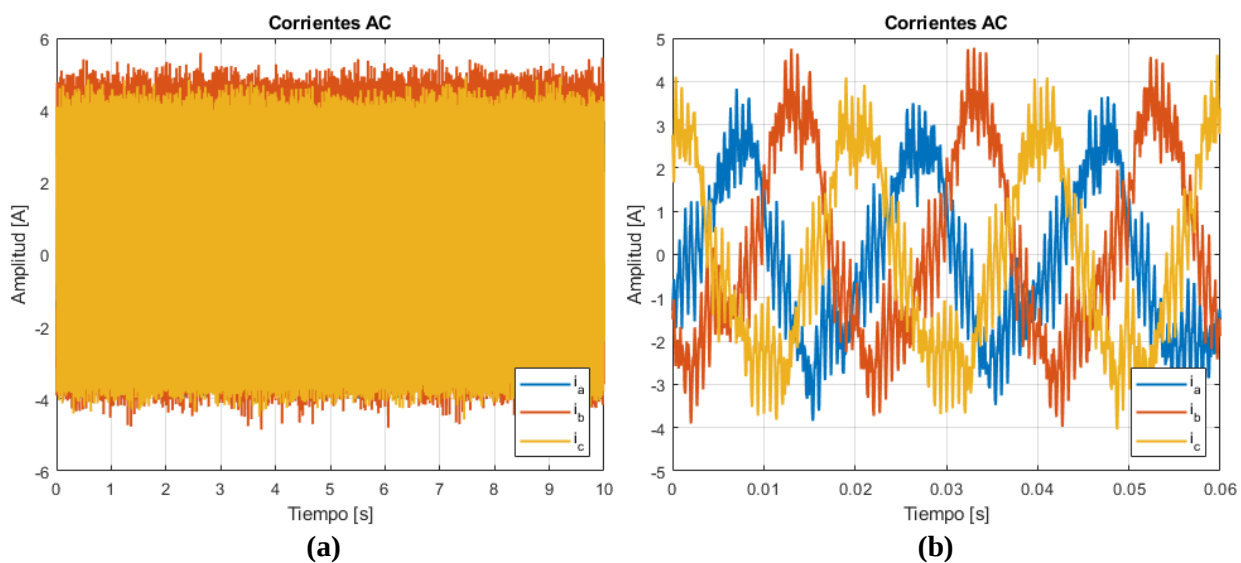


Fig. C.44 Corrientes AC lado red.

(a) Señal de Corriente AC vista general; (b) Señal de Corriente AC en 3 periodos.

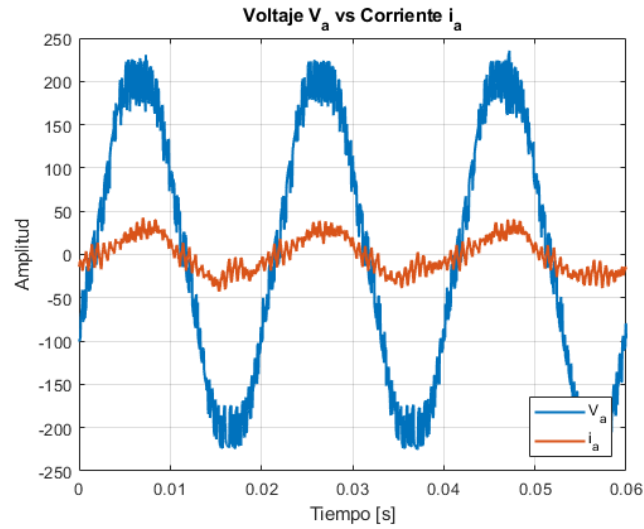


Fig. C.45 Señal de Voltaje vs Corriente fase “a” AC, corriente con ganancia de 10.

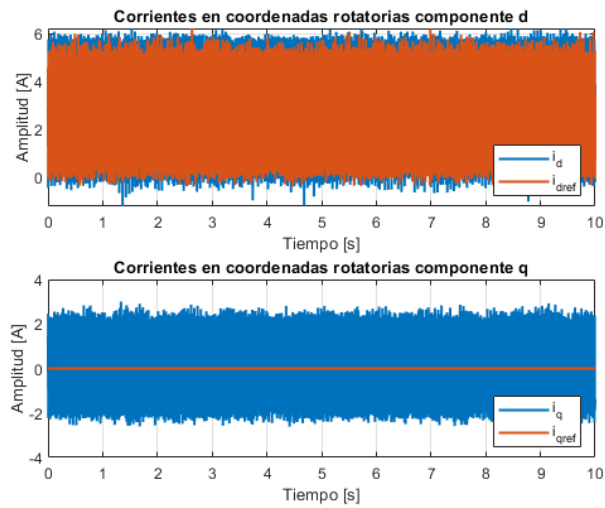


Fig. C.46 Corrientes en Coordenadas rotatorias dq.

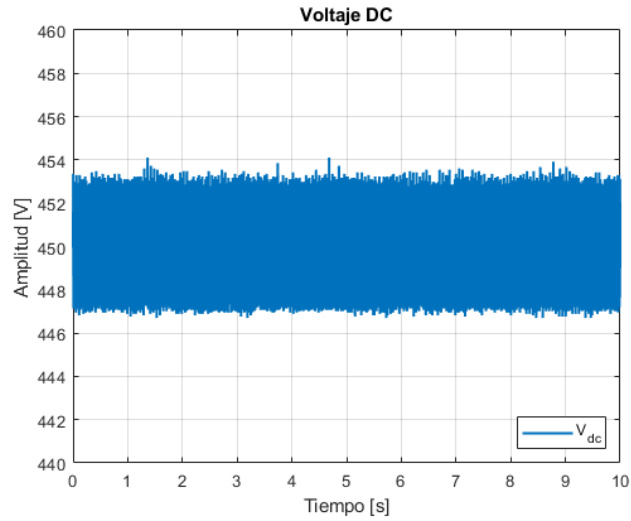


Fig. C.47 Voltaje DC.

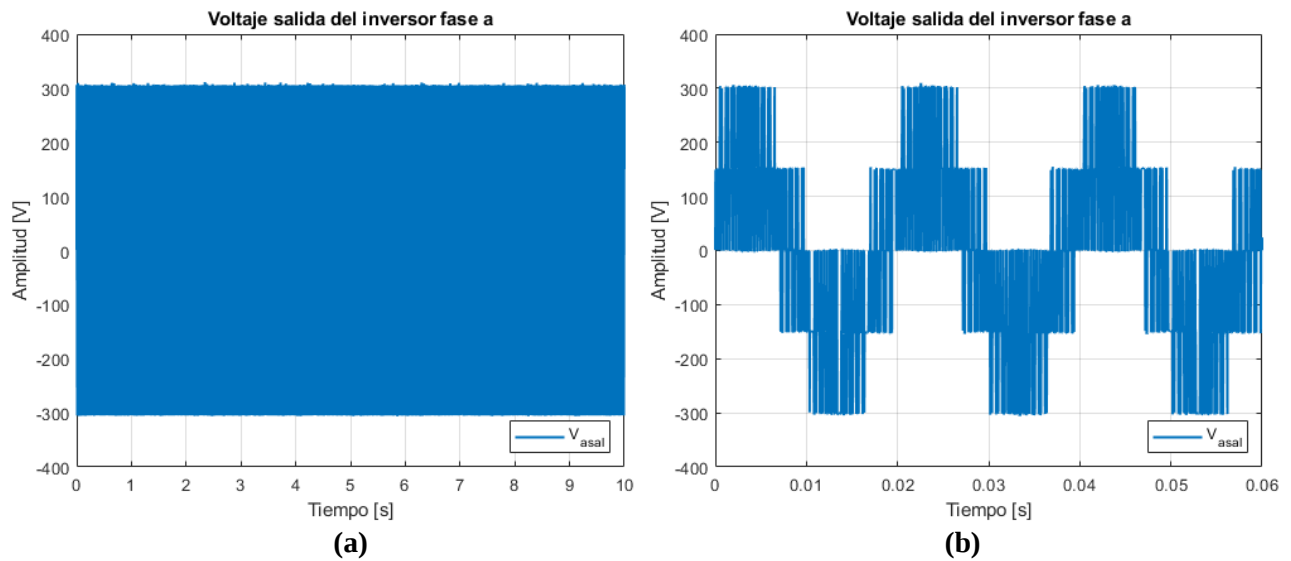


Fig. C.48 Voltaje a salida de la fase “a” del Inversor.

(a) Señal de voltaje de la fase “a” del inversor; (b) Señal de voltaje de la fase “a” del inversor vista en tres periodos.

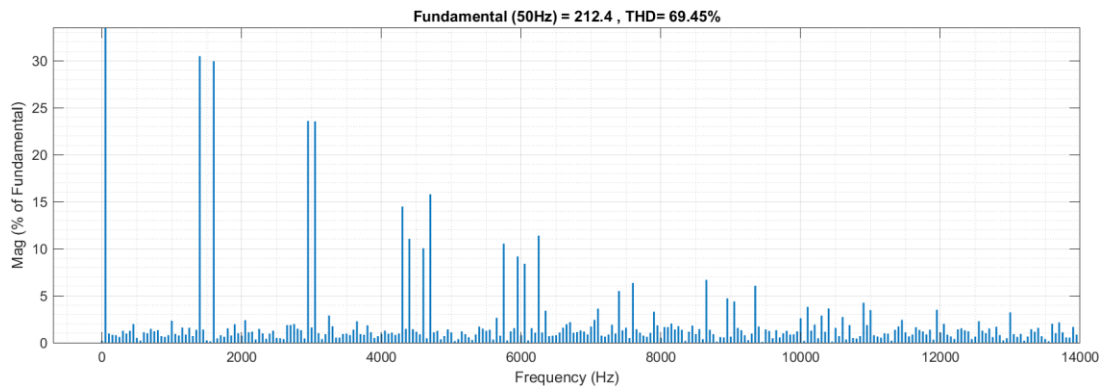


Fig. C.49 FFT al Voltaje a salida de la fase “a” del Inversor.

En la Fig. C.43 se muestran los voltajes de la red a 150 [VRMS]. La subfigura (a) entrega una visión general, mientras que en (b) se aprecian tres periodos consecutivos, lo que permite constatar la simetría entre fases y el desfase de 120° . Aun con el aumento de tensión, las fases mantienen un comportamiento balanceado y estable.

La Fig. C.44 corresponde a las corrientes AC. En la vista general (a) y en los tres ciclos detallados en (b) se observa una amplitud cercana a 3.5 [A], coherente con la mayor tensión aplicada. Este resultado confirma la correcta acción del lazo de control frente a condiciones de operación más exigentes.

En la Fig. C.45, se comparan voltaje y corriente de la fase “a” en el lado AC. La corriente fue amplificada con una ganancia de 10 para facilitar la observación. Ambas señales permanecen en fase, validando la adecuada sincronización entre la red y el convertidor.

La Fig. C.46 muestra las corrientes en el marco de referencia dq. La componente d replica la amplitud de la corriente AC de 3.5 [A], mientras que la componente q se mantiene próxima a cero, lo que evidencia ausencia de potencia reactiva y operación eficiente del sistema con apoyo de la PLL.

En la Fig. C.47 se presenta el voltaje del DC-Link, estable alrededor de 450 [V] y sin oscilaciones relevantes, lo que garantiza un punto de operación confiable para la etapa inversora.

La Fig. C.48 expone el voltaje de salida de la fase “a” del inversor. Tanto en la vista general (a) como en los tres periodos de (b), la señal conserva su amplitud y estabilidad, confirmando el adecuado desempeño de la etapa de conversión.

Finalmente, la Fig. C.49 muestra la FFT del voltaje de salida de la fase “a”. La magnitud en la frecuencia fundamental alcanza 212.4 [V] peak, valor muy próximo al teórico esperado para 150 [VRMS]. Esto confirma que, incluso bajo condiciones de mayor tensión, el sistema mantiene una señal confiable, estable y de calidad adecuada.

9.6.2 Resultados con Variaciones de Voltaje de entrada

En esta sección se presentan los resultados de la prueba realizada con 150 [V] incorporando variaciones en el voltaje de la red. La Fig. C.50 muestra el comportamiento del voltaje de la red durante los cambios aplicados, seguida por la Fig. C.51 con las corrientes AC. En la Fig. C.52 se observa la relación entre el voltaje y la corriente de la fase “a”, mientras que la Fig. C.53 presenta las corrientes en coordenadas dq. La Fig. C.54 muestra la respuesta del voltaje DC, la Fig. C.55 el voltaje

de salida de la fase “a” del inversor y, finalmente, la Fig. C.56 presenta la FFT del voltaje de la fase “a”.

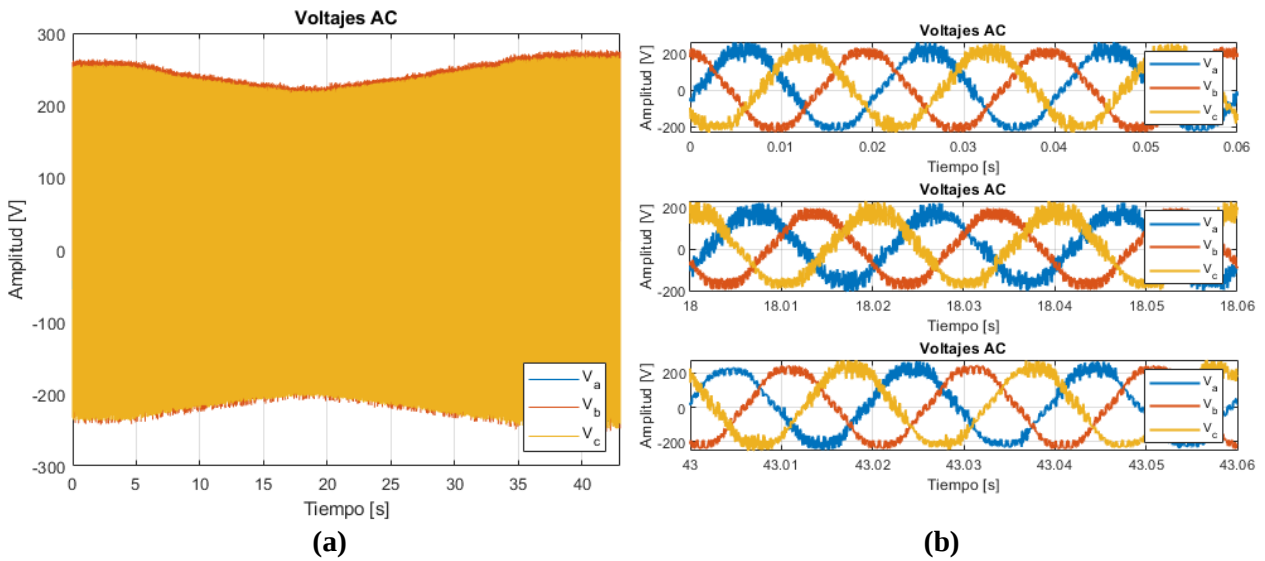


Fig. C.50 Voltajes de la red.

(a) Señal de voltaje de red vista general; (b) Señal de voltaje de red en 3 periodos bajo diferentes condiciones (150 [V_{RMS}], 120 [V_{RMS}] y 160 [V_{RMS}]).

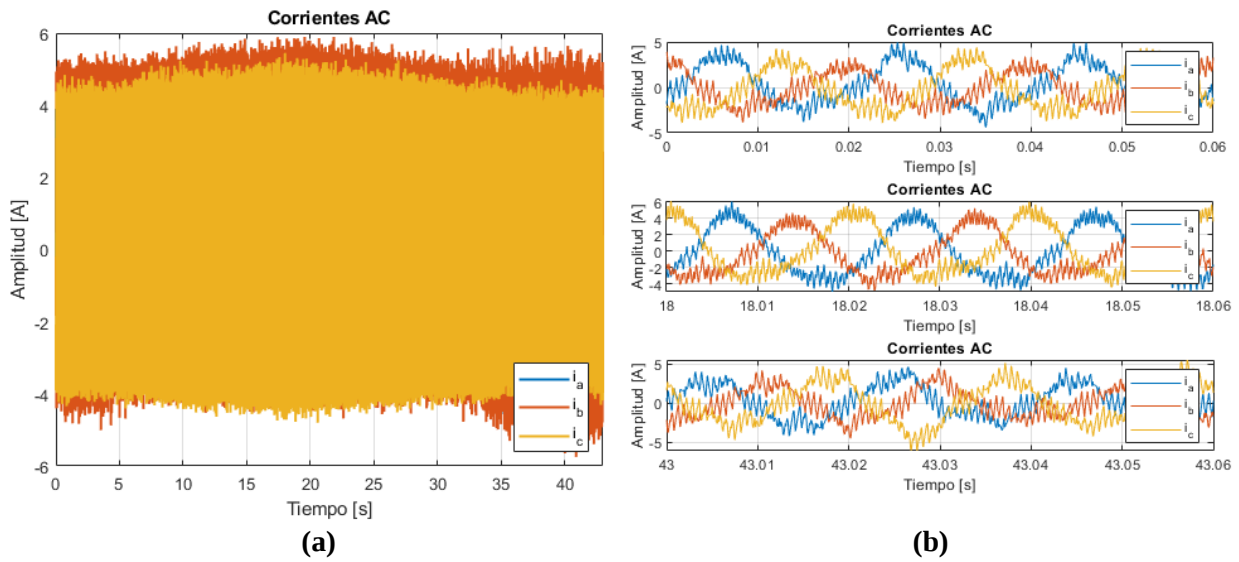


Fig. C.51 Corrientes AC.

(a) Señal de Corriente AC vista general; (b) Señal de Corriente AC en 3 periodos bajo diferentes condiciones.

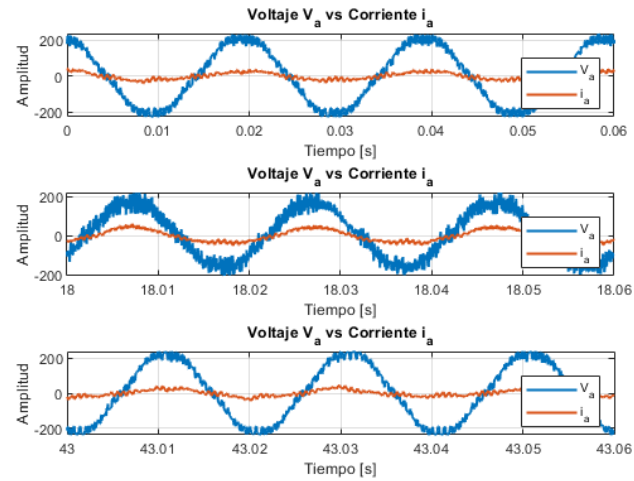


Fig. C.52 Señales de Voltaje vs Corriente fase “a” lado AC bajo diferentes condiciones, corriente amplificada con una ganancia de 10.

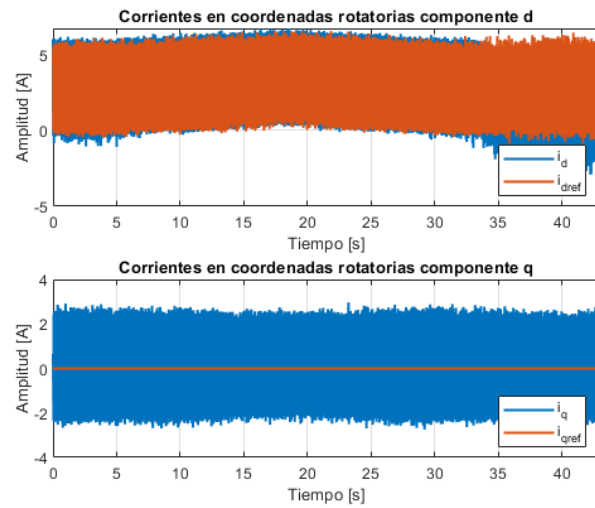


Fig. C.53 Corrientes en Coordenadas rotatorias dq

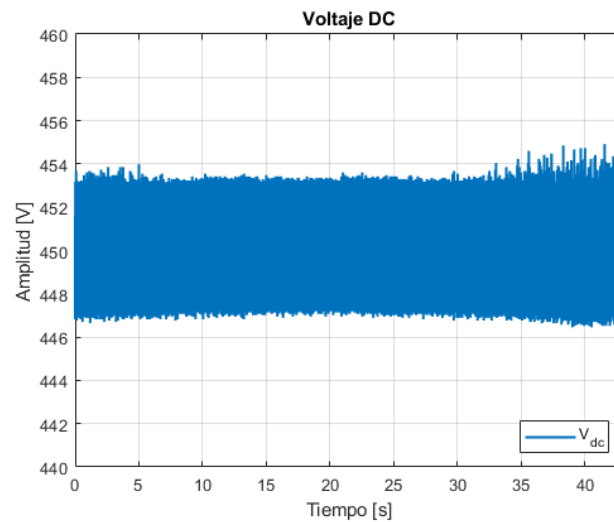
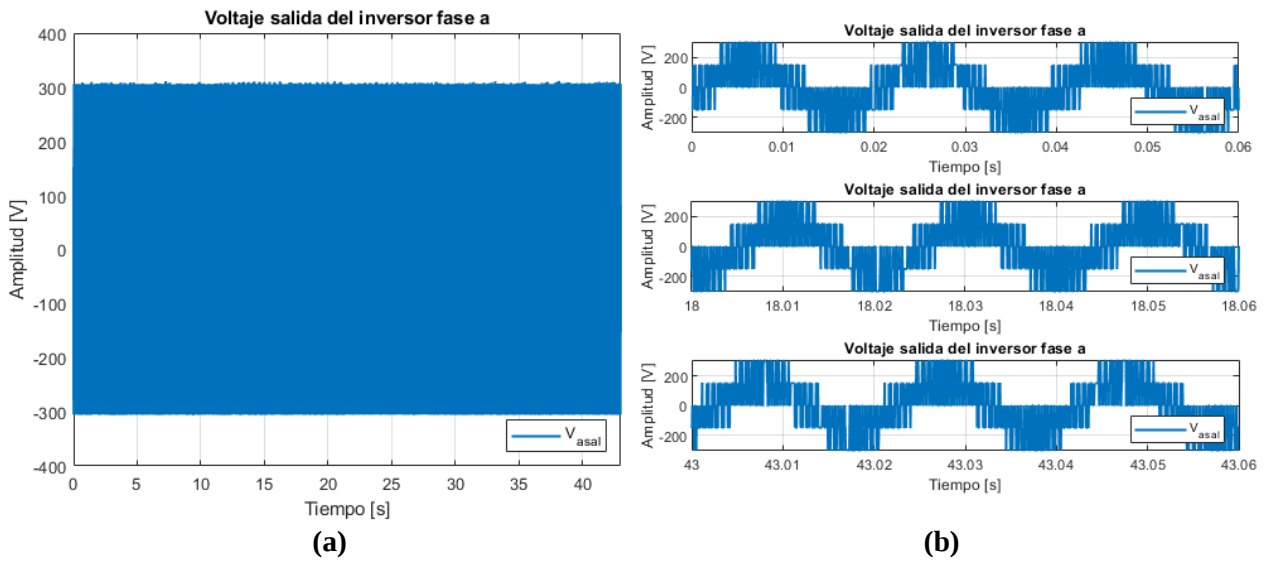
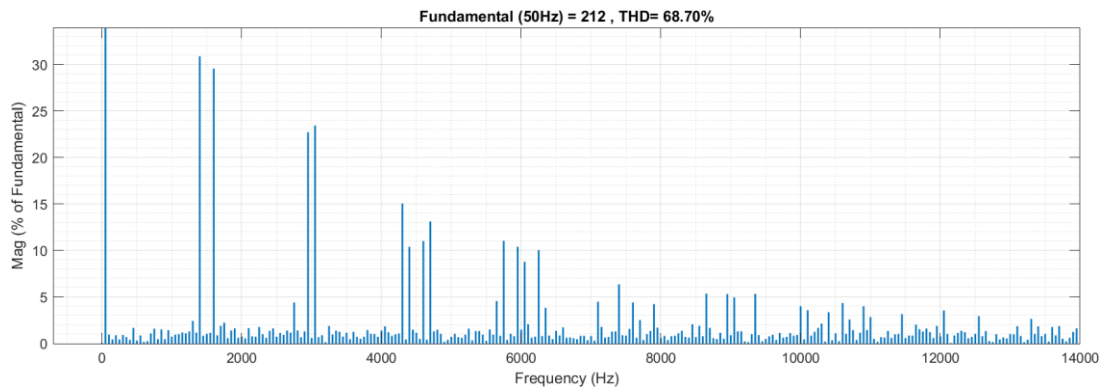
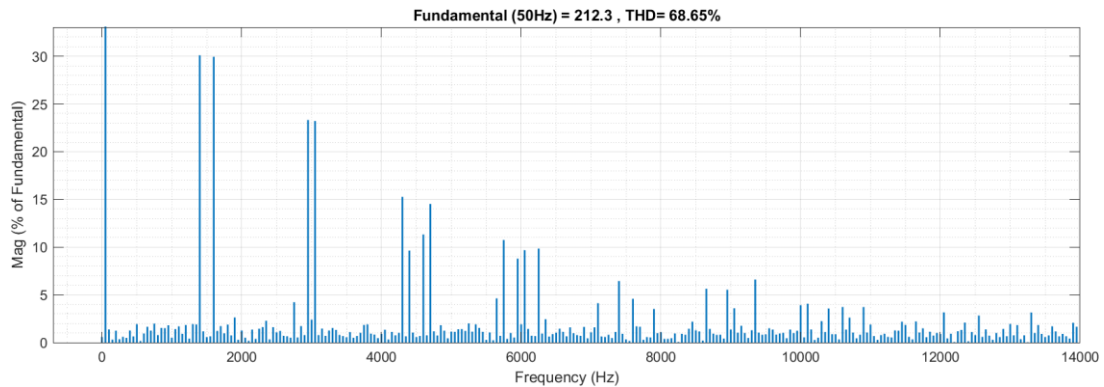
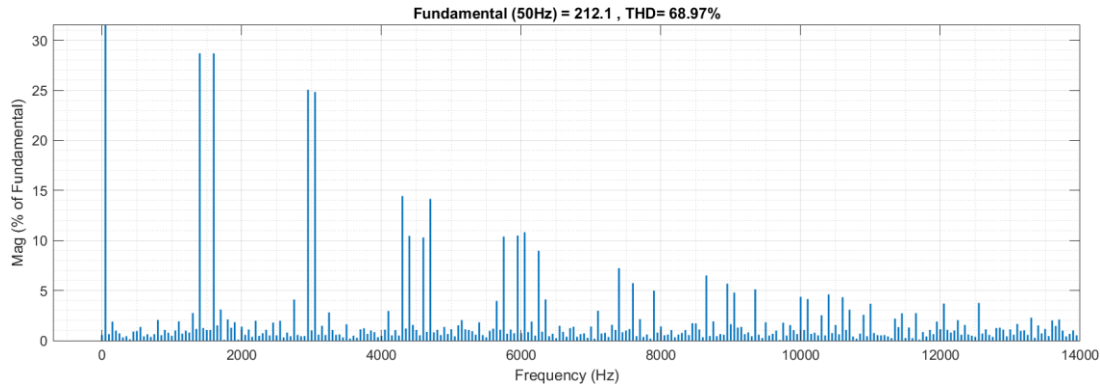


Fig. C.54 Voltaje DC**Fig. C.55 Voltaje a salida de la fase "a" del Inversor**

(a) Señal de voltaje de la fase "a" del inductor; (b) Señal de voltaje de la fase "a" del inductor vista en tres periodos bajo diferentes condiciones.

**(a)****(b)**



(c)

Fig. C.56 FFT al Voltaje a la salida de la fase “a” con el sistema conectado

(a) FFT cuando el voltaje de la red es de 150 [V_{RMS}]; (b) FFT cuando el voltaje de la red es de 120 [V_{RMS}]; (c) FFT cuando el voltaje de la red es de 160 [V_{RMS}].

En la Fig. C.50 se muestran los voltajes de la red bajo tres condiciones de operación (150, 120 y 160 [V_{RMS}]). La subfigura (a) entrega una vista general, mientras que en (b) se aprecian tres periodos consecutivos. En todos los casos, las fases conservan su simetría y el desfase de 120°, evidenciando un comportamiento estable ante variaciones de tensión.

La Fig. C.51 presenta las corrientes AC. En condiciones nominales la amplitud es de 4.5 [A], aumenta a 5.5 [A] cuando se reduce el voltaje y disminuye a 4 [A] al incrementarlo. Esta respuesta confirma la acción reguladora del control para mantener la potencia activa.

En la Fig. C.52, voltaje y corriente de la fase “a” se muestran en el lado AC, amplificando la corriente con ganancia 10. Ambas señales permanecen en fase, lo que valida la sincronización del convertidor con la red.

La Fig. C.53 corresponde a las corrientes en el marco dq. La componente d sigue la amplitud de la corriente AC, mientras que la q se mantiene cercana a cero, reflejando ausencia de potencia reactiva y correcta alineación del sistema mediante la PLL.

La Fig. C.54 muestra el voltaje en el DC-Link, estable en torno a 450 [V] pese a las perturbaciones de red, este garantiza estabilidad para la etapa inversora.

En la Fig. C.55, el voltaje de salida de la fase “a” del inversor se mantiene con amplitud constante y libre de distorsiones relevantes, confirmando el correcto desempeño del sistema.

Finalmente, la Fig. C.56 presenta la FFT del voltaje de salida en las tres condiciones de red. En la frecuencia fundamental de 50 Hz se midieron 212, 212.3 y 212.1 [V] peak, valores muy próximos entre sí y al teórico, lo que demuestra la precisión del regulador aun con variaciones en la tensión de entrada.