

UNIVERSIDAD CATÓLICA DE LA SANTÍSIMA CONCEPCIÓN

FACULTAD DE INGENIERÍA
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA



UCSC

Estudio de convertidor bifásico para operación como UPFC

Felipe I. Fierro M.

Informe de Habilitación Profesional para optar al título de:
Ingeniero Civil Eléctrico

Comisión Evaluadora:

Dr. Samuel A. Vergara R.
Dr. Eduardo E. Espinosa N.

Profesores Guía:

Dr. Ricardo A. Lizana F.

Concepción, mayo de 2023

UNIVERSIDAD CATÓLICA DE LA SANTISIMA CONCEPCION
Facultad de Ingeniería
Departamento de Ingeniería Eléctrica

Profesor Guía:
Dr. Ricardo A. Lizana F.

Estudio de convertidor bifásico para operación como UPFC

Felipe I. Fierro M.

Informe de Habilitación Profesional
para optar al Título de

Ingeniero Civil Eléctrico

Mayo 2023

Resumen

El sistema eléctrico nacional tiene una capacidad instalada neta de generación eléctrica que asciende a 30.547 [MW] según el reporte de la comisión nacional de energía (CNE) para febrero de 2023. Esta capacidad instalada neta esta categorizada en un 41.1% termoelectricidad, 21.8% hidroelectricidad y un 37.1% de energía renovables no convencional (ERNC), información desprendida del mismo reporte de la CNE mencionado anteriormente. En el año 2015 Chile comprometió acuerdos en la Conferencia de las Naciones Unidas sobre el Cambio Climático 21 para abordar los problemas ambientales que afectan al mundo y a nuestro país. El Ministerio de Energía propuso una estrategia de descarbonización centrada, entre otros aspectos, en el retiro programado de centrales termoeléctricas a carbón incentivando la incorporación al sistema eléctrico de energías renovables. El retiro de centrales que funcionan con combustibles fósiles es positivo ya que se reducen emisiones de carbono, sin embargo, desde el punto de vista de la red eléctrica puede ser negativo. Las centrales termoeléctricas aportan estabilidad al sistema a través de generadores síncronos que las componen siendo capaces de controlar los flujos de potencia a través del gobernador (compensación de potencia activa) y AVR (compensación de potencia reactiva) del generador, siendo estos lazos de control internos de la máquina. Esta última característica no la pueden lograr las energías renovables, como por ejemplo la energía solar, ya que no posee por si sola inercia (a no ser que se le incorpore inercia virtual). Las ERNC son variables y generan incertidumbre en el sistema eléctrico produciendo problemas de estabilidad, por ejemplo, en el control de frecuencia de la red. La electrónica de potencia surge como una solución a estos problemas mediante el desarrollo de convertidores los cuales se agrupan en la categoría de sistemas de transmisión flexibles de corriente alterna (FACTS) tales como los STATCOM, SVC, UPFC, etc. Estos convertidores basados en electrónica de potencia controlan potencia activa y reactiva manteniendo el balance de potencia en la red (la potencia que se genera debe ser igual a la que se consume). Notar que tanto la frecuencia como la amplitud del voltaje de la red deben mantenerse en un punto de operación óptimo, definido por el coordinador eléctrico nacional, para asegurar la estabilidad de la red.

Este trabajo aborda el desarrollo de un convertidor bifásico basado en topología convertidores modulares multinivel (MMC), topología la cual implica un desafío importante desde el punto de vista de control (control de corriente de entrada, corriente de salida y corriente circulante). Se busca evaluar la capacidad de operación de sistemas basados en estructuras MMC, pero sólo compuestos por dos

fases, es decir, que implica una reducción importante en la cantidad de sensores, semiconductores, etc. Se valida de forma simulada que un sistema bifacial multinivel es capaz de controlar redes en forma back to back, para luego como trabajo futuro, implementarlo como UPFC..

El convertidor bifásico propuesto en este informe puede controlar de forma desacoplada potencia activa y reactiva en ambas terminales manteniendo estabilidad interna, corrientes sinusoidales y reducción de armónicos. Este convertidor es una configuración back-to-back entre un rectificador e inversor donde el rectificador controla la potencia reactiva para compensar variaciones en la amplitud del voltaje de red y el inversor controla la potencia activa para compensar variaciones de frecuencia en la red. Tanto el rectificador como inversor bifásicos se basan en MMC donde cada rama está compuesta por módulos MMSPC que permiten, mediante técnicas de modulación, mantener limitada la corriente circulante sin la necesidad de añadir un lazo de control a esta variable. El convertidor multinivel bifásico es una topología novedosa ya que no se existe un estudio o artículo asociado a este tema. Los resultados y simulaciones que se presentan en este trabajo muestran la respuesta del convertidor multinivel trifásico frente a impactos de carga que se generan a partir de cambios de referencia en las coordenadas dq de los respectivos lazos de control internos de cada convertidor donde son de interés la respuesta rápida en variables como el voltaje interno en los condensadores de cada módulo, la corriente de carga para el caso del inversor y el voltaje en el DC-Link para el rectificador.

A los alumnos del pasado, presente y futuro de la carrera de Ingeniería Civil Eléctrica de la U.C.S.C.

Agradecimientos

Quiero comenzar dando gracias a Dios por permitirme cursar la carrera universitaria de ingeniería civil eléctrica, porque se dieron todas las condiciones para poder estudiar de la mejor forma posible y a pesar de que muchas veces las condiciones económicas no fueron las mejores en mi hogar, logre salir adelante manteniendo mi fe intacta y sabiendo que el de arriba siempre me apoyaría.

En segundo lugar, quiero dar gracias a mi familia, mi madre María I. Moraga Ulloa, mi padre Eliz F. Pinto y mi hermano David N. Fierro M por su apoyo incondicional. Jamás olvidaré aquellas tardes de invierno cuando llegaba a mi hogar todo mojado y cansando, pero siempre sabiendo que mi madre me estaría esperando a la puerta con ropa limpia y una rica once. De mi padre destaco su inquebrantable responsabilidad y compromiso para con el hogar porque a pesar de tener 83 años sigue siendo un hombre activo, con vigor, con ganas de seguir dando la pelea hasta el final.

En tercer lugar, quiero dar gracias a mi profesor tutor el Dr. Ricardo L. Fuentes quien ha sido un apoyo fundamental para mi vida, me ha formado como estudiante y persona. Destaco su gran capacidad de enseñanza, su gran paciencia, la forma en cómo explica la teoría y a pesar de que a veces me ha puesto contra las cuerdas, entiendo que todo es para mi formación. El profesor Ricardo ha sido la persona quien me ha mostrado el mundo de la academia, el participar en laboratorios, el participar en equipos de trabajo entre otras muchas cosas. Una mención especial para el Dr. Eduardo E. Neira E, que desde la primera vez que lo conocí en el curso de señales y sistemas quise ser como el, transmitía una seguridad y un conocimiento tremendo y siempre fue mi referente de carrera. Hasta el día de hoy sigue siendo un referente para mí y lamento haberle fallado en el curso de PIIE.

En cuarto lugar, quiero agradecer a todos mis amigos de universidad que a lo largo de estos me han ayudado en cada curso, hemos sabido sufrir, pero también celebrar alegrías en los distintos ramos. Aquellos amigos con los cuales he podido compartir anécdotas de vida, anécdotas universitarias, anécdotas familiares entre otras cosas. Considerando lo anterior quiero agradecer a Rubén Padilla, Diego Marín, Ricardo Bahamonde, Ariel Soto, Daniel Nusdel, Cristóbal Leiva, Sebastián Aedo, Matías Correa, Mauricio Cartes, Diego Monsalve, Eduardo Carrasco, Esteban Concha, Marcos Torres, Matías Reyes, Sebastián Freude, Diego Britos, Nicolas Ebner, Maverick Muñoz, Juan Pablo y Matías Veillon. Una mención especial para Felipe Sánchez y Nicolas Fernández quienes se fueron de la carrera y para Estefano Fierro, mi sobrino que logro compartir con cada persona mencionada.

Tabla de Contenidos

LISTA DE TABLAS	IX
LISTA DE FIGURAS	XIV
NOMENCLATURA.....	XIV
ABREVIACIONES	XV
CAPÍTULO 1. INTRODUCCIÓN	1
1.1. INTRODUCCIÓN GENERAL	1
1.2. TRABAJOS PREVIOS	2
1.2.1 <i>Sistemas Flexibles de Transmisión de Corriente Alterna (FACTS)</i>	2
1.2.2 <i>Controlador Unificado de Flujos de Potencia (UPFC)</i>	3
1.2.3 <i>Convertidor Modular Multinivel (MMC)</i>	5
1.2.4 <i>Topologías Bifásicas</i>	7
1.2.5 <i>Políticas de estado, generación renovable y estabilidad del sistema</i>	8
1.2.6 <i>Discusión</i>	9
1.3. HIPÓTESIS DE TRABAJO	10
1.3.1 <i>Objetivo General</i>	10
1.3.2 <i>Objetivos Específicos</i>	10
1.4. ALCANCES Y LIMITACIONES	11
1.5. TEMARIO Y METODOLOGÍA	11
CAPÍTULO 2. CONVERTIDORES BIFÁSICOS, FACTS Y UPFC	13
2.1. INTRODUCCIÓN	13
2.2. CONVERTIDORES BIFÁSICOS	14
2.3. SISTEMAS FLEXIBLES DE TRANSMISIÓN DE CORRIENTE ALTERNA (FACTS).....	19
2.3.1 <i>Compensadores en serie</i>	19
2.3.2 <i>Compensadores en paralelo</i>	20
2.3.3 <i>Compensadores en serie-paralelo</i>	20
2.3.4 <i>FACTS y sus aplicaciones</i>	20
2.4. CONTROLADOR UNIFICADO DE FLUJOS DE POTENCIA (UPFC)	21
2.4.1 <i>Principio de funcionamiento del UPFC</i>	22
2.4.2 <i>Topologías clásicas UPFC</i>	26
2.4.3 <i>Empresas desarrolladoras de FACTS</i>	29
2.5. DISCUSIÓN Y CONCLUSIONES	32
CAPÍTULO 3. TOPOLOGÍA MMC Y MÓDULOS MMSPC	34
3.1. INTRODUCCIÓN	34
3.2. TOPOLOGÍA MMC	35
3.3. MODELOS ASOCIADOS AL MMC	37
3.3.1 <i>Modelo voltaje de entrada y salida MMC</i>	38
3.3.2 <i>Modelo corriente de salida, corriente de entrada y corriente circulante</i>	41
3.4. MODULACIÓN ASOCIADA AL MMC	43
3.5. MMSPC (MODULAR MULTILEVEL SERIE PARALLEL CONVERTER)	46
3.6. OPERACIÓN SERIE MÓDULOS MMSPC	47
3.6.1 <i>Serie (+/-) interconexión</i>	47
3.6.2 <i>Paralelo (+/-) interconexión</i>	48
3.6.3 <i>Serie (+/-) y bypass (+/-) interconexión 3</i>	49
3.7. SIMULACIÓN DE UNA RAMA POSITIVA Y NEGATIVA DEL MMC CON MÓDULOS MMSPC	49
3.8. DISCUSIÓN Y CONCLUSIONES	52
CAPÍTULO 4. CONVERTIDOR MMC TRIFÁSICO.....	53
4.1. INTRODUCCIÓN	53
4.2. SIMULACIÓN MMC INVERSOR CASO A: MDC = 0.5 Y MCA = 0.5 CARGA R-L	56

4.3.	SIMULACIÓN MMC INVERSOR CASO B: $MDC = 0.5$ Y $MCA = 0.3$ CARGA R-L	62
4.4.	SIMULACIÓN MMC INVERSOR CASO B: $MDC = 0.5$ Y MCA OBTENIDO POR LAZO DE CONTROL, CARGA R-L.....	67
4.5.	SIMULACIÓN MMC INVERSOR, $MDC = 0.5$ Y MCA OBTENIDO POR LAZO DE CONTROL, CARGA R-L CONECTADA A RED	74
4.6.	MMC MODO RECTIFICADOR	82
4.7.	CONVERTIDOR MMC TRIFÁSICO, OPERACIÓN BACK TO BACK	88
4.8.	DISCUSIÓN Y CONCLUSIONES	97
CAPÍTULO 5. CONVERTIDOR MMC BIFÁSICO		99
5.1.	INTRODUCCIÓN	99
5.2.	MMC INVERSOR BIFÁSICO.....	101
5.3.	MMC RECTIFICADOR BIFÁSICO.....	109
5.4.	CONVERTIDOR MMC BIFÁSICO, OPERACIÓN BACK TO BACK	115
5.5.	DISCUSIÓN Y CONCLUSIONES	125
CAPÍTULO 6. CONCLUSIONES		126
6.1.	SUMARIO	126
6.2.	CONCLUSIONES	126
6.3.	TRABAJO FUTURO.....	128
BIBLIOGRAFÍA.....		129
ANEXO A. CIRCUITOS IMPLEMENTADOS EN SIMULINK.....		132
A.1.	CONVERTIDOR MMC TRIFÁSICO IMPLEMENTADO EN SIMULINK	132
A.2.	CONVERTIDOR MMC BIFÁSICO IMPLEMENTADO EN SIMULINK	138

Lista de Tablas

Tabla 2.1 Parámetros del convertidor bifásico Fig. 2.1	15
Tabla 2.2 Parámetros del convertidor bifásico Fig. 2.2	17
Tabla 2.3 Parámetros de los transformadores	28
Tabla 2.4 Parámetros de los MMCs	29
Tabla 3.1 Conmutaciones para lograr los estados series (+/-).....	48
Tabla 3.2 Conmutaciones para lograr los estados paralelos (+/-)	48
Tabla 3.3 Conmutaciones para lograr los estados series (+/-) y bypass (+/-)	49
Tabla 3.4 Detalles implementados en el circuito de control	50
Tabla 4.1 Índices de modulación para cada rama	57
Tabla 4.2 Valores en elementos pasivos	61
Tabla 4.3 Parámetros asociados al convertidor de la Fig. 4.2	75
Tabla 4.4 Parámetros asociados al convertidor de la Fig. 4.3	88
Tabla 5.1 Parámetros asociados al convertidor de la Fig. 5.1	103
Tabla 5.2 Parámetros asociados al convertidor de la Fig. 5.2	110

Lista de Figuras

Fig. 2.1 Inversor Fuente de voltaje bifásico [19]	14
Fig. 2.2 Rectificador e inversor bifásico [20].....	14
Fig. 2.3 Distorsión armónica inversor bifásico [19].....	16
Fig. 2.4 Voltaje fase C, voltaje en los condensadores V_{c1} y V_{c2} y corrientes de carga i_1 , i_2 e i_3 [19]	16
Fig. 2.5 Respuesta voltaje DC-Link correspondiente a la suma de V_{c1} y V_{c2} y corriente de entrada del rectificador [20]	18
Fig. 2.6 Voltajes V_{c1} y V_{c2} cuando el motor arranca [20].....	18
Fig. 2.7 Topología general del UPFC [4].....	22
Fig. 2.8 Línea de transmisión simple [10].....	22
Fig. 2.9 Línea de transmisión simple con inyección de tensión en serie [10].....	23
Fig. 2.10 Diagrama fasorial de operación de un UPFC [10].....	25
Fig. 2.11 Topología UPFC Proyecto Inez [11]	27
Fig. 2.12 Topología UPFC Proyecto Nanjing [12]	28
Fig. 2.13 SVC PLUS instalado en Alemania [13].....	30
Fig. 2.14 Topología UPFC Plus [8].....	31
Fig. 2.15 Lugar de emplazamiento simulado de UPFC Plus [8].....	31
Fig. 3.1 Topología convertidor modular multinivel	35
Fig. 3.2 Topología módulos MMC.....	36
Fig. 3.3 Topología convertidor modular multinivel [16]	37
Fig. 3.4 Topología convertidor modular multinivel [17]	38
Fig. 3.5 Modelo de corriente de salida [16]	41
Fig. 3.6 Modelo de corriente de entrada [16]	42
Fig. 3.7 Modelo de corriente circulante [16].....	42
Fig. 3.8 Índices de modulación para cada fase en cada rama.....	46
Fig. 3.9 Módulos MMSPC conectados en serie para conformar una rama.....	46
Fig. 3.10 Conexión serie de dos módulos MMSPC	47
Fig. 3.11 Conexión serie de cuatro módulos MMSPC.....	49
Fig. 3.12 Circuito de control desarrollado en Matlab	50
Fig. 3.13 Voltajes de salida para la topología presentada en la Fig. 3.3	50
Fig. 3.14 Voltaje en capacitores	51
Fig. 4.1 Topología convertidor multinivel en modo inversor con módulos MMSPC carga R-L	54
Fig. 4.2 Topología convertidor multinivel, modo inversor con módulos MMSPC carga R-L y red	54
Fig. 4.3 Topología convertidor multinivel en modo rectificador	55
Fig. 4.4 Convertidor MMC trifásico para operación back to back	55
Fig. 4.5 Circuito de control implementado en Matlab para inversor, caso a)	57
Fig. 4.6 Voltaje en ramas positivas caso a)	58
Fig. 4.7 Voltaje en ramas negativas caso a)	58
Fig. 4.8 Corrientes de red inversor caso a).....	59
Fig. 4.9 Voltaje promedio condensadores internos rama A inversor caso a).....	59
Fig. 4.10 Voltaje promedio condensadores internos rama B inversor caso a)	60
Fig. 4.11 Voltaje promedio condensadores internos rama C inversor caso a)	60
Fig. 4.12 Corrientes de fase A I_{Api} , I_{Ani} y I_{Ai} caso a).....	61
Fig. 4.13 Circuito de control implementado en Matlab para inversor, caso b).....	63
Fig. 4.14 Voltaje en ramas positivas caso b).....	63
Fig. 4.15 Voltaje en ramas negativas caso b).....	64

Fig. 4.16 Corrientes de red inversor caso b)	64
Fig. 4.17 Voltaje promedio condensadores internos rama A inversor caso b).....	65
Fig. 4.18 Voltaje promedio condensadores internos rama A inversor caso b).....	65
Fig. 4.19 Voltaje promedio condensadores internos rama C inversor caso b).....	66
Fig. 4.20 Corrientes de fase A I_{Api} , I_{Ani} y I_{Ai} caso b)	66
Fig. 4.21 Lazo de control para la corriente de carga en el MMC en modo inversor caso c)	68
Fig. 4.22 Voltaje en ramas positivas caso c)	70
Fig. 4.23 Voltaje en ramas negativas caso c)	70
Fig. 4.24 Corrientes de red inversor caso c).....	71
Fig. 4.25 Voltaje promedio condensadores internos rama A inversor caso c).....	71
Fig. 4.26 Voltaje promedio condensadores internos rama B inversor caso c)	72
Fig. 4.27 Voltaje promedio condensadores internos rama C inversor caso c)	72
Fig. 4.28 Respuesta controlador lineal <i>PIL</i> para el caso c).....	73
Fig. 4.29 Corrientes de fase A I_{Api} , I_{Ani} y I_{Ai}	73
Fig. 4.30 Lazo de control para la corriente de carga en el MMC en modo inversor.....	75
Fig. 4.31 Voltaje en ramas positivas.	77
Fig. 4.32 Voltaje en ramas negativas.	77
Fig. 4.33 Corrientes de red inversor.	78
Fig. 4.34 Voltaje promedio condensadores internos rama A inversor	78
Fig. 4.35 Voltaje promedio condensadores internos rama B inversor	79
Fig. 4.36 Voltaje promedio condensadores internos rama C inversor	79
Fig. 4.37 Respuesta controlador lineal <i>PIL</i>	80
Fig. 4.38 Corrientes I_{Api} , I_{Ani} y I_{Ai}	80
Fig. 4.39 Lazo en cascada implementado en MMC modo rectificador	82
Fig. 4.40 Corrientes de red rectificador.....	84
Fig. 4.41 Voltaje promedio en condensadores internos ramas rectificador	84
Fig. 4.42 Voltaje promedio condensadores internos rama A rectificador.....	85
Fig. 4.43 Voltaje promedio condensadores internos rama B rectificador	85
Fig. 4.44 Voltaje en condensadores internos fase C rectificador	86
Fig. 4.45 Voltaje en DC-Link y P_{IVdc} lazo en cascada rectificador	86
Fig. 4.46 P_{Id} y P_{Iq} rectificador	87
Fig. 4.47 Corrientes de red MMC rectificador e inversor	89
Fig. 4.48 Corrientes de red MMC rectificador.....	89
Fig. 4.49 Corrientes de red MMC inversor	90
Fig. 4.50 Voltaje promedio en condensadores internos de cada rama del MMC rectificador	90
Fig. 4.51 Voltaje promedio en condensadores internos de cada rama del MMC inversor	91
Fig. 4.52 Voltaje en DC-Link y P_{IVdc} lazo en cascada DEL MMC rectificador	91
Fig. 4.53 Voltaje en condensadores internos fase A del MMC rectificador	92
Fig. 4.54 Voltaje en condensadores internos fase B del MMC rectificador	92
Fig. 4.55 Voltaje en condensadores internos fase C del MMC rectificador	93
Fig. 4.56 Voltaje en condensadores internos fase A del MMC inversor	93
Fig. 4.57 Voltaje en condensadores internos fase B del MMC inversor.....	94
Fig. 4.58 Voltaje en condensadores internos fase C del MMC inversor.....	94
Fig. 4.59 P_{Id} y P_{Iq} lazo en cascada del MMC inversor	95
Fig. 4.60 P_{Id} y P_{Iq} del MMC rectificador.....	95
Fig. 5.1 Topología MMC modo inversor trifásico	99
Fig. 5.2 Topología MMC modo rectificador bifásico	100

Fig. 5.3 Topología MMC rectificador-inversor bifásico.....	100
Fig. 5.4 Lazo de control para la corriente de carga en el MMC bifásico en modo inversor	102
Fig. 5.5 Corrientes red inversor.....	104
Fig. 5.6 Voltajes ramas positivas inversor	104
Fig. 5.7 Voltajes ramas negativas inversor	105
Fig. 5.8 Voltaje en condensadores internos fase A inversor	105
Fig. 5.9 Voltaje en condensadores internos fase B inversor	106
Fig. 5.10 Voltaje promedio en condensadores internos de cada rama del inversor	106
Fig. 5.11 Voltaje en condensadores fase C inversor	107
Fig. 5.12 Respuesta controlador lineal PIL inversor	107
Fig. 5.13 Lazo de control para el voltaje en el DC-Link en el MMC bifásico modo rectificador ...	109
Fig. 5.14 Corrientes red rectificador	111
Fig. 5.15 Voltaje promedio en condensadores internos de cada rama del rectificador	111
Fig. 5.16 Voltaje en condensadores internos fase A rectificador.....	112
Fig. 5.17 Voltaje en condensadores internos fase B rectificador	112
Fig. 5.18 Voltaje en DC-Link y PVdc lazo en cascada rectificador.....	113
Fig. 5.19 PId y PIq rectificador	113
Fig. 5.20 Voltaje en condensadores fase C rectificador	114
Fig. 5.21 Corrientes de red MMC rectificador e inversor bifásico	115
Fig. 5.22 Corrientes de red MMC rectificador bifásico	116
Fig. 5.23 Corrientes de red MMC inversor bifásico	116
Fig. 5.24 Corrientes de red MMC rectificador y voltaje de fase.....	117
Fig. 5.25 V. promedio en condensadores internos de cada rama del MMC rectificador bifásico ...	117
Fig. 5.26 V. promedio en condensadores internos de cada rama del MMC inversor bifásico.....	118
Fig. 5.27 Voltaje en DC-Link y PVdc lazo en cascada MMC rectificador bifásico	118
Fig. 5.28 PIId y PIIq MMC rectificador bifásico	119
Fig. 5.29 PIId y PIIq lazo en cascada MMC inversor bifásico.....	119
Fig. 5.30 Voltaje en condensadores internos fase A MMC rectificador bifásico	120
Fig. 5.31 Voltaje en condensadores internos fase B MMC rectificador bifásico.....	120
Fig. 5.32 Voltaje en condensadores internos fase A MMC inversor bifásico.....	121
Fig. 5.33 Voltaje en condensadores internos fase B MMC inversor bifásico	121
Fig. 5.34 Voltaje en condensadores fase C MMC rectificador bifásico	122
Fig. 5.35 Voltaje en condensadores fase C MMC inversor bifásico.....	122
Fig. A.1 MMC inversor trifásico implementado en Simulink	133
Fig. A.2 Zoom a MM inversor trifásico, inductancias de línea y carga R-L	133
Fig. A.3 Esquema de control implementado en SIMULINK para MMC inversor trifásico.....	134
Fig. A.4 MMC rectificador trifásico implementado en Simulink	134
Fig. A.5 Zoom a MMC rectificador trifásico, inductancias de rama, filtro R-L previo enlace DC, DC-Link, carga R para estimación de potencia y box con celdas de rama	135
Fig. A.6 Zoom a MMC rectificador trifásico, red AC, filtro AC, inductancias de rama y box con celdas de rama	135
Fig. A.7 Esquema de control implementado en SIMULINK para MMC rectificador trifásico	136
Fig. A.8 Convertidor etapa rectificadora.....	136
Fig. A.9 Conexión módulos para formar una rama del MMC	136
Fig. A.10 Convertidor etapa inversora	137
Fig. A.11 Esquema de control implementado para convertidor trifásico.....	137
Fig. A.12 MMC inversor bifásico implementado en Simulink.....	139

Fig. A.13 Zoom a MMC inversor bifásico, fuente DC, capacitor fase C, inductancias de rama, módulos MMSPC contenidos en un box por cada rama	139
Fig. A.14 Zoom a MMC inversor bifásico, inductancias de rama, carga R-L, red AC y módulos MMSPC contenidos en un box por cada rama	140
Fig. A.15 Esquema de control implementado en SIMULINK para MMC inversor bifásico	140
Fig. A.16 MMC rectificador bifásico implementado en Simulink	141
Fig. A.17 Zoom a MMC rectificador bifásico, red AC, filtro AC, inductancias de rama y módulos MMSPC contenidos en un box por cada rama	141
Fig. A.18 Zoom a MMC rectificador bifásico, fase C reemplazada por condensadores, filtro previo etapa DC, DC-Link y resistencia.....	142
Fig. A.19 Esquema de control implementado en SIMULINK para MMC rectificador bifásico	142
Fig. A.20 Convertidor bifásico etapa rectificadora	143
Fig. A.21 Convertidor bifásico etapa inversora	143
Fig. A.22 Esquema de control implementado para convertidor bifásico	144

Nomenclatura

V_s	: voltaje barra generador.
V_r	: voltaje barra carga.
V_x	: caída de tensión en la reactancia de la línea igual a X.
V_R	: caída de tensión en la resistencia de la línea igual a R.
I	: corriente a través de la línea.
P_s	: potencia activa enviada desde el extremo emisor.
Q_r	: demanda de potencia reactiva en el extremo receptor.
s	: barra emisora.
r	: barra receptora.
$V_{s'}$	: voltaje barra UPFC.
$V_{s's}$	: voltaje insertado por el transformador serie a la línea.
δ_s	: ángulo del fasor de voltaje V_s .
δ_r	: ángulo del fasor de voltaje V_r .
β	: ángulo del fasor de voltaje insertado $V_{s's}$.
m_{ap}	: índice de modulación fase A, ramas positivas.
m_{bp}	: índice de modulación fase B, ramas positivas.
m_{cp}	: índice de modulación fase C, ramas positivas.
m_{an}	: índice de modulación fase A, ramas negativas.
m_{bn}	: índice de modulación fase B, ramas negativas.
m_{cn}	: índice de modulación fase C, ramas negativas.
m_s	: índice de modulación DC.
m_a	: índice de modulación AC.
m_{cc}	: índice de modulación corriente circulante.
l	: número de módulos conectados en serie.

Abreviaciones

Mayúsculas

L.A.	: lazo abierto.
L.C.	: lazo cerrado.
L.D.	: lazo directo.
L.I.T.	: lineal invariante en el tiempo.
S.P.I.	: semi-plano izquierdo.
S.P.D.	: semi-plano derecho.
F. de T.	: función de transferencia.
PLL	: phase-locked loop (lazo de seguimiento de fase).
PWM	: modulación por anchura de impulso.
G.S.	: generador síncrono.
ERNC	: energía renovables no convencionales.
SEP	: sistemas eléctricos de potencia.
FACTS	: sistemas flexibles de corriente alterna.
UPFC	: controlador unificado de flujos de potencia.
VSC	: convertidor fuente de tensión.
MMC	: convertidor modular multinivel.
NPC	: inversor con fijación de punto neutro.
MMSPC	: convertidor multinivel modular serie paralelo.
IGBT	: transistor bipolar de puerta aislada.
GTO	: tiristor desactivado por compuerta.
EPRI	: electric power research institute (instituto de investigación de energía eléctrica).
AEP	: american electric power (energía eléctrica estadounidense).
SSSC	: compensadores estáticos síncronos serie.
IPFC	: controlador de flujo de potencia interlíneas.
TCSC	: capacitor serie controlador por tiristores.
TSSC	: capacitor serie encendido por tiristores.
TCSR	: reactor serie controlado por tiristores.
TSSR	: reactor serie encendido por tiristores.
STATCOM	: compensadores estáticos síncronos.
SSG	: generador estático síncrono.
BESS	: sistema de almacenaje de energía en baterías.
SMES	: almacenaje de energía en superconductores magnéticos.
SVC	: compensador estáticos de reactivos.
TCR	: reactor controlado por tiristores.
TSR	: reactor encendido por tiristores.
TSC	: capacitor serie controlador por tiristores.
SVG	: generador estático por tiristores.
SVS	: sistema estático de VARs.
TCBR	: resistor de freno controlado por tiristores.
TCPST	: transformador cambiador de fase controlado por tiristores.
TCPAR	: regulador de ángulo de fase controlado por tiristores.
IPC	: controlador de potencia de interfase.
DC	: direct current (corriente directa).

AC : altern current (corriente alterna).

Minúsculas

c.i. : condiciones iniciales.

Capítulo 1. Introducción

1.1. Introducción General

El cambio climático se refiere a variaciones a largo plazo de las temperaturas y patrones climáticos. Estos cambios pueden ser naturales o producidos por el ser humano. Desde el siglo XIX, las actividades humanas han sido el principal motor del cambio climático, debido principalmente a la quema de combustibles fósiles como el carbón, petróleo y el gas que liberan dióxido de carbono y otros gases de efecto invernadero. Para solventar los problemas que acarrea el cambio climático, desde el punto de vista del sector energético, el Ministerio de Energía desarrolla políticas de estado donde se asientan los objetivos que se deben satisfacer para cumplir con los compromisos nacionales e internacionales. En cuanto a políticas de estado, a nivel nacional se tiene la “Energía 2050, hacia una energía sustentable e inclusiva para Chile” que mediante sus 4 pilares busca redefinir el futuro energético del país [21]. A nivel internacional Chile ha comprometido esfuerzos a través de la “Estrategia de Descarbonización: Retiro y/o Reconversión de Unidades a Carbón” donde se establecen las bases para el proceso de descarbonización de la matriz energética [22].

Para cumplir con las políticas de estado, se ha planificado el retiro programado de la generación a carbón de la matriz eléctrica para incentivar la inclusión de las ERNC. Actualmente las energía renovables, en cuanto a capacidad instalada, representan el 37.1 % del total de la matriz energética donde la energía solar representa un 21%, la energía eólica representa un 13% y el porcentaje restante está asociado a otras ERNC [24]. Sin embargo, la fomentada inclusión de ERNC y la desconexión programada de centrales termoeléctricas, que funcionan con generadores síncronos, acarrea desafíos importantes desde el punto de vista de la estabilidad del sistema, por ejemplo, la estabilidad del ángulo, de frecuencia y de voltaje en la red eléctrica [23]. Los convertidores basados en electrónica de potencia son una solución factible para mantener estabilizada la red y estos se agrupan en la categoría de FACTS, convertidores capaces de controlar el flujo de potencia o variar características de la red aportando estabilidad a esta misma [5].

La academia ha entregado diversas soluciones a esta problemática como la inercial virtual, el desarrollo de FACTS como el STATCOM, etc, y en este trabajo también se propone una solución que aporte estabilidad. Se plantea la simulación y análisis de un convertidor bifásico capaz de controlar de forma desacoplada potencia activa y reactiva en sus terminales (operación back to back), para luego como trabajo futuro, implementarlo como UPFC.

Notar que un UPFC posee lazos de control internos propios de cada convertidor que lo compone y lazos de control externos asociados a la red eléctrica ya que las referencias de potencia no son arbitrarias y vienen de un lazo de control externo, pero esta evaluación queda fuera del alcance de este trabajo. Se busca validar de forma simulada un convertidor MMC bifásico como propuesta de FACTS.

El convertidor bifásico es un convertidor capaz de controlar tanto la potencia activa y reactiva de forma desacoplada, pero con el desafío de operar este convertidor con solo 2 fases, evaluando así su controlabilidad frente a cambios de referencia en el esquema de control del propio convertidor. A nivel de transmisión, el desarrollo de un convertidor bifásico como FACTS para operación futura como UPFC bifásico es de interés ya que, en base a lo que se puede encontrar a nivel industrial, estos convertidores están conformados por un gran número de módulos en sus ramas lo que implica complejos circuitos de control, reducir una fase asegurando la estabilidad y respuesta del convertidor sería una propuesta ventajosa a desarrollar.

1.2. Trabajos Previos

Para abarcar el tema propuesto, la revisión bibliográfica y recopilación de información se organiza en sistemas flexibles de transmisión de corriente alterna (FACTS), controlador unificado de flujos de potencia (UPFC), convertidor modular multinivel (MMC) y topologías bifásicas. Las referencias se obtienen de publicaciones de la IEEE, información disponible de empresas asociadas al tema de investigación y libros, artículos e informes técnicos.

1.2.1 Sistemas Flexibles de Transmisión de Corriente Alterna (FACTS)

- ♣ T. U. Okeke and R. G. Zaher, "Flexible AC Transmission Systems (FACTS)," *2013 International Conference on New Concepts in Smart Cities: Fostering Public and Private Alliances (SmartMILE)*, Gijon, Spain, 2013, pp. 1-4, doi: 10.1109/SmartMILE.2013.6708208.

En este trabajo se definen los dispositivos FACTS como convertidores basados en electrónica de potencia que ayudan a aumentar la capacidad de transmisión, mejorar la estabilidad y el comportamiento dinámico del sistema garantizando una mejor calidad de energía. Por otro lado, se define también los beneficios de los FACTS para con la red eléctrica como el control dinámico de tensión, mayor capacidad y estabilidad en la transmisión de energía y facilitación de la conexión de generación renovable a la red.

- ♣ N. Acharya, A. Sode-Yome and N. Mithulananthan, "Facts about Flexible AC Transmission Systems (FACTS) Controllers: Practical Installations and Benefits", in AUPEC conference, 2005, pp- 1-6.

En esta publicación se presentan varios hechos relacionados con el desarrollo histórico e implementación de FACTS tales como el convertidor TCSC (se mencionan 7 instalaciones desarrolladas desde 1992 a 2004), STATCOM (se mencionan 6 instalaciones desarrolladas desde 1991 a 2003), SSSC y UPFC. Por otro lado, se detallan las aplicaciones de los FACTS para abordar problemas en los tres estados del sistema de potencia, transitorio, estacionario y estacionario postransitorio. De forma más detallada se describe la aplicación de estos convertidores para control de tensión y potencia reactiva, equilibrio y control del flujo de potencia, aplicaciones dinámicas, amortiguación de oscilaciones, mejorar de la estabilidad transitoria y control dinámico de tensión en la red.

- ♣ Francisco D. Pérez. A, "Sistemas de transmisión flexible en corriente alterna", Universidad Tecnológica de Panamá, Panamá, 2013.

En esta trabajo se describe el concepto de FACTS. Se hace una descripción detallada de los distintos tipos de FACTS clasificándolos en dos grandes grupos, FACTS derivados de la aplicación de conmutadores electrónicos a equipos tradicionales y FACTS basados en la aplicación de convertidores. En base a lo anterior el autor clasifica los FACTS como compensadores en serie, compensadores en paralelo, compensadores serie-serie y compensadores serie-paralelo. Por otro lado, se describen, de forma general, las ventajas de estos controladores tales como control del flujo de potencia, aumento de la capacidad de carga de las líneas, entre otras.

1.2.2 Controlador Unificado de Flujos de Potencia (UPFC)

- ♣ Mircea Eremia, Chen-Ching Liu and Abdel-Aty Edris, *Advanced Solutions in Power Systems: HVDC, FACTS, and Artificial Intelligence*, First Edition, John Wiley & Sons, Inc, 2016, pp. 559-628.

En este libro se presenta información sobre los medios clásicos y las nuevas tendencias en la aplicación de inteligencia artificial y electrónica de potencia en la operación y el control del sistema de potencia. En particular, el capítulo 10 de este escrito aborda el concepto de UPFC indicando su

topología, modelo matemático, modos de operación (compensador capacitivo, desfasador y compensador en derivación) y esquemas de control para el convertidor. En cuanto a los esquemas de control, se detalla de forma clara que el UPFC posee lazos de control internos propios de cada convertidor y lazos de control externos asociados a la red eléctrica y los cambios que pueden ocurrir en ella. Por otro lado, se presentan instalaciones llevadas a la vida real y sus respectivas validaciones.

- ♣ K. R. Padiyar and A. M. Kulkarni, "Control design and simulation of unified power flow controller," in *IEEE Transactions on Power Delivery*, vol. 13, no. 4, pp. 1348-1354, Oct. 1998, doi: 10.1109/61.714507.

En este trabajo se presenta un UPFC compuesto por dos convertidores fuente de voltaje (VSC) para el control de potencias en una línea de transmisión. Se presentan las estrategias de control del UPFC tal que el flujo de potencia activa y reactiva de línea se controla de forma independiente inyectando tensión en serie, con magnitud y ángulos adecuados, hacia un punto de conexión en la línea. Por otro lado, se desarrolla el modelo matemático para el control de la potencia, voltaje y corriente de la respectiva topología presentada en el trabajo además de su implementación con controladores PI. Se presenta además un caso de estudio con simulaciones y análisis de resultado.

- ♣ Kunal Sharma, Dr. Christian Pfeifer and German Kuhn, "UPFC PLUS", Siemens Energy, USA.

En este artículo se presenta el UPFC PLUS, controlador de potencia activa y reactiva desarrollado por Siemens Energy. La empresa menciona que hay 3 desafíos a enfrentar producto de una red eléctrica heredada desafíos como descarbonización, descentralización y desregulación. Por otro lado, se menciona que la demanda de energía está creciendo significativamente y que el panorama de generación en los distintos países está cambiando, sustituyéndose la energía fósil y nuclear por energías renovables. Se presenta además la topología del UPFC PLUS el cual se basa en la arquitectura modular multinivel (MMC) a partir de convertidores fuente de tensión (VSC), convertidor back to back, transformador en serie que inyecta voltaje en la línea de transmisión y transformador en paralelo para el control de la potencia reactiva.

- ♣ A. Edris, A. S. Mehraban, M. Rahman, L. Gyugyi, S. Arabi and T. Reitman, "Controlling the flow of real and reactive power," in *IEEE Computer Applications in Power*, vol. 11, no. 1, pp.

20-25, Jan. 1998, doi: 10.1109/67.648493.

En esta publicación se presenta el UPFC desde distintas aristas. En primer lugar, se abordan los principios básicos del UPFC como su topología la cual consiste en dos inversores back to back, conectados a un transformador en serie y paralelo que a su vez se conectan con una línea de transmisión. En segundo lugar, se aborda la flexibilidad funcional del convertidor tal que el UPFC puede cumplir tres funciones básicas de compensación a nivel de transmisión como el control del ángulo de fase y las compensaciones de potencia reactiva en derivación y en serie. Estas compensaciones las logra mediante el control de la magnitud y el ángulo de fase del voltaje inyectado en serie con la línea. En tercer lugar, se abordan los esquemas de control implementados para el UPFC y se analiza una aplicación llevada a la vida real en la subestación Inez de American Electric Power (AEP).

- ♣ R. Adapa, L. Nilsson, R. Andersen and Yi Yang, *Flexible AC Transmission Systems FACTS*, 1st ed, Springer Nature Switzerland AG 2020, pp. 299-351.

En esta publicación se indica que los FACTS se utilizan para mejorar las redes de alimentación de AC, al proporcionar un control rápido de los flujos de energía y el voltaje de AC en magnitud y fase. Este trabajo también aborda las características de los sistemas de AC, control de red AC por medios convencionales y por medio de controladores FACTS, por otro lado, se describe algunos convertidores FACTS como SVCs, STATCOM, TCSC y el UPFC. La ventaja de esta publicación es que dedica un capítulo exclusivo asociada a implementaciones efectuadas en la vida real respecto del UPFC y otros FACTS además de un capítulo donde se trata la evolución de las topologías UPFC desde sus inicios donde se usaban tiristores como semiconductor hasta la implementación de IGBT.

1.2.3 Convertidor Modular Multinivel (MMC)

- ♣ R. Lizana, C. Castillo, M. A. Perez and J. Rodriguez, "Capacitor voltage balance of MMC converters in bidirectional power flow operation," *IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society*, Montreal, QC, Canada, 2012, pp. 4935-4940, doi: 10.1109/IECON.2012.6389573.

En este trabajo se presenta la topología y el modelado de un convertidor modular multinivel en cascada (MMC). La publicación aborda las estrategias de control del convertidor para la corriente de entrada, corriente de salida, corriente circulante y voltaje en el DC-Link, donde además se presta

especial atención al control del voltaje interno de cada celda. Por otro lado, se analiza los resultados de la implementación del modelo, con sus respectivos controles, para distintos escenarios. Esta publicación es clave ya que de ella se rescatan los modelos matemáticos a utilizar dentro de este trabajo.

- ♣ A. Dekka, B. Wu, R. L. Fuentes, M. Perez and N. R. Zargari, "Evolution of Topologies, Modeling, Control Schemes, and Applications of Modular Multilevel Converters," in *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 5, no. 4, pp. 1631-1656, Dec. 2017, doi: 10.1109/JESTPE.2017.2742938.

En esta publicación se presenta la topología y el modelado de convertidores multinivel, a lo largo de los años con todos los desafíos técnicos que estos implican. Se mencionan las ventajas del MMC tales como modularidad, escalabilidad de voltaje y potencia, tolerancia a fallas y operación sin transformador. Por otro lado, se hace énfasis al diseño del MMC el cual, dependiendo de la aplicación, se escogen distintos tipos de módulos que conformen las ramas como por ejemplo half-bridge, full-bridge, cascaded half-bridge, neutral-point clamped, active neutral-point clamped, neutral-point piloted, flying capacitor y clamp double submodule. Dentro del trabajo también se abordan los modelos matemáticos del MMC centrados en la corriente de entrada, corriente de salida, la corriente circulante y la corriente de modo común. Estos modelos se caracterizan por ser simples y factibles para analizar el comportamiento dinámico del convertidor.

- ♣ M. A. Pérez, R. Lizana F. and J. Rodríguez, "Decoupled current control of modular multilevel converter for HVDC applications," *2012 IEEE International Symposium on Industrial Electronics*, Hangzhou, China, 2012, pp. 1979-1984, doi: 10.1109/ISIE.2012.6237396.

En este trabajo se presenta la topología y el modelado de un convertidor modular multinivel (MMC) el cual trabaja con módulos del tipo puente H. En primera instancia el artículo propone un control desacoplado de la corriente de entrada, corriente de salida, corriente circulante y voltaje promedio del DC-Link. Para ello se presentan los modelos matemáticos asociados a cada variable mencionada y las estrategias de control a través de controladores PI. El trabajo también aborda simulaciones evaluando al MMC en régimen permanente y su respuesta frente a impactos de carga, lo anterior se respalda con gráficas de las variables de interés del MMC como son la corriente de entrada, el voltaje interno en los capacitores, la potencia de salida y la corriente circulante.

♣ Z. Li, R. Lizana F., S. Sha, Z. Yu, A. V. Peterchev and S. M. Goetz, "Module Implementation and Modulation Strategy for Sensorless Balancing in Modular Multilevel Converters," in *IEEE Transactions on Power Electronics*, vol. 34, no. 9, pp. 8405-8416, Sept. 2019, doi: 10.1109/TPEL.2018.2886147.

En esta publicación se presenta la implementación de módulos serie/paralelo y estrategia de modulación para balanceo sin sensores o complejos circuitos de control en convertidores modulares multinivel agregando nuevos modos de operación para el MMC. Se presentan las ventajas de los módulos MMSPC respecto de topologías clásicas como half-bridge o full-bridge destacando el equilibrio interno de los módulos sin la necesidad de complejos esquemas de control y menores pérdidas de los semiconductores. Se presenta al detalle el cómo generar el algoritmo de conmutación para los semiconductores mediante modulación PS-PWM a fin de obtener los estados de conmutación como serie (+/-), paralelo (+/-) y bypass (+/-). Toda la teoría mencionada se respalda con resultados experimentales y de simulación.

1.2.4 Topologías Bifásicas

♣ M. B. de Rossiter Correa, C. B. Jacobina, E. R. C. da Silva and A. M. N. Lima, "A General PWM Strategy for Four-Switch Three-Phase Inverters," in *IEEE Transactions on Power Electronics*, vol. 21, no. 6, pp. 1618-1627, Nov. 2006, doi: 10.1109/TPEL.2006.882964.

En este trabajo se presenta la topología asociada a un inversor bifásico donde se mantiene 2 fases con semiconductores y una tercera fase (fase C) se reemplaza por condensadores. Se desarrolla un método general de modulación de anchura de pulso (PWM) para el control del convertidor mediante modulación de vector espacial e incluye una versión escalar de este. Para llegar a las fórmulas de transformación de coordenadas usadas para el desarrollo del convertidor, los autores sintetizan un vector de voltaje referencia mediante Space Vector PWM que posteriormente transforman a componentes $\alpha\beta 0$. Aclarado lo anterior se presenta una versión escalar del vector sintetizado tal que se puede implementar en un esquema de control y además se presentan fórmulas para abordar eventuales desbalances para la fase C. Por otro lado, se presentan resultados y viabilidad de la implementación propuesta.

♣ Gi-Taek Kim and T. A. Lipo, "VSI-PWM rectifier/inverter system with a reduced switch count," *IAS '95. Conference Record of the 1995 IEEE Industry Applications Conference*

Thirtieth IAS Annual Meeting, Orlando, FL, USA, 1995, pp. 2327-2332 vol.3, doi: 10.1109/IAS.1995.530598.

En este artículo se propone una estructura de rectificador e inversor VSI-PWM trifásico a trifásico con ocho interruptores donde se mantiene 2 fases con semiconductores y una tercera fase (fase C) se reemplaza por condensadores. Además, se describe la viabilidad y las limitaciones operativas del convertidor propuesto. Se deriva además un modelo matemático mediante técnicas de modulación y se presentan resultados experimentales

1.2.5 Políticas de estado, generación renovable y estabilidad del sistema

- ♣ “Energía 2050, hacia una energía sustentable e inclusiva para Chile”, Comité Consultivo de Energía 2050, 2015.

En este documento se presenta la hoja de ruta 2050 elaborada por el comité consultivo de energía 2050, en el marco del proceso de planificación participativa de la política energética de largo plazo liderado por el Ministerio de Energía. El documento se divide en 4 grandes tópicos como la visión global, visiones sectoriales (sector de generación, almacenamiento, transporte y distribución de electricidad y combustible) y criterios transversales (sustentabilidad ambiental, servicios ecosistémicos, ordenamiento territorial, planificación urbana, descentralización, innovación y desarrollo productivo), brechas y ejes estratégicos (brechas en sectores de generación, producción, transporte, distribución de electricidad y combustibles) y lineamientos estratégicos. Energía 2050 busca entregar una visión compartida para el desarrollo futuro del sector de energía con la validación social, política y técnica requerida.

- ♣ “Estrategia de Descarbonización: Retiro y/o Reconversión de Unidades a Carbón”, División Ambiental de Prospectiva y Análisis de Impacto Regulatorio del Ministerio de Energía, 2020.

En este documento se presenta la estrategia de descarbonización de la matriz energética del país que incluye principalmente a los sectores de electricidad, transporte, industria, minería y hogares. Se aborda el proceso asociado al retiro programado de centrales termoeléctricas a carbón en Chile a través de un esquema general de acción dividido en 3 etapas y se analizan los efectos e impactos que trae consigo el retiro de carbón de la matriz eléctrica como por ejemplo los impactos en salud y calidad de aire, experiencia internacional, impacto en el sistema eléctrico, variables ambientales, alternativas tecnológicas e impactos económicos y sociales. Se detalla de forma clara la ubicación de centrales de

generación termoeléctrica a carbón además de cuál ha sido el real peso de estas centrales en el sistema eléctrico nacional desde 2015 a 2017.

♣ V. Vittal, D. McCalley, *Power System Control and Stability*, 3ra ed, Willey.

En este libro se presentan temas como la estabilidad del sistema de potencia, respuesta del sistema ante perturbaciones, rendimiento dinámico del sistema frente a fallas, respuesta de los generadores síncronos para balance de voltaje y frecuencia de red a través de sus lazos internos de control como el gobernador y AVR e impacto de las energías renovables. Por otro lado, el documento aborda temáticas como la planificación del sistema de energía, los problemas operativos de control, modelado y simulación del modelo de máquina síncrona de rotor redondo, control de excitación, recursos de energía renovable como generadores de turbina eólicas y energía solar fotovoltaica, modelador de carga, inestabilidad de voltaje transitorio, modelado y presentación de 3 convertidores FACTS.

1.2.6 Discusión

A partir de la revisión bibliográfica, es claro que a medida que se avanza en políticas de estado como [22], el sistema eléctrico necesita equipos para solventar los problemas de estabilidad que acarrea la penetración de energía renovable en la matriz energética tales como estabilidad del ángulo, estabilidad de frecuencia y estabilidad de voltaje en la red eléctrica [23].

La academia y la industria han desarrollado convertidores, basados en electrónica de potencia, que entregan soporte a la red, mejoran la capacidad de control y aumentan la suficiencia de la transferencia de potencia. Son controladores beneficiosos principalmente donde el sistema de AC exhibe limitaciones de estabilidad transitorias o dinámicas [3], [4]. Estos convertidores basados en electrónica de potencia se agrupan en los FACTS y tienen múltiples aplicaciones para entregar soporte a la red que se describen en [6].

El convertidor FACTS que se analiza de forma detallada en este trabajo es el UPFC. La topología de este convertidor no es nueva y ha ido mejorando a través de la investigación con el tiempo. El primer UPFC fue puesto en marcha en la década de los años 90 en Kentucky, Estados Unidos y este consistía en dos inversores trifásicos back to back acoplados mediante un enlace DC [11]. Hacia el año 2015, la empresa NR-Electric puso en marcha un UPFC en Najing, China el cual se basa en topología MMC [12]. Por otro lado, Siemens Energy también desarrolla este convertidor y lo denomina como UPFC PLUS basado también en topología MMC [8]. Las aplicaciones del UPFC

(como compensador de potencia activa y reactiva), lazos de control (internos para los convertidores que componen la topología y externos para referenciarse a la red) y modos de operación (compensador serie, compensador paralelo y desfasador) se describen en [5].

La propuesta que se realiza en este trabajo es el análisis y simulación de un convertidor bifásico validando solo el funcionamiento de sus lazos internos desde el punto de vista de estabilidad frente a impactos de carga. La motivación de esta propuesta reside en la alta cantidad de elementos que conforman estos convertidores cuando se ponen en marcha en alta transmisión, por ejemplo, el UPFC PLUS contiene 216 celdas por rama positiva o rama negativa que componen al MMC. Si se piensa en un sistema trifásico y se considera solo un convertidor trifásico, se tiene un total de 2592 celdas, por lo tanto, la reducción de 1 fase del UPFC, manteniendo el convertidor controlado, no es menor.

El convertidor bifásico que se propone en este documento es un convertidor capaz de controlar potencia activa y reactiva de la red y consta de 2 MMC, un rectificador e inversor back to back basados en topología MMC con todas las ventajas que ello implica (alta modularidad, reducción de armónicos, corrientes con una gran calidad sinusoidal, etc) [15], [16], [17]. Por otro lado, las ramas de estos MMC se desarrollan con módulos MMSPC para mantener limitada la acción de la corriente circulante [18] y reducir lazos de control en la implementación. La conversión de un convertidor trifásico a bifásico se lleva a cabo mediante el estudio que se desarrolla en [19]. Notar que los resultados que se logren con el convertidor MMC bifásico serán la base de un futuro desarrollo de UPFC bifásico, pero esta última idea queda fuera del alcance de este trabajo.

1.3. Hipótesis de Trabajo

Se espera, a partir de topologías MMC y el uso de módulos MMSPC, desarrollar un convertidor bifásico para operación futura como UPFC. Este convertidor debe ser capaz de controlar potencia activa y reactiva de forma desacoplada en sus terminales manteniendo el balance interno del propio convertidor a partir de esquemas de control y la aplicación de módulos MMSPC.

1.3.1 Objetivo General

Validar de forma simulada la operación de un convertidor MMC bifásico, utilizando módulos tipo MMSPC, para asegurar estabilidad a la red donde se conecte.

1.3.2 Objetivos Específicos

- Análisis FACTS, UPFC y convertidores bifásicos.

- Análisis de un MMC.
- Análisis y simulación de un convertidor trifásico back to back, de forma de validar la estabilidad del sistema MMC propuesto, bajo una estrategia de control basada en controladores lineales.
- Análisis y simulación de un convertidor bifásico back to back, de forma de validar la estabilidad del sistema MMC propuesto bajo, una estrategia de control basada en controladores lineales.

1.4. Alcances y Limitaciones

El desarrollo del estudio, simulación y control del convertidor trifásico y bifásico se hace mediante el software Matlab-Simulink.

El enfoque del trabajo está centrado en la evaluación del control de potencia (lazo interno) de forma desacoplada en las terminales del convertidor y demostrar la estabilidad del convertidor bifásico como alternativa a un convertidor FACTS.

Considerando lo anterior, la compensación de potencia activa y reactiva se hace mediante cambios de referencia de las coordenadas dq contenidas dentro de los esquemas de control. Al modificar la componente d en los esquemas de control varía la amplitud de la variable controlada y al modificar la componente q en los esquemas de control varía la fase de la variable controlada. Para la implementación de los módulos MMSPC que conformaran las ramas del MMC, se escogen semiconductores del tipo IGBT ya que estos permiten el flujo bidireccional de corriente.

La implementación física del tema de tesis no está contemplada dentro de la propuesta ya que no es afín a el objetivo general y específico del tema abordado.

1.5. Temario y Metodología

La metodología de trabajo consiste en la investigación de papers para posteriormente replicar las propuesta en el software Matlab Simulink, posteriormente las simulaciones obtenidas se presentan y analizan en este documento. El temario se divide en 6 secciones, la primera sección presenta una introducción general, el análisis a los trabajos previos, hipótesis de trabajo, objetivo general y objetivos específicos. La segunda sección aborda el concepto de convertidores bifásicos, FACTS y UPFC, la tercera sección aborda el concepto de MMC y módulos MMSPC, la cuarta sección aborda el convertidor MMC trifásico, la quinta sección aborda el convertidor MMC bifásico y la sexta sección aborda las conclusiones del trabajo.

Capítulo 2. Convertidores bifásicos, FACTS y UPFC

2.1. Introducción

El objetivo de este capítulo es poder familiarizarse con los conceptos de convertidor bifásico, FACTS y UPFC.

Los convertidores bifásicos son topologías que han sido desarrolladas hace muchos años y evidencia de ellos son [19] y [20]. Los primeros convertidores de este tipo se diseñaron para aplicaciones de control de motores eléctricos, pero con el avance de las tecnologías se han vuelto más comunes en aplicaciones asociadas a electrónica de potencia tales como sistemas de alimentación eléctrica, sistemas de generación de energía, etc. A pesar de las limitaciones propias que presentan estos convertidores, tales como la reducción en la potencia de salida producto de que solo se puede generar $2/3$ del índice de modulación, resultan una inversión económica y fiable desde el punto de vista de control y respuesta del convertidor.

El CIGRE define a los FACTS como convertidores estáticos basados en electrónica de potencia utilizados en las redes de transmisión y distribución para controlar potencia activa y reactiva (flujos de potencia) en un punto común de conexión manteniendo estable la operación del sistema. En este capítulo se abordará de forma detallada el concepto de FACTS, sus clasificaciones y aplicaciones.

Por otro lado, el UPFC es un convertidor capaz de controlar la potencia activa y reactiva de la red eléctrica. La tecnología UPFC fue desarrollada a comienzos de los años 90 y ha ido evolucionado hacia nuestros días en cuanto a la cantidad de potencia que manejan los convertidores, los semiconductores a utilizar, las premisas de control, etc. En [10] se puede encontrar diversos proyectos que se han ido realizando a nivel mundial lo que implica que es una tecnología madura pero donde siempre se puede innovar.

En este capítulo se abordará los convertidores bifásicos, presentando las topologías conocidas hasta la fecha, sus resultados simulados y experimentales además de comentarios y conclusiones comprendidas de los textos de investigación. Por otro lado, se abordará el concepto de FACTS presentando sus aplicaciones y funciones además del convertidor UPFC, su principio de funcionamiento, topología clásicas y empresas que trabajar estos convertidores.

2.2. Convertidores Bifásicos

Los convertidores bifásicos han sido topologías presentadas a la academia desde el año 2000 a través de artículos científicos donde se han modelado los convertidores, desarrollado esquemas de control y mostrado resultados experimentales que han confirmado la validación de este tipo de dispositivos.

La Fig.2.1 presenta una topología de inversor bifásico desarrollado por ingenieros eléctricos de la universidad de Paraíba, Campina Grande, Brazil. La Fig.2.2 presenta una topología de rectificador e inversor bifásico desarrollado por ingenieros de la universidad de Chunchon, Korea y la universidad de Wisconsin-Madison. Ambas topologías se caracterizan por el reemplazo de semiconductores en una fase siendo sustituidos por una configuración de condensadores. Ambos convertidores mencionados anteriormente son probados para cargas tipo R-L.

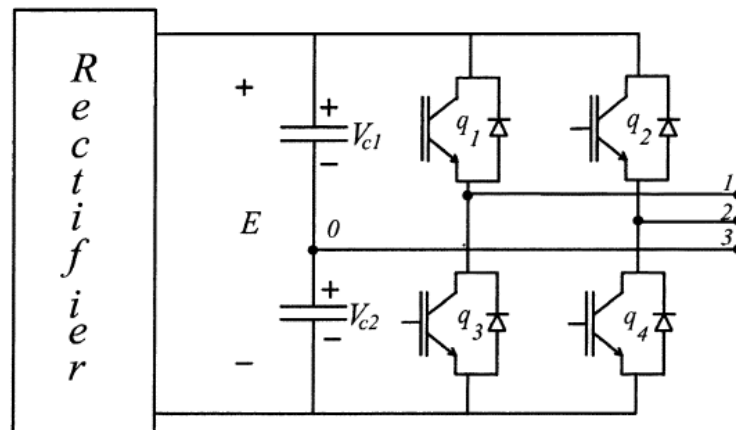


Fig. 2.1 Inversor Fuente de voltaje bifásico [19]

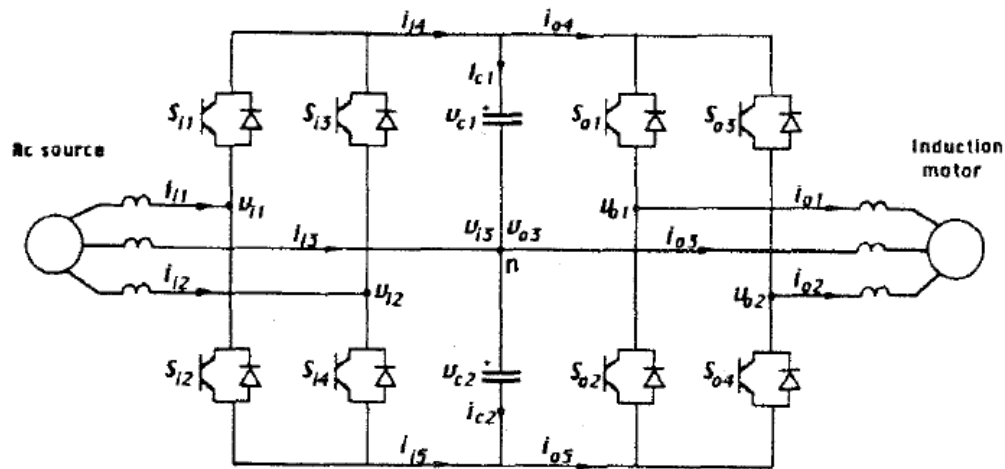


Fig. 2.2 Rectificador e inversor bifásico [20]

El inversor fuente de voltaje bifásico presentando en la Fig. 2.1 pertenece al documento “A General PWM Strategy for Four-Switch Three-Phase Inverters”. En este se proporciona un método general para el control de inversores bifásicos de 4 semiconductores a partir de modulación por anchura de impulso (PWM). De forma específica, el método se basa en la modulación vector espacial y se proporciona su versión escalar para aplicaciones de control.

A nivel de resultados, el trabajo presenta lo obtenido mediante simulación y de forma experimental para analizar el comportamiento del convertidor respecto de una carga R-L que emulará un motor. Se consideran los siguientes parámetros:

Tabla 2.1 Parámetros del convertidor bifásico Fig. 2.1

Variables	Valor
f_{red}	60 [Hz]
$f_{conmutación}$	2000 [Hz]
Semiconductor	IGBT
m	0.7
V_{DC}	600 [V]
R	10 [Ω]
L	33.3 [mH]
$C_1 = C_2$	500 [μF]

Fuente: Elaboración propia

donde,

f_{red} y $f_{conmutación}$: Frecuencia de red y frecuencia de conmutación

m : Índices de modulación

V_{DC} : Voltaje enlace DC

R, L, C_1 y C_2 : Resistencia, inductor y capacitores asociados al convertidor

La Fig. 2.3 presenta la distorsión armónica del voltaje de salida del convertidor donde se puede apreciar que a medida que incrementa el índice de modulación se reduce el THD de forma exponencial y además los resultados obtenidos experimentalmente se asemejan bastante a lo desarrollado de forma simulada en algún software. La Fig. 2.4 presenta el voltaje de la fase C, el voltaje particular de los condensadores V_{c1} y V_{c2} y corrientes de carga i_1 , i_2 e i_3 . Estos resultados en las variables mencionadas son los obtenidos de forma experimental, los resultados asociados a estas variables obtenidos mediante simulación no se han considerado ya que tienen una gran similitud con lo experimental. Notar que las

corrientes de carga tienen una gran calidad sinusoidal y se entiende que el autor no haya considerado un análisis a la distorsión armónica ya que por inspección se puede entender que están balanceadas. E corresponde al voltaje de la fase C y se puede apreciar que este tiene un valor promedio entorno a los 600 [V] y V_{c1} y V_{c2} tienen un voltaje promedio entorno a los 300 [V].

Los resultados experimentales logrados por el equipo de trabajo hacen entender que es factible el aplicar una reducción de semiconductores a un convertidor ya que es posible lograr corrientes de carga sinusoidales, balance en los condensadores y fase reemplaza además de un THD que dependerá del índice de modulación adoptado.

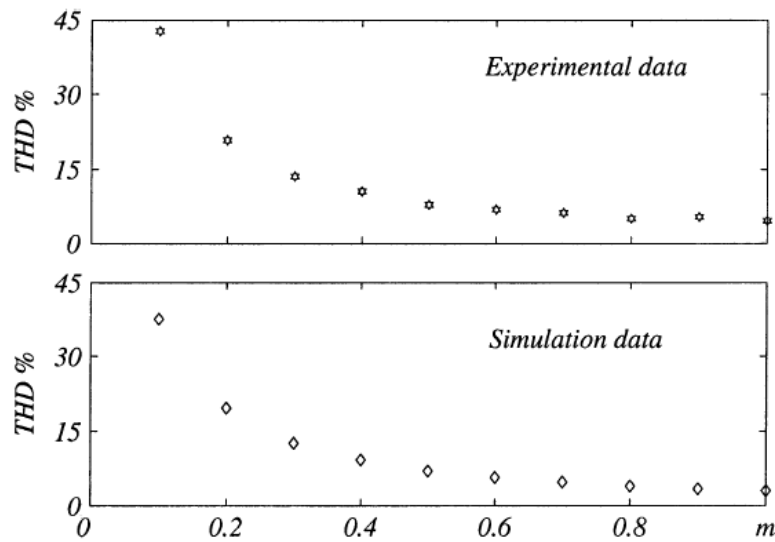


Fig. 2.3 Distorsión armónica inversor bifásico [19]

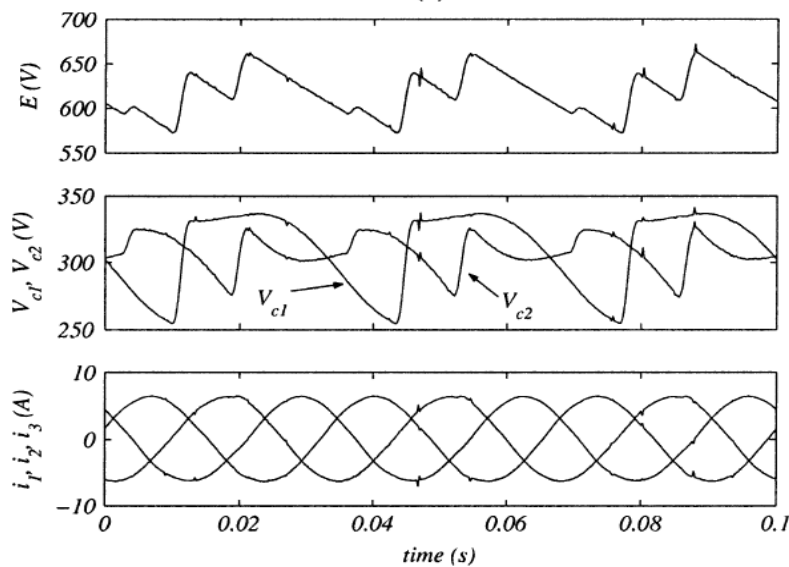


Fig. 2.4 Voltaje fase C, voltaje en los condensadores V_{c1} y V_{c2} y corrientes de carga i_1 , i_2 e i_3 [19]

El inversor fuente de voltaje bifásico presentando en la Fig. 2.2 pertenece al documento “VSI-PWM rectifier/inverter system with a reduced switch count”. En este se proporciona un método para diseñar un convertidor de 8 semiconductores para aplicaciones de variación de frecuencia a motores que tiene la capacidad de entregar corrientes de entrada sinusoidales con factor de potencia unitario y flujo de potencia bidireccional.

A nivel de resultados, el trabajo presenta lo obtenido mediante simulación y de forma experimental para analizar el comportamiento del convertidor respecto de una carga R-L que emulará un motor. Se consideran los siguientes parámetros:

Tabla 2.2 Parámetros del convertidor bifásico Fig. 2.2

Variables	Valor
Semiconductor	MOSFET
P_{motor}	2000 [W]
L	5 [mH]
$C_1 = C_2$	2000 [μF]

Fuente: Elaboración propia

donde,

P_{motor} : Potencia motor
 L, C_1 y C_2 : Inductor y capacitores asociados al convertidor

La Fig. 2.5 presenta la respuesta del DC-Link y corriente de entrada del rectificador frente a un cambio de referencia en el esquema de control donde a los 10 [ms] ocurre un cambio de referencia de 100 [V] a 160 [V]. En cuanto al voltaje del DC-Link se observa una respuesta con una dinámica de primer orden hasta llegar a su valor de referencia y la corriente de entrada presenta un peak de corriente antes de estabilizarse.

La Fig. 2.6 presenta el comportamiento de los voltajes V_{c1} y V_{c2} cuando el motor arranca a los 200 [ms]. Se puede deducir que estos voltajes fluctuaran con la frecuencia del voltaje de salida en función de los requerimientos de frecuencia que requiera el motor, sin embargo, a pesar de estas variaciones, se espera que el voltaje a lo largo de la fase reemplaza por condensadores se mantenga constante como se observa en [20].

Por otro lado, se debe tener en cuenta los efectos propios de un convertidor bifásico que, como se explica en la sección II de [20], existe un límite para el voltaje de salida del inversor hacia el motor

tal que solo se puede lograr un 86% del voltaje de salida respecto del 100% que se podría lograr con un convertidor trifásico y además se debe considerar que el voltaje en ambos capacitores del enlace DC debe ser más grande que el valor máximo de los voltajes de línea a línea de entrada y salida para poder tener un control efectivo de corriente.

Los resultados experimentales logrados por el equipo de trabajo hacen entender que es factible el aplicar una reducción de semiconductores a un convertidor ya que es posible lograr corrientes de carga y entrada sinusoidales, balance en los condensador y efectiva estrategia de control.

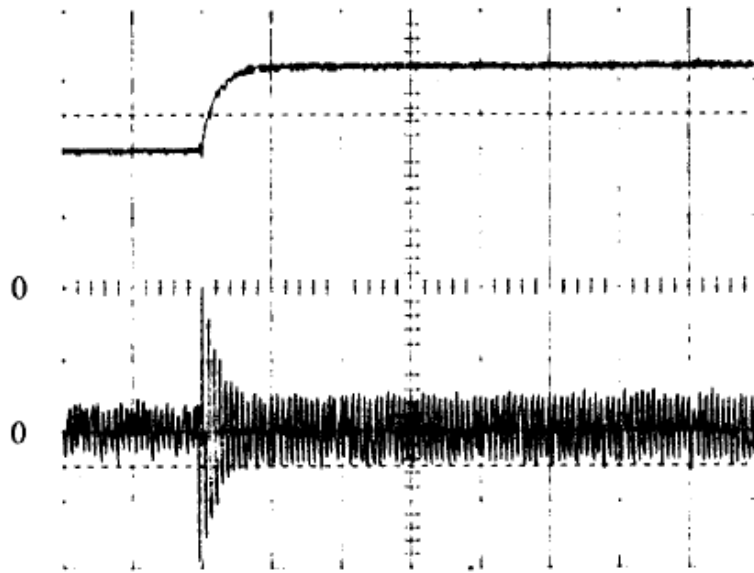


Fig. 2.5 Respuesta voltaje DC-Link correspondiente a la suma de V_{c1} y V_{c2} y corriente de entrada del rectificador [20]

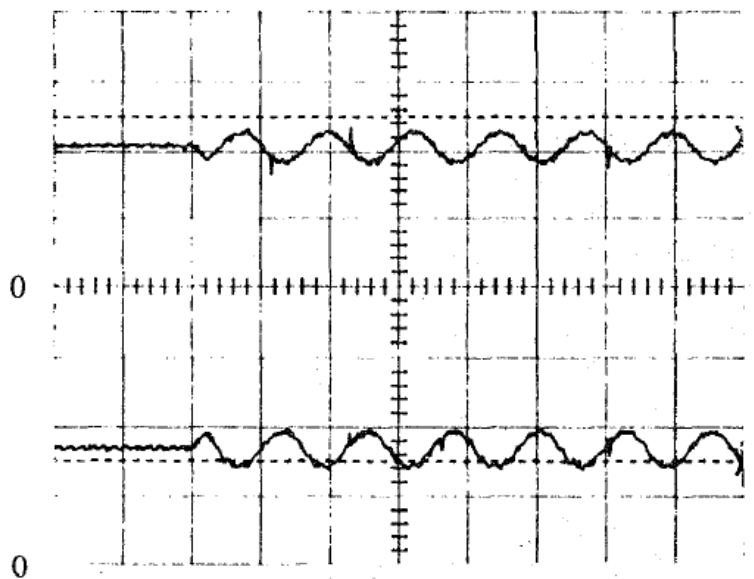


Fig. 2.6 Voltajes V_{c1} y V_{c2} cuando el motor arranca [20]

2.3. Sistemas Flexibles de Transmisión de Corriente Alterna (FACTS)

Los FACTS (Flexible AC Transmission System) son dispositivos que abarcan al conjunto de equipos con capacidad para controlar el flujo de potencia o variar características de la red, empleando semiconductores de potencia para controlar el flujo de los sistemas de corriente alterna, cuyo propósito es dar flexibilidad a la transmisión de la energía [3]. La EPRI (Electric Power Research Institute) indica que los FACTS son controladores destinados a entregar soporte a la red, mejorar la capacidad de control y aumentar la suficiencia de la transferencia de potencia, es decir, son controladores beneficiosos principalmente donde el sistema de AC exhibe limitaciones de estabilidad transitorias o dinámicas. El objetivos de los sistemas de control FACTS es poder manejar los parámetros interrelacionados que restringen los sistemas (impedancias serie y paralelo, ángulo de fase, oscilaciones a frecuencias subsíncronas) [10].

Los FACTS se clasifican en función de su aporte al sistema, así, hay dispositivos de compensación en serie, dispositivos de compensación en paralelo, derivación o “shunt” y dispositivos desfasadores.

2.3.1 Compensadores en serie

Son controladores que se conectan en serie a una línea de transmisión o distribución y se comportan como una impedancia variable (capacitor o inductor) o una fuente variable construida en base a elementos electrónicos de potencia que entreguen una señal de voltaje a frecuencia primaria, subsíncrona o a las frecuencias armónicas deseadas. Mientras la señal de voltaje esté en cuadratura con la corriente de línea, el controlador consumirá o entregará solo potencia reactiva. En cualquier otro caso se verá involucrado un manejo de potencia reactiva [3].

La compensación en serie inserta energía reactiva en la línea de transmisión generando una reducción en el ángulo de transmisión y la transferencia de energía se puede aumentar sin reducción de la estabilidad del sistema [3]. Algunos de estos FACTS son:

1. Compensadores Estáticos Síncronos Serie (SSSC).
2. Controlador de Flujo de Potencia Interlíneas (IPFC).
3. Capacitor Serie Controlado por Tiristores (TCSC).
4. Capacitor Serie Encendido por Tiristores (TSSC).
5. Reactor Serie Controlado por Tiristores (TCSR).
6. Reactor Serie Encendido por Tiristores (TSSR).

2.3.2 Compensadores en paralelo

La compensación en paralelo consiste en suministrar potencia reactiva a la línea, para aumentar la transferencia de potencia activa, manteniendo los niveles de tensión dentro de los rangos aceptables. Los compensadores en paralelo inyectan corriente en el punto de conexión. Por otro lado, el manejo de potencia activa mediante estos elementos está condicionado por los ángulos de desfase [3]. Algunos de estos FACTS son:

1. Compensadores Estáticos Síncronos (STATCOM).
2. Generador Estático Síncrono (SSG).
3. Sistema de Almacenaje de Energía en Baterías (BESS).
4. Almacenaje de Energía en Superconductores Magnéticos (SMES).
5. Compensador Estático de Reactivos (SVC).
6. Reactor Controlador por Tiristores (TCR).
7. Reactor Encendido por Tiristores (TSR).
8. Capacitor Encendido por Tiristores (TSC).
9. Generador Estático de Reactivos (SVG).
10. Sistema Estático de VARs (SVS).
11. Resistor de Freno Controlado por Tiristores (TCBR).

2.3.3 Compensadores en serie-paralelo

Estos compensadores pueden operar de dos maneras. La primera mediante una combinación de controladores serie y paralelo controlados coordinadamente y la segunda es mediante un controlador de flujo de potencia unificado el cual posee la capacidad de agregar transferencia de potencia activa entre líneas si es necesario, mediante el DC-Link [3]. Algunos de estos FACTS son:

1. Transformador Cambiador de Fase Controlado por Tiristores (TCPST).
2. Regulador de Ángulo de Fase Controlado por Tiristores (TCPAR).
3. Controlador de Potencia de Interfase (IPC).
4. Controlador de Flujo de Potencia Unificado (UPFC).

2.3.4 FACTS y sus aplicaciones

Los FACTS tienen diversas aplicaciones asociadas a la red para abordar problemas propios de esta mejorando la estabilidad transitoria, la amortiguación de oscilaciones, mejora en la estabilidad de tensión, etc [5]. Estos límites inherentes al sistema restringen la transferencia de energía, lo que

conduce a la infrautilización de los recursos de transmisión existentes. Tradicionalmente, se utilizan condensadores en serie y en derivación fijos o conmutados mecánicamente, reactores y generadores síncronos para resolver gran parte del problema. Sin embargo, existen limitaciones en cuanto al uso de los dispositivos mencionados anteriormente como el desgaste de componentes mecánicos y la lenta respuesta que estos pueden dar [2].

Lo anterior contribuyó al desarrollo de tecnología basada en electrónica de potencia y que pudiera compensar efectos negativos en el sistema donde además esto se vio impulsado por la reestructuración mundial de las empresas eléctricas, el aumento de las regulaciones ambientales y de eficiencia y la dificultad para obtener permisos y servidumbres de paso para la construcción de líneas aéreas de transmisión como se explica en [6].

Algunas aplicaciones de los FACTS son:

1. Control de voltaje y potencia reactiva, mediante el uso de controladores como SVC y STATCOM.
2. Balance y control del flujo de potencia, mediante el uso de controladores como TCSC, SSSC y UPFC.
3. Aplicaciones dinámicas, esto incluye mejora de la estabilidad transitoria, la amortiguación de oscilaciones (estabilidad dinámica) y la mejora de la estabilidad de tensión.
4. Aplicaciones en la estabilidad transitoria, estas son causadas por grandes perturbaciones ocasionadas por la desconexión de líneas de transmisión o generadores.

2.4. Controlador Unificado de Flujos de Potencia (UPFC)

El controlador unificado de flujo de potencia (UPFC) es un controlador FACTS capaz de compensar potencia activa y reactiva inyectando un voltaje de compensación de AC con magnitud y ángulo variables en serie con la línea controlando así, de forma independiente, los componentes activos y reactivos de la corriente de línea.

El UPFC fue propuesto por L. Gyugyi en “The unified power Flow controller a new approach for transmisión control” en el año 1992. La característica más importante del UPFC es que puede controlar rápida y simultáneamente todos los parámetros que afectan el flujo de energía en el circuito al que está conectado (es decir, voltaje, impedancia y ángulo de fase). La Fig. 2.7 muestra la topología clásica del UPFC.

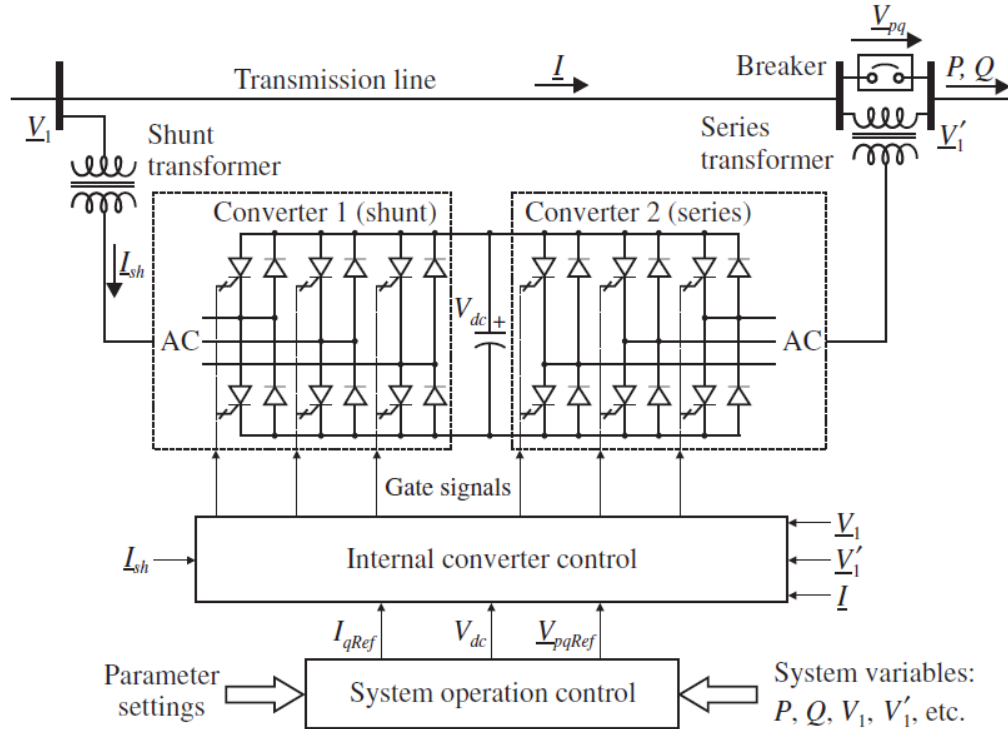


Fig. 2.7 Topología general del UPFC [4]

2.4.1 Principio de funcionamiento del UPFC

Para entender la operación del UPFC se debe tener claro cuáles son las variables que afectan los flujos de energía en una línea de transmisión. La Fig. 2.8 muestra una línea de transmisión corta (se ignora la impedancia de derivación capacitiva entre los conductores y tierra y entre los propios conductores).



Fig. 2.8 Línea de transmisión simple [10]

donde,

V_s : voltaje barra generador. Fasor de voltaje del extremo de envío cuya amplitud es igual a V_s con un ángulo igual a δ_s .

V_r : voltaje barra carga. Fasor de voltaje del extremo receptor cuya amplitud es igual a V_r con un ángulo igual a δ_r .

V_x : caída de tensión en la reactancia de la línea igual a X .

V_r : caída de tensión en la resistencia de la línea igual a R

I : corriente a través de la línea.

P_s : potencia activa enviada desde el extremo emisor.

Q_s : demanda de potencia reactiva en el extremo emisor.

P_r : potencia activa recibida en el extremo receptor.

Q_r : demanda de potencia reactiva en el extremo receptor.

s : barra emisora.

r : barra receptora.

De la teoría de SEP, las ecuaciones de potencia activa y reactiva que modelan la topología de la Fig. 2.8 son:

$$P_s = \frac{RV_s^2}{R^2 + X^2} + \frac{V_s V_r}{R^2 + X^2} [-R \cos(\delta_s - \delta_r) + X \sin(\delta_s - \delta_r)] \quad (2.1)$$

$$Q_s = \frac{XV_s^2}{R^2 + X^2} + \frac{V_s V_r}{R^2 + X^2} [-R \sin(\delta_s - \delta_r) - X \cos(\delta_s - \delta_r)] \quad (2.2)$$

$$P_r = -\frac{RV_r^2}{R^2 + X^2} + \frac{V_s V_r}{R^2 + X^2} [R \cos(\delta_s - \delta_r) + X \sin(\delta_s - \delta_r)] \quad (2.3)$$

$$Q_r = -\frac{XV_r^2}{R^2 + X^2} + \frac{V_s V_r}{R^2 + X^2} [-R \sin(\delta_s - \delta_r) + X \cos(\delta_s - \delta_r)] \quad (2.4)$$

La resistencia de los conductores en líneas de transmisión de alta tensión es típicamente baja y se suele despreciar, así las ecuaciones (2.1), (2.2), (2.3) y (2.4) se reescriben como:

$$P_s = P_r = \frac{V_s V_r}{X} \sin(\delta_s - \delta_r) = \frac{V_s V_r}{X} \sin(\delta_{sr}) \quad (2.5)$$

$$Q_s = Q_r = \frac{V^2}{X} (1 - \cos \delta_{sr}) \quad (2.6)$$

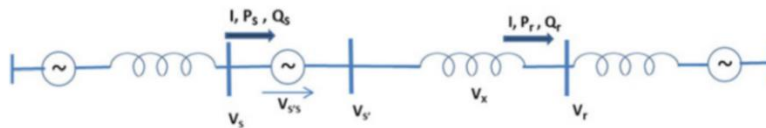


Fig. 2.9 Línea de transmisión simple con inyección de tensión en serie [10]

A partir de (2.5) y (2.6) el flujo de energía en una línea de transmisión de AC depende de:

1. La impedancia de la línea.
2. Las magnitudes de los voltajes de los extremos de envío y recepción.
3. Ángulo de fase entre estos voltajes.

Un UPFC generalmente se conecta al extremo de una línea, examinando esto, se vuelve a considerar una línea corta, de alta tensión y robusta como se muestra en la Fig. 2.9 (la resistencia de línea se puede despreciar y además el voltaje inyectado por el UPFC no se ve afectado por la corriente de línea, si el UPFC se inserta en algún punto distante de la terminación de la línea se debe tener en cuenta que habrá influencia de la componente reactiva en el voltaje inyectado).

El devanado en serie, enlazado con el transformador serie conectado a la salida del convertidor dos de la Fig. 2.7 insertará un voltaje, $V_{s's}$, en serie con la línea. Notar que se tiene el voltaje de la barra V_s y el UPFC inyecta un voltaje $V_{s's}$ que finalmente es el voltaje que ve la red y que se representa en la barra $V_{s'}$. El voltaje que se inserta con la línea es un fasor de voltaje con la amplitud $V_{s's}$ y un ángulo de fase de $\delta_s + \beta$ (denotado como $\angle(\delta_s + \beta)$), donde β es el ángulo del voltaje inyectado como se muestra en la Fig. 2.10.

donde,

$V_{s'}$: voltaje barra UPFC.

$V_{s's}$: voltaje insertado por el transformador serie a la línea.

δ_s : ángulo del fasor de voltaje V_s .

δ_r : ángulo del fasor de voltaje V_r .

β : ángulo del fasor de voltaje insertado $V_{s's}$.

Respecto de la operación del UPFC notar que:

1. El UPFC tiene tres parámetros controlables, la magnitud del voltaje inyectado, el ángulo de fase inyectado y la componente reactiva que fluye a través del convertidor en paralelo.
2. $V_{s'}$ es el voltaje de la barra post UPFC y que se obtiene como $V_{s'} = V_{s's} + V_s$. Este voltaje es el que interactúa con la carga.
3. El voltaje insertado $V_{s's} = V_{s'} - V_s$ es controlable. La magnitud $V_{s's}$ puede variar desde cero y un valor máximo y la fase β en cualquier ángulo entre 0 y 360°. Este voltaje modifica la magnitud y el ángulo de fase de la tensión de línea independientemente de la corriente de está, así, la cantidad de flujos de potencia activa y reactiva en la línea. Cuando $V_{s's}$ está en fase con V_s habrá intercambios en los flujos de potencia activa y

reactiva. Si $V_{s's}$ está en cuadratura con la corriente de línea, solo fluye potencia reactiva del convertidor 2.

4. Para esta aplicación de UPFC el convertidor 1 en paralelo de la Fig. 2.7 cumple la función de mantener balanceado el voltaje en el DC-Link (también puede absorber o inyectar potencia reactiva con la línea si es necesario). Por otro lado, el convertidor 2 en serie de la Fig. 2.7, mediante la inyección de un voltaje serie con la línea, compensa las demandas de potencia activa y reactiva. La potencia activa la obtiene del DC-Link controlado y balanceado por el convertidor 1 y la potencia reactiva depende del voltaje insertado, esto es, si el voltaje está en fase o desfasado con la corriente de línea, el convertidor generará o absorberá potencia reactiva

Las ecuaciones de flujo de potencia presentadas en (2.5) y (2.6) deben ser modificadas por la inserción del UPFC, estas se reescriben como (aplicables para una línea relativamente corta):

$$P_{s'} = P_r = \frac{V_{s'} V_r}{X} \sin(\delta') \quad (2.7)$$

$$Q_{s'} = \frac{V_{s'} V_r}{X} \left\{ \frac{V_{s'}}{V_r} - \cos(\delta') \right\} \quad (2.8)$$

$$Q_r = \frac{V_{s'} V_r}{X} \left\{ \cos(\delta') - \frac{V_r}{V_{s'}} \right\} \quad (2.9)$$

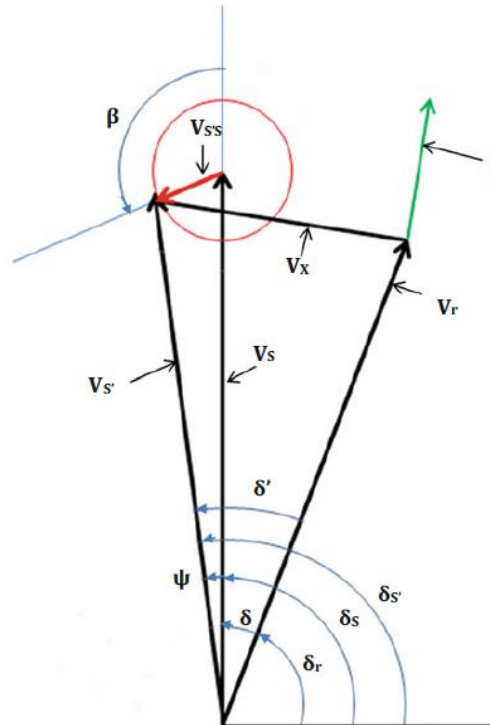


Fig. 2.10 Diagrama fasorial de operación de un UPFC [10]

Donde $\delta' = \delta_{s'} - \delta_r$. Las ecuaciones (2.7) y (2.9) sugieren que el UPFC modifica la tensión que se envía desde la barra emisora hasta el receptor generando una nueva barra de voltaje denominada como $V_{s'}$, el cual se puede redefinir como:

$$V_{s'} = \sqrt{V_s^2 + V_{s's}^2 - 2V_s V_{s's} \cos(\psi)} = \sqrt{V_s^2 + V_{s's}^2 + 2V_s V_{s's} \cos(\beta)} \quad (2.10)$$

El voltaje de la barra $V_{s'}$ se define como $V_{s'} = V_{s's} + V_s$ o también:

$$V_{s'} \angle \psi = V_s + V_{s's} \angle \beta \quad (2.11)$$

donde el ángulo de fase ψ se define como $\psi = \delta' - \delta = \delta'_s - \delta_s$. Finalmente la magnitud $V_{s's}$ y el ángulo β del voltaje en serie inyectado vienen dados por:

$$V_{s's} = \sqrt{V_{s'}^2 + V_s^2 - 2V_s V_{s'} \cos(\psi)} \quad (2.12)$$

$$\beta = \tan^{-1} \left(\frac{V_{s'} \sin(\psi)}{V_{s'} \cos(\psi) - V_s} \right) \quad (2.13)$$

2.4.2 Topologías clásicas UPFC

Un UPFC consta de diversas topologías que dependerán de la cantidad de potencia que manejarán los convertidores, los semiconductores a utilizar, las premisas de control, etc. En general los UPFC desarrollados se basan en convertidores fuente de voltaje. Las tecnologías más innovadoras han incorporado el MMC en base a VSC debido a las grandes prestaciones de la tecnología de los convertidores multinivel.

A comienzos de la década de los años 90, American Electric Power (AEP), en colaboración con Westinghouse Electric Corporation y el Electric Power Research Institute (EPRI), seleccionó su subestación Inez de 138 kV en el este de Kentucky para el desarrollo e instalación del primer UPFC.

La Fig. 2.11 presenta la topología del UPFC desarrollado en el proyecto Inez. El convertidor es la unión de dos inversores NPC, STATCOM y SSSC basados en tiristores GTO.

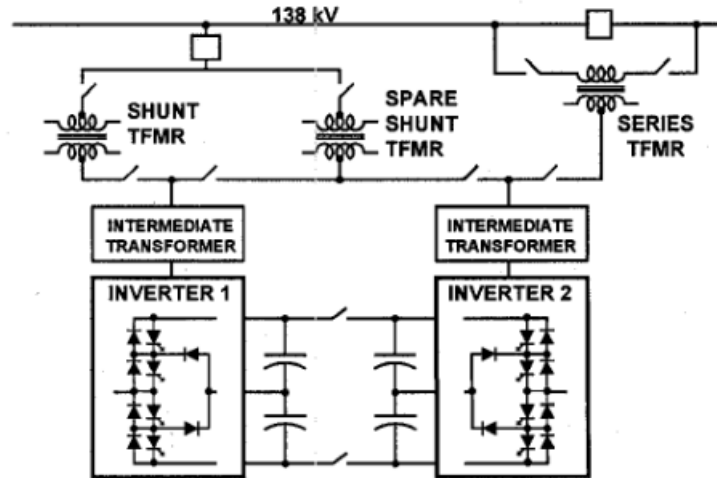


Fig. 2.11 Topología UPFC Proyecto Inez [11]

El voltaje en el DC-Link común para ambos inversores está diseñado para una capacidad de 160 MW. Cada inversor incluye múltiples estructuras contenidas en válvulas GTO de alta potencia que alimentan un transformador intermedio (bajo voltaje). La salida del inversor es un conjunto de voltajes trifásicos de calidad casi sinusoidal (48 pulsos) que se acopla a la línea de transmisión mediante un transformador de acoplamiento principal convencional (de 3 devanados a 3 devanados).

El voltaje del lado del inversor del transformador principal es de 37 kV línea a línea (tanto para transformadores en derivación como en serie). El transformador conectado en paralelo tiene un primario conectado en delta de 138 kV, y el transformador en serie tiene tres devanados primarios separados, cada uno clasificado en 16% del voltaje de fase. Para maximizar la versatilidad de la instalación, se han proporcionado dos transformadores principales en paralelo idénticos y un solo transformador principal en serie. Los transformadores están conectados a los inversores a través de barras e interruptores de desconexión operados manualmente.

El inversor 1 puede funcionar como STATCOM con cualquiera de los dos transformadores en paralelo principales, mientras que el inversor 2 funciona como SSSC. Alternativamente, el inversor 2 se puede conectar al transformador de derivación principal de repuesto y puede funcionar como un STATCOM. En condiciones normales de funcionamiento la instalación se configurará como una UPFC con los dos inversores conectados en sus terminales DC. Sin embargo, en el caso de que cualquiera de los inversores fuera a desconectarse, el otro inversor se puede desconectar mediante interruptores de bus DC y puede funcionar de forma independiente. Por supuesto, el único inversor solo puede intercambiar la potencia reactiva en esta condición independiente, ya que no hay una fuente de energía real disponible en sus terminales DC.

Tabla 2.4 Parámetros de los MMCs

Variables	Valor
Capacidad nominal	60 MVA
Voltaje nominal DC	± 20 kV
Voltaje de AC nominal del lado de conversión	20.8 kV
Corriente AC nominal	1665 A
Corriente DC nominal	1000 A
Número de submódulos por rama	26+2

Fuente: Elaboración propia

2.4.3 Empresas desarrolladoras de FACTS

Dentro de las empresas que desarrollan tecnologías FACTS (UPFC, STATCOM, SSSC, SVC, entre otras) tenemos:

1. SIEMENS ENERGY.
2. ABB
3. NR Electric.
4. General Electric.

SIEMENS ENERGY es una empresa que ofrece productos FACTS, en particular en palabras de la empresa: “el creciente número de energía renovables descentralizadas hace que sea mucho más difícil garantizar un funcionamiento fiable y estable de la red.

Los sistemas FACTS son la solución perfecta para aumentar la confiabilidad de las redes de corriente alterna, garantizar la estabilidad y aumentar la eficiencia de la transmisión”. SIEMENS ENERGY ofrece los siguientes FACTS:

- Condensador síncrono.
- SVC PLUS (STATCOM).
- Estabilizador de frecuencia SVS PLUS.
- Compensador estático de VAR (SVC).
- Condensadores conmutados mecánicamente / circuitos de filtro.
- Condensador de serie fija (FSC).
- Controlador de flujo de energía unificado (UPFC PLUS).
- Corriente continua de media tensión (MVDC PLUS).

El objetivo es ahondar en la tecnología UPFC, por lo tanto, de SIEMENS ENERGY se analizará la tecnología de los FACTS UPFC PLUS y SVC PLUS (STATCOM).

SVC PLUS (STATCOM): SVC PLUS combina los beneficios de la compensación síncrona estática (STATCOM) y la tecnología de convertidor multinivel modular (MMC). Existen 3 variaciones de esta tecnología dependiendo de la aplicación:

- SVC PLUS (STATCOM) para servicios públicos.
- SVC PLUS COMPACTO para aplicaciones industriales.
- SVC PLUS para aplicaciones industriales.
- SVC PLUS 2+1 para aplicaciones industriales.



Fig. 2.13 SVC PLUS instalado en Alemania [13]

SVC PLUS utiliza la tecnología del convertidor fuente de voltaje (VSC) basada en un diseño de convertidor modular multinivel (MMC) de SIEMENS ENERGY. SVC PLUS requiere relativamente pocos componentes del sistema lo que simplifica el diseño. Los componentes usados son transistores bipolares de puerta aislada (IGBT) de clase industrial, reactores, condensadores y transformadores de potencia de AC. SVC PLUS tiene una clasificación de aproximadamente ± 100 MVAR para el VSC y 60 MVAR para los circuitos de filtro, lo que da como resultado una rango de compensación de 160 MVAR en adelanto y 40 MVAR en atraso.

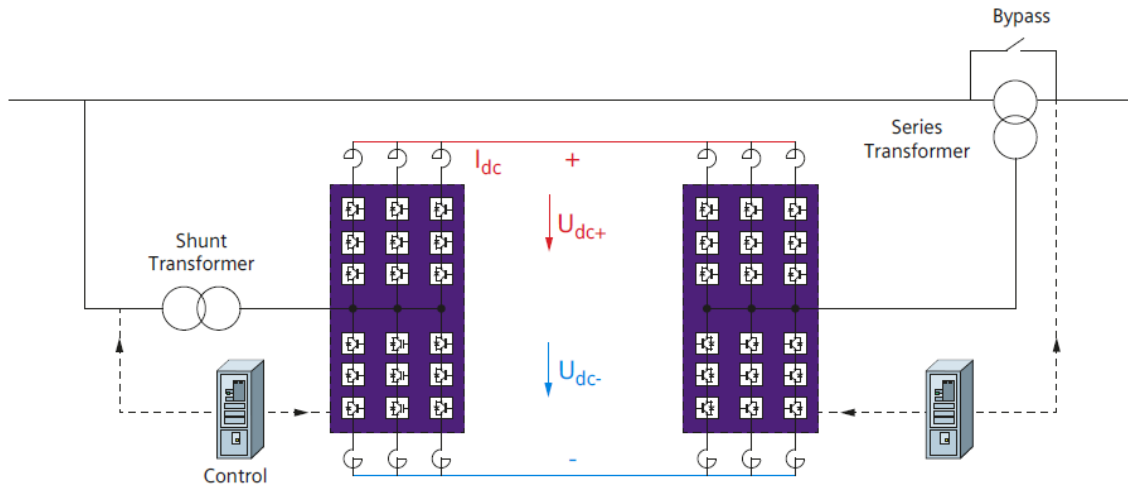


Fig. 2.14 Topología UPFC Plus [8]

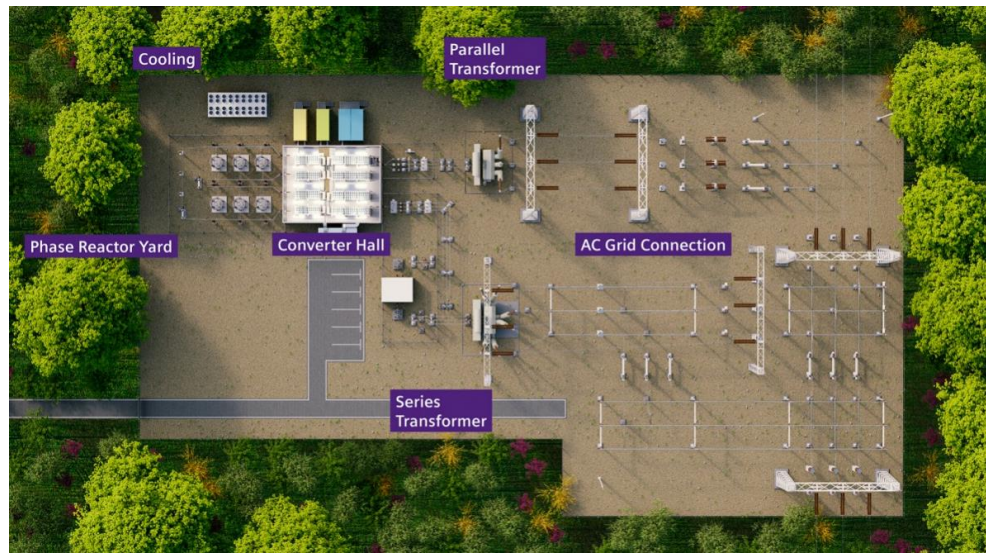


Fig. 2.15 Lugar de emplazamiento simulado de UPFC Plus [8]

UPFC PLUS: En el año 2020 presento el UPFC PLUS cuya topología se presenta en la Fig.2.14. La Fig. 2.15 presenta el lugar de emplazamiento de UPFC PLUS. UPFC Plus se basa en la arquitectura modular multilevel converter (MMC) a partir de convertidores de fuente de tensión (VSC) desarrollada por Siemens Energy donde cada rama de los convertidores está formada por 216 módulos, considerando que son 2 convertidores que en su conjunto suman 12 ramas se tienen un total de 2592 módulos [25]. El ámbito de aplicación está dirigido a redes de transmisión de electricidad en alta tensión que utilicen corriente alterna trifásica de tensión de 220kV a 500kV. El UPFC de Siemens Energy puede equilibrar el flujo de carga en la red de corriente alterna, desviar rápidamente las

secciones de línea sobrecargadas, proporcionar potencia reactiva y control de voltaje dinámico. El sistema consta de 4 componentes principales:

- Convertidor fuente de voltaje (VSC) IGBT multinivel modular para lograr niveles de voltajes requeridos.
- Transformador en serie, inyecta voltaje en la línea de transmisión para reducir o aumentar el flujo de corriente a través del sistema.
- Transformador en derivación, controla el voltaje y potencia reactiva.
- Disposición del convertidor como un monopolo simétrico, back to back con el DC-Link.

NR Electric es una empresa que ofrece productos FACTS, en particular en palabras de la empresa: “FACTS es un sistema basado en la electrónica de potencia que puede mejorar la capacidad de control, la capacidad y la flexibilidad de la red de alimentación de corriente alterna. Las soluciones FACTS de NR se basan en un reconocimiento profundo de los sistemas de transmisión existentes, lo que proporciona a las empresas de servicios públicos una regulación de voltaje rápido, control efectivo de potencia activa y control de flujo de carga para mejorar la confiabilidad y la calidad del suministro de energía”. NR Electric ofrece los siguientes FACTS:

- SVC, PCS-9580 Static Var Compensator.
- STATCOM, PCS-9583 Static Synchronous Compensator.
- CSR, PCS-9578 Controllable Shunt Reactor.
- UPFC, PCS-8200 Unified Power Flow Controller.
- FCL, PCS-9571 Fault Current Limiter.

El UPFC de Nanjing fue diseñado y construido por NR-ELECTRIC.

2.5. Discusión y conclusiones

Como se observa en este capítulo, los convertidores bifásicos son topologías que ya han sido desarrolladas por diversos grupos de investigación y su validez ha sido mostrada a través del desarrollo de topologías y modelos matemáticos que se han probado a través de simulación con validación experimental. La gran característica de estos convertidores es que los semiconductores de una fase (generalmente fase C) ya sean IGBT o MOSFET se reemplazan por condensadores y a partir de ello se generan estrategias de control para lograr corrientes sinusoidales hacia la carga (si se trata de inversor), balance en los condensadores que componen el DC-Link, rápida respuesta del DC-Link frente a cambios de referencia en el esquema de control, etc. A pesar de que estos convertidores tienen

respuestas confiables frente a impactos de carga, los limita la cantidad de potencia que pueden generar a expensas de reducir económicamente el diseño del propio convertidor.

Por otro lado los FACTS (Flexible AC Transmission System) son equipos de electrónica de potencia capaces de controlar el flujo de potencia en la red eléctrica dando seguridad, control y flexibilidad a esta misma.

El UPFC entra en la categoría de FACTS, su topología y funcionamiento ha sido ampliamente abordada de manera detallada en “The unified power Flow controller a new approach for transmisión control” en el año 1992 por L. Gyugyi. De este mismo documento, se desprende que el UPFC posee lazos de control internos propios de cada convertidor que lo compone y lazos de control externos asociados a la red eléctrica ya que las referencias de potencia no son arbitrarias y vienen de un lazo de control externo, pero esta evaluación queda fuera del alcance de este trabajo y se hará énfasis en el desarrollo de los lazos internos. El UPFC es una tecnología madura y que ha sido implementada a nivel industrial. La diferencia entre los UPFC presentados radica en las topologías propias de ellos, los semiconductores que utilizan, los niveles de potencia que manejan, entre otros aspectos. La evolución de este tipo de convertidor ha sido variada y ha ido evolucionando con el tiempo, desde inversores basados en GTO o tiristores (con los cuales no se puede controlar potencia reactiva, es inherente) hasta MMC basados en IGBT los cuales permiten el flujo de corriente bidireccional facilitando los balances de potencia, esto es, los convertidores pueden absorber o regenerar potencia a la red. Sin embargo, y como se desprende de [10], la tendencia de los últimos UPFC implementados a nivel mundial es en base a MMC basados en IGBT debido a las amplias prestaciones que ofrecen este tipo de convertidores que se detallan en [16].

La propuesta a desarrollar en este trabajo es el análisis y simulación de un convertidor bifásico back to back validando solo el funcionamiento de sus lazos internos desde el punto de vista de estabilidad frente a impactos de carga como propuesta de convertidor FACTS y para en un futuro, implementarlo como UPFC. Esta idea radica en el análisis que se puede realizar a las implementaciones que existen a nivel industrial del UPFC, en particular, el UPFC PLUS de Siemens Energy. La explicación detallada de este se aborda dentro del capítulo, pero se destaca que es un convertidor el cual se compone de 12 ramas (6 para cada convertidor) donde por cada rama posee 216 módulos y en su totalidad se tienen un total de 2592 módulos [25]. Lo anterior considera un análisis a nivel de módulos, pero la experiencia de laboratorio implica que por cada módulo conectado deben ir cables de alimentación y comunicación, sensores, equipo de control robusto para soportar la cantidad de entradas digitales, etc.

Capítulo 3. Topología MMC y módulos MMSPC

3.1. Introducción

El continuo crecimiento del mercado energético exige fuentes de energía cada vez más distantes de los centros de consumo de energía. En este escenario, los sistemas DC de alta tensión han demostrado ser la mejor alternativa para transmitir energía a largas distancias. Entre las diferentes topologías de convertidores que se utilizan en los sistemas HVDC, el convertidor multinivel modular MMC proporciona la máxima modularidad, fiabilidad, disponibilidad y calidad de energía. Estos convertidores suelen tener un esquema de control complejo, debido a las corrientes acopladas y al balance de voltaje DC [16]. En este capítulo se abordará la topología, modelos matemáticos y modulación del MMC.

Por otro lado, se aborda el concepto de MMSPC. Los módulos con conectividad en serie y paralelo agregan nuevas funciones y modos de operación a los convertidores modulares multinivel (MMC). En comparación con los puentes completos y medios puentes, los módulos en serie/paralelo permiten el equilibrio del módulo (voltaje en el condensador interno de cada módulo) sin sensor y reducen la pérdida de conducción con la misma área de semiconductores [18]. Este hecho resulta bastante beneficioso ya que la corriente circulante se mantiene limitada debido a la implementación de módulos MMSPC y no es necesario agregar otro lazo de control a la topología del MMC.

Además se lleva a cabo la simulación de una rama del MMC donde se conectan 4 módulos MMSPC en serie, el objetivo de esta simulación es poder ver por un lado el voltaje a la salida de estos módulos (voltajes con 9 niveles de tensión) y ver si se logra el balance interno de los condensadores que componen estos módulos. La conmutación de los IGBT que componen cada celda se lleva a cabo mediante modulación Phase-Shifted PWM.

3.2. Topología MMC

Un MMC es un convertidor que permite interconectar un sistema DC a AC. Está compuesto por 6 ramas, 3 ramas positivas y 3 ramas negativas. Dos ramas en serie forman una fase, para sistemas trifásicos se tiene un total de 3 fases. La Fig. 3.1 presenta la topología del MMC.

El lado DC se interconecta a los extremos superior e inferior de cada fase y la parte AC se conecta a los puntos medios de cada fase o en sus puntos medios.

El MMC se caracteriza por ser modular, por ejemplo, si se necesita agrandar el voltaje DC llegara un momento en que los módulos que componen cada fase no podrán soportar este voltaje, la solución a esto es agregar en serie más módulos para satisfacer los requerimientos, por su contraparte si se requiere reducir el voltaje DC basta solo con retirar módulos.

Respecto de los módulos, estos deben ser iguales, es decir, en base a la misma topología. Cada módulo está compuesto por un condensador y semiconductores del tipo IGBT. El hecho de que se usen condensadores toma relevancia en cuanto al flujo de energía, esto es la energía no proviene de

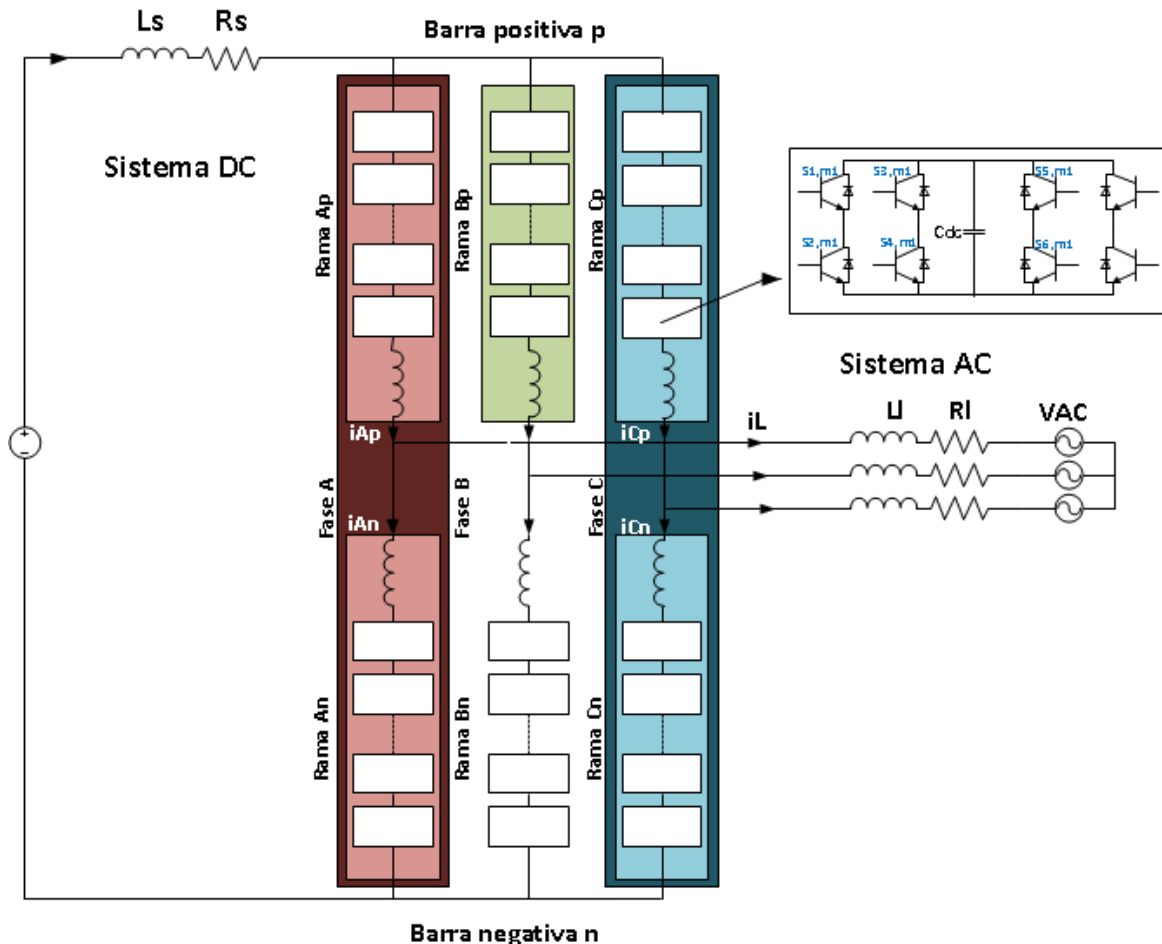


Fig. 3.1 Topología convertidor modular multinivel

los módulos hacia el lado DC o AC, la energía fluye del lado DC a AC o del lado AC al DC, bajo este principio los módulos funcionan como interfaz.

Notar que el conectar módulos tiene aspectos positivos y negativos. Desde el punto de vista positivo hay un aumento en la tensión de salida, un aumento en los niveles de la tensión a la salida, pero además hay un efecto multiplicativo en frecuencia lo que implica que no es necesario que los módulos conmuten a una alta frecuencia, por ejemplo, si la rama Ap tuviera 200 módulos y cada uno de ellos conmuta a 100 [Hz] la frecuencia de salida en la primera banda lateral después de la frecuencia fundamental será $200 \cdot 100$ [Hz]. Desde el punto de vista negativo, una mayor cantidad de módulos implica mayor dificultad desde el punto de vista de control, ya que se debe mantener balanceado el voltaje en los condensadores.

Los módulos del MMC pueden ser half-bridge (HB), double half-bridge (HB^2), full-bridge (FB) o double full-bridge (FB^2), topologías presentadas en la Fig. 3.2. Se debe tener en cuenta que cada una de las topologías presentadas en la Fig. 3.2 están compuesta por condensadores y es necesario controlar el voltaje en estos dispositivos. El balance en los condensadores se logra mediante (3.1).

$$P_{AC} = P_{DC} + P_{Pérdidas} \quad (3.1)$$

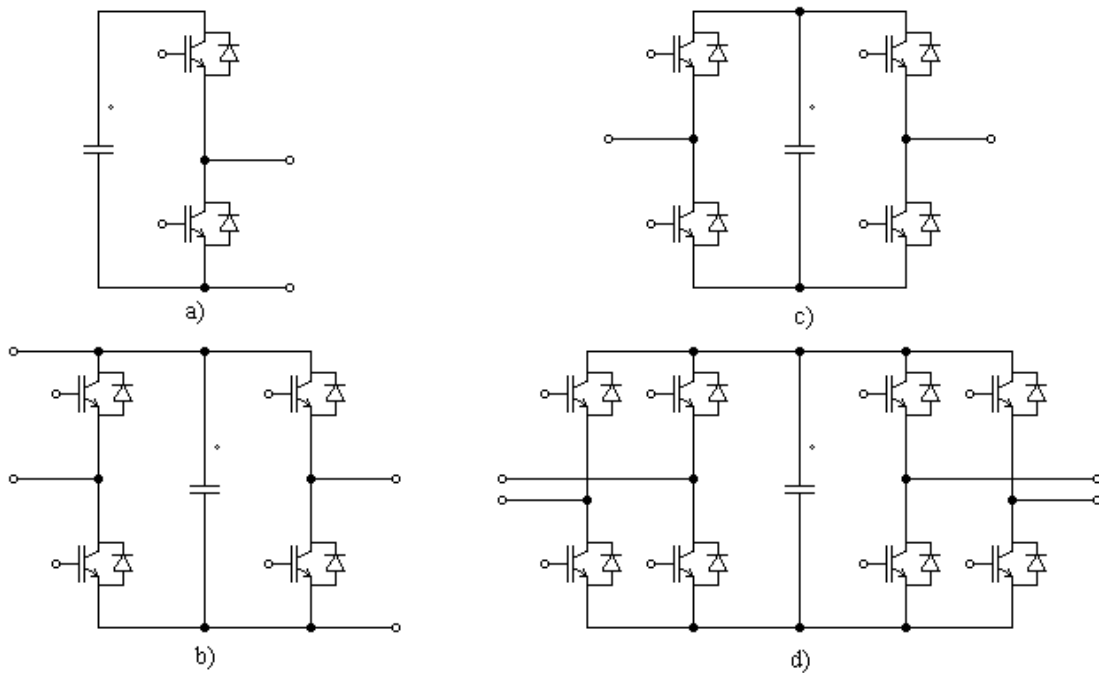


Fig. 3.2 Topología módulos MMC

a) Topología half-bridge (HB), **b)** double half-bridge (HB^2), **c)** full-bridge (FB), **d)** double full-bridge (FB^2)

Si se cumple (3.1), el voltaje en los condensadores se mantendrá balanceado, si $P_{ent} > P_{sal}$ aumentará el voltaje en los condensadores y si $P_{ent} < P_{sal}$ disminuirá el voltaje en los condensadores. Por otro lado, es complejo asumir que se cumplirá (3.1) en un MMC con una importante composición de módulos, por ende, el convertidor tendrá diferencias que provocarán una corriente circulante que no tiene efecto en la entrada ni la salida, esta corriente circula por dentro del convertidor.

Es necesario tener control sobre la potencia de entrada, potencia de salida y del balance. Para controlar el balance se controla el voltaje en los condensadores y la corriente circulante.

3.3. Modelos asociados al MMC

La topología que se presenta en la Fig. 3.1 posee un modelo matemático respaldado por la evidencia bibliográfica. Estos modelos permiten tener control sobre las principales variables del convertidor (corriente de entrada, corriente de salida y corriente circulante) para así diseñarlo como un controlador de potencia activa y reactiva de la red eléctrica.

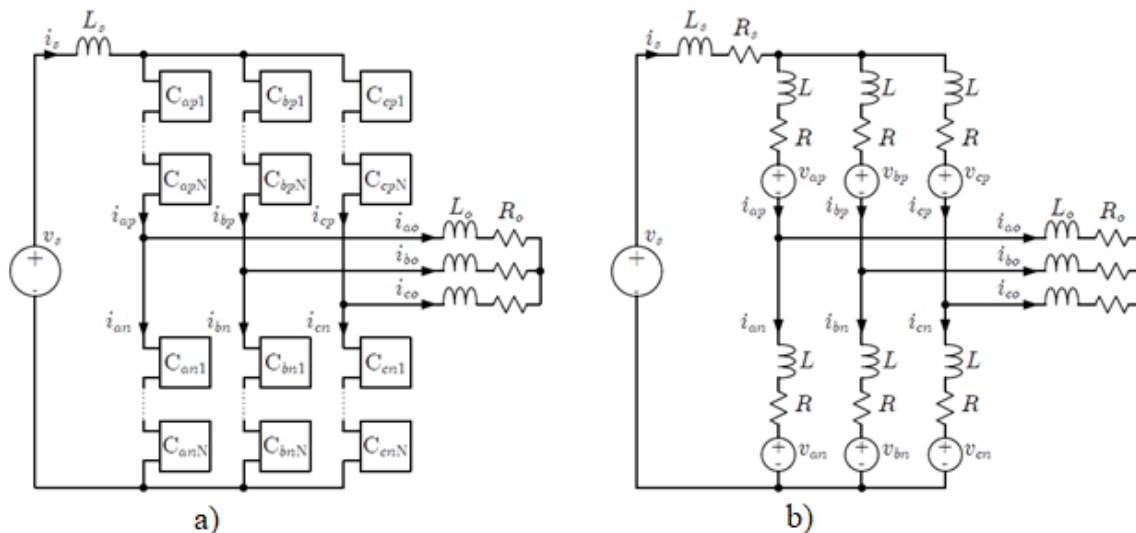


Fig. 3.3 Topología convertidor modular multinivel [16]

a) Modelo general MMC, b) Modelo ajustado MMC

Respecto del modelo que se exhibe en la Fig. 3.3 se tienen las siguientes observaciones:

- Cada módulo tiene pérdidas asociadas a la conmutación y conducción de los dispositivos semiconductores los cuales se modelan como una resistencia R . Los valores de R y L son los mismos para cada rama ya que se asume un sistema simétrico.
- Todos los módulos están balanceados (esto se logra solo con control y esto se debe asegurar para poder ejecutar el modelo planteado), por ende, el nivel de tensión que

generan en conjunto se configura como una fuente de tensión. Los voltajes de ramas, tanto positivos como negativos, deben ser lo más simétrico posible (esto no se cumplirá debido a que las tensiones de ramas son voltajes con distintos niveles y no sinusoidales perfectas) ya que, si esto no se cumple, la diferencia entre los voltajes de rama positiva y negativa crearan una corriente en cada rama la cual debe ser filtrada por una inductancia para que esta no tienda a un valor alto y además le aporta dinámica. Notar que esta fuente representa la sumatoria de voltaje de cada celda presenta en dicha rama.

- Se tiene un filtro de entrada donde L_s es la inductancia de línea y R_s representa las pérdidas de la línea.
- Se tiene un filtro de salida donde L_o es la inductancia de línea y R_o representa las pérdidas de la línea.

Es posible realizar un análisis matemático a la topología presentada en la Fig. 3.3.(b) y encontrar todos los modelos matemáticos que en [14], [15], [16] y [17] se resumen en:

- Modelo voltaje de entrada y de salida.
- Modelo corriente de entrada, de salida y circulante.

3.3.1 Modelo voltaje de entrada y salida MMC

La Fig. 3.4 permite realizar análisis para obtener los modelos matemáticos mencionados anteriormente.

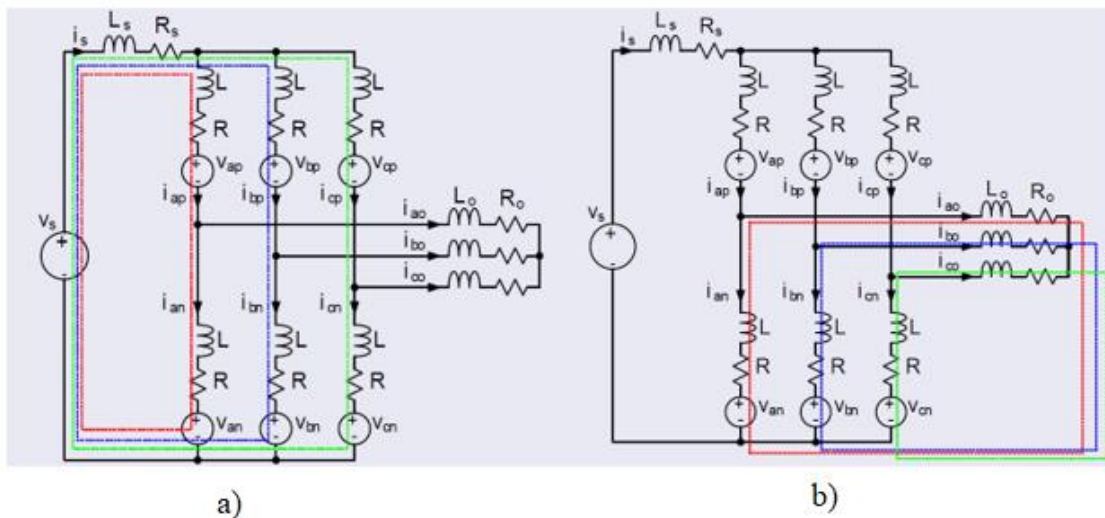


Fig. 3.4 Topología convertidor modular multinivel [17]

a) Modelo voltaje de entrada, b) modelo voltaje de salida

Considerando la Fig. 3.4.(a), se hace LVK en cada fase (fase A línea roja, fase B línea azul y fase C línea verde) y se obtienen las siguientes ecuaciones:

$$V_s = L_s \frac{di_s}{dt} + R_s i_s + L \frac{di_{ap}}{dt} + R i_{ap} + v_{ap} + L \frac{di_{an}}{dt} + R i_{an} + v_{an} \quad (3.2)$$

$$V_s = L_s \frac{di_s}{dt} + R_s i_s + L \frac{di_{bp}}{dt} + R i_{bp} + v_{bp} + L \frac{di_{bn}}{dt} + R i_{bn} + v_{bn} \quad (3.3)$$

$$V_s = L_s \frac{di_s}{dt} + R_s i_s + L \frac{di_{cp}}{dt} + R i_{cp} + v_{cp} + L \frac{di_{cn}}{dt} + R i_{cn} + v_{cn} \quad (3.4)$$

Además, es posible definir ecuaciones para la corriente i_s como:

$$i_s = i_{ap} + i_{bp} + i_{cp} \quad (3.5)$$

$$i_s = i_{an} + i_{bn} + i_{cn} \quad (3.6)$$

Considerando la Fig. 3.4.(b), se hace LVK en cada fase (fase A línea roja, fase B línea azul y fase C línea verde) y se obtienen las siguientes ecuaciones:

$$v_{an} + R i_{an} + L \frac{di_{an}}{dt} = L_o \frac{di_{ao}}{dt} + R_o i_{ao} + V_{Nn} \quad (3.7)$$

$$v_{bn} + R i_{bn} + L \frac{di_{bn}}{dt} = L_o \frac{di_{bo}}{dt} + R_o i_{bo} + V_{Nn} \quad (3.8)$$

$$v_{cn} + R i_{cn} + L \frac{di_{cn}}{dt} = L_o \frac{di_{co}}{dt} + R_o i_{co} + V_{Nn} \quad (3.9)$$

Sumando (3.7), (3.8) y (3.9) se obtiene el voltaje de modo común como:

$$\begin{aligned} V_{Nn} = & \frac{1}{3}(v_{an} + v_{bn} + v_{cn}) + \frac{1}{3}R(i_{an} + i_{bn} + i_{cn}) + \frac{1}{3}L \frac{d}{dt}(i_{an} + i_{bn} + i_{cn}) \\ & - \frac{1}{3}R_o(i_{ao} + i_{bo} + i_{co}) - \frac{1}{3}L_o \frac{d}{dt}(i_{ao} + i_{bo} + i_{co}) \end{aligned} \quad (3.10)$$

Se reemplaza (3.10) en (3.7), (3.8) y (3.9) para obtener la representación total en el modelo del voltaje de salida. Es posible diseñar una representación matricial que resuma el modelo del voltaje de entrada (3.11) y de salida (3.12) y que en [16] se define como:

$$\mathbf{v}_s = (3L_s \mathbf{P}) \frac{d}{dt} \mathbf{i}_n + (3R_s \mathbf{P} + R) \mathbf{i}_n + \mathbf{v}_n + L \frac{d}{dt} \mathbf{i}_p + R \mathbf{i}_p + \mathbf{v}_p \quad (3.11)$$

$$(L_o + \mathbf{Q}L) \frac{d}{dt} \mathbf{i}_n + (R_o + \mathbf{Q}R) \mathbf{i}_n + \mathbf{Q} \mathbf{v}_n = L_o \frac{d}{dt} \mathbf{i}_p + R_o \mathbf{i}_p \quad (3.12)$$

$$\mathbf{i}_p = [i_{ap} \quad i_{bp} \quad i_{cp}]^T \quad (3.13)$$

$$\mathbf{i}_n = [i_{an} \quad i_{bn} \quad i_{cn}]^T \quad (3.14)$$

$$\mathbf{v}_p = [v_{ap} \quad v_{bp} \quad v_{cp}]^T \quad (3.15)$$

$$\mathbf{v}_n = [v_{an} \quad v_{bn} \quad v_{cn}]^T \quad (3.16)$$

$$\mathbf{v}_s = [v_s \quad v_s \quad v_s]^T \quad (3.17)$$

$$\mathbf{P} = \frac{1}{3} \begin{bmatrix} 1 & 1 & 1 \\ 1 & 1 & 1 \\ 1 & 1 & 1 \end{bmatrix} \quad (3.18)$$

$$\mathbf{Q} = \frac{1}{3} \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \quad (3.19)$$

donde,

$\mathbf{i}_p$: Corriente rama positiva

$\mathbf{i}_n$: Corriente rama negativa

$\mathbf{v}_p$: Voltaje rama positiva

$\mathbf{v}_n$: Voltaje rama negativa

$\mathbf{v}_s$: Voltaje de entrada

$\mathbf{i}_a, \mathbf{i}_b \text{ e } \mathbf{i}_c$: Corrientes de carga

Algunas propiedades de las matrices $\mathbf{P}$ y $\mathbf{Q}$ son:

$$\mathbf{P} \mathbf{i}_o = \mathbf{P}(\mathbf{i}_a + \mathbf{i}_b + \mathbf{i}_c) = 0 \quad (3.20)$$

$$\mathbf{P} \mathbf{v}_s = \mathbf{v}_s \quad (3.21)$$

$$\mathbf{Q} \mathbf{i}_o = \mathbf{Q}(\mathbf{i}_a + \mathbf{i}_b + \mathbf{i}_c) = \mathbf{i}_o \quad (3.22)$$

$$\mathbf{Q} \mathbf{v}_s = 0 \quad (3.23)$$

$$\mathbf{P} + \mathbf{Q} = \mathbf{I} \quad (3.24)$$

$$\mathbf{P}\mathbf{Q} = 0 \quad (3.25)$$

Notar que (3.21) y (3.22) se cumplen para corrientes balanceadas.

3.3.2 Modelo corriente de salida, corriente de entrada y corriente circulante

El modelo que se presenta en la Fig. 3.5 describe el comportamiento de las corrientes de salida i_{ao} , i_{bo} e i_{co} que fluyen a través del filtro de salida. Estas corrientes por LCK se obtienen como la resta entre las corrientes de las ramas positivas menos las corrientes de las ramas negativas. Notar que las componentes de corriente AC que fluyen en las ramas positivas y negativas deben estar balanceadas y en contrafase para que no fluya corriente al lado DC. De forma matricial:

$$\mathbf{i}_o = \mathbf{i}_p - \mathbf{i}_n \quad (3.26)$$

$$[i_{ao} \ i_{bo} \ i_{co}]^T = [i_{ap} \ i_{bp} \ i_{cp}]^T - [i_{an} \ i_{bn} \ i_{cn}]^T \quad (3.27)$$

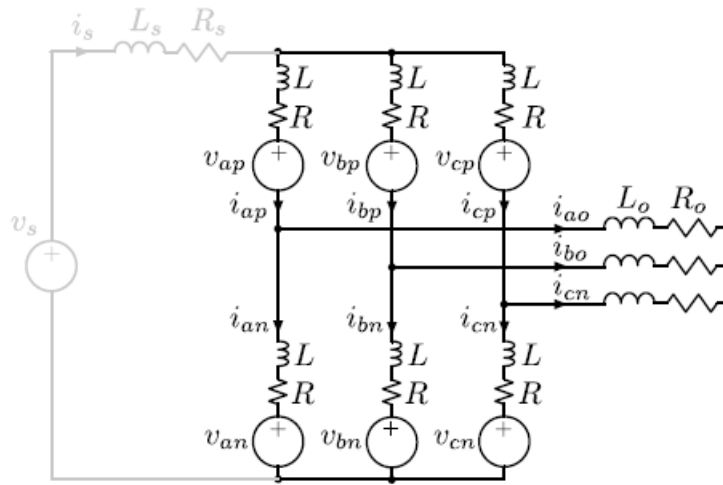


Fig. 3.5 Modelo de corriente de salida [16]

El modelo que se muestra en la Fig. 3.6 describe el comportamiento de la corriente de entrada que fluye desde la fuente DC a cada rama del MMC. Notar que las componentes de corriente DC que fluyen en las ramas positivas y negativas son iguales y complementarias lo que implica que no fluye componente DC hacia el lado de AC. A nivel de ecuaciones tenemos que:

$$\mathbf{i}_s = 3\mathbf{P}\mathbf{i}_p = 3\mathbf{P}\mathbf{i}_n \quad (3.28)$$

$$i_s = i_{ap} + i_{bp} + i_{cp} = i_{an} + i_{bn} + i_{cn} \quad (3.29)$$

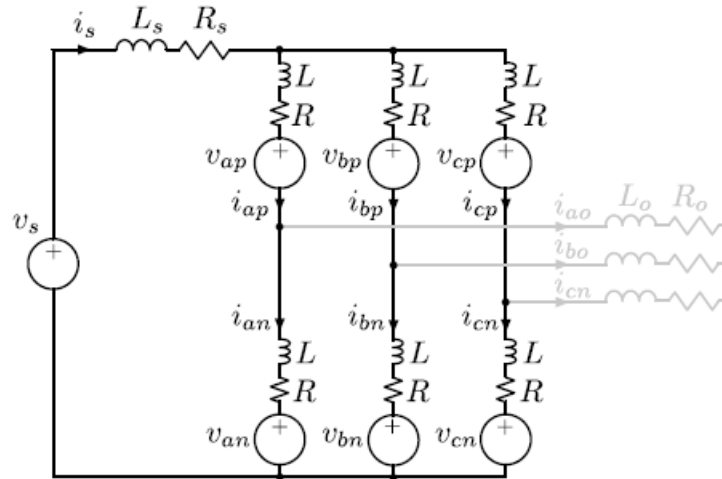


Fig. 3.6 Modelo de corriente de entrada [16]

El modelo que se expone en la Fig. 3.7 describe el comportamiento de la corriente circulante que fluye únicamente entre las ramas del convertidor. Notar que estas corrientes deben ser de igual magnitud y complementarias entre las ramas positivas para evitar que fluyan hacia el lado AC. Por otro lado, la suma de estas debe ser cero para evitar que entren al sistema DC. Es ideal que el valor de la corriente circulante sea cero, pero esto no es posible de obtener, sin embargo, mediante esquemas de control se puede minimizar. Matemáticamente la corriente circulante se define como:

$$i_c = \frac{1}{2} Q(i_p - i_n) \quad (3.30)$$

Es posible representar las ecuaciones (3.26), (3.28) y (3.30) en un modelo de primer orden si se considera la definición del modelo dinámico de corrientes de rama superior e inferior donde en [16] se definen como:

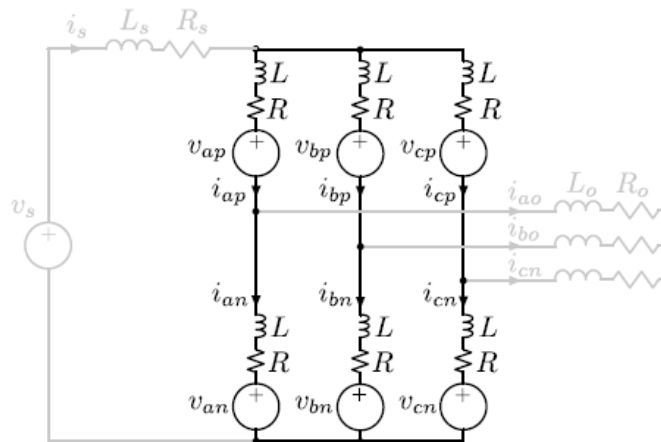


Fig. 3.7 Modelo de corriente circulante [16]

$$\begin{aligned}
\frac{d}{dt} \mathbf{i}_p &= -\frac{\mathbf{Q}}{2(2L_o + L)} (\mathbf{v}_p - \mathbf{v}_n + (2R_o + R)(\mathbf{i}_p - \mathbf{i}_n)) \\
&+ \frac{\mathbf{P}}{3L_s + 2L} \left(\mathbf{v}_s - \mathbf{v}_p - \mathbf{v}_n - \frac{1}{2}(2R + 3R_s)(\mathbf{i}_p + \mathbf{i}_n) \right) \\
&- \frac{\mathbf{Q}}{2L} (\mathbf{v}_p + \mathbf{v}_n + R(\mathbf{i}_p + \mathbf{i}_n))
\end{aligned} \tag{3.31}$$

$$\begin{aligned}
\frac{d}{dt} \mathbf{i}_n &= \frac{\mathbf{Q}}{2(2L_o + L)} (\mathbf{v}_p - \mathbf{v}_n + (2R_o + R)(\mathbf{i}_p - \mathbf{i}_n)) \\
&+ \frac{\mathbf{P}}{3L_s + 2L} \left(\mathbf{v}_s - \mathbf{v}_p - \mathbf{v}_n - \frac{1}{2}(2R + 3R_s)(\mathbf{i}_p + \mathbf{i}_n) \right) \\
&- \frac{\mathbf{Q}}{2L} (\mathbf{v}_p + \mathbf{v}_n + R(\mathbf{i}_p + \mathbf{i}_n))
\end{aligned} \tag{3.32}$$

Si se reemplaza las ecuaciones (3.31) y (3.32) en (3.26), (3.28) y (3.30) se obtienen los modelos de primer orden asociados a la corriente de entrada, salida y circulante respectivamente como:

$$\left(L_s + \frac{2L}{3} \right) \frac{d}{dt} \mathbf{i}_s + \left(R_s + \frac{2R}{3} \right) \mathbf{i}_s = \mathbf{v}_s - \mathbf{P}(\mathbf{v}_p - \mathbf{v}_n) \tag{3.33}$$

$$(2L_o + L) \frac{d}{dt} \mathbf{i}_o + (R_o + R) \mathbf{i}_o = -\mathbf{Q}(\mathbf{v}_p - \mathbf{v}_n) \tag{3.34}$$

$$2L \frac{d}{dt} \mathbf{i}_c + 2R \mathbf{i}_c = -\mathbf{Q}(\mathbf{v}_p - \mathbf{v}_n) \tag{3.35}$$

3.4. Modulación asociada al MMC

El índice de modulación en la topología MMC de la Fig. 3.3.(b) se define por fase como:

$$m_{ap} = m_s + m_a + m_{cc} \tag{3.36}$$

$$m_{an} = m_s - m_a + m_{cc} \tag{3.37}$$

$$m_{bp} = m_s + m_b + m_{cc} \tag{3.38}$$

$$m_{bn} = m_s - m_b + m_{cc} \tag{3.39}$$

$$m_{cp} = m_s + m_c + m_{cc} \tag{3.40}$$

$$m_{cn} = m_s - m_c + m_{cc} \tag{3.41}$$

donde,

m_{ap}, m_{bp}, m_{cp} : Índices de modulación fases a, b y c de las ramas positivas

m_{an}, m_{bn}, m_{cn} : Índices de modulación fases a, b y c de las ramas negativas

m_s : Índice de modulación DC

m_a : Índice de modulación AC

m_{cc} : Índice de modulación corriente circulante

Es posible generalizar el índice de modulación a la siguiente expresión:

$$m_T = m_{DC} \pm m_{CA} + m_{cc} \quad (3.42)$$

De la ecuación (3.42) se tiene que:

- $m_{DC} = 0.5$ y $m_{CA} + m_{cc} = 0.5$, lo que implica $m_T = 1$.
- En términos de voltaje, el índice de modulación DC es $\frac{V_{DC}}{2}$ tanto para las ramas positivas como para las ramas negativas, así la sumatoria de una rama p a una rama n da V_{DC} . Notar que esto se cumple si y solo si el sistema es balanceado y simétrico.
- La suma de m_{CA} y m_{cc} debe ser igual a 0.5, si esto no se cumple, se entra en sobre modulación que produciría efectos no deseados en el convertidor.
- En general, para las topología clásicas del MMC el índice de modulación de la corriente circulante se debe tener en cuenta para que se cumpla (3.42). Para el presente trabajo se considerará que la corriente circulante es mínima (esto se logra considerando las topologías que se presentan en este informe) y no requerirá la implementación de un lazo de control. Esto implica que el índice de modulación máximo para las ramas positivas y negativas (considerando que cada fase está en secuencia abc) son:

$$m_{ap} = 0.5 + m_{CA} \sin(\omega t) \quad (3.43)$$

$$m_{an} = 0.5 - m_{CA} \sin(\omega t) \quad (3.44)$$

$$m_{bp} = 0.5 + m_{CA} \sin(\omega t - 120^\circ) \quad (3.45)$$

$$m_{bn} = 0.5 - m_{CA} \sin(\omega t - 120^\circ) \quad (3.46)$$

$$m_{cp} = 0.5 + m_{CA} \sin(\omega t + 120^\circ) \quad (3.47)$$

$$m_{cn} = 0.5 - m_{CA} \sin(\omega t + 120^\circ) \quad (3.48)$$

Como se mencionó en la sección 3.2, un MMC trifásico está compuesto por 6 ramas donde cada rama tiene N módulos. En cada rama se debe implementar un esquema de control para tener un sistema balanceado y poder generar los pulsos de disparo en cada dispositivo semiconductor. La operación de los módulos MMSPC se realiza mediante el uso de la modulación PS-PWM. Phase Shifted PWM es un tipo de modulación de alta frecuencia de conmutación, recurrente para convertidores multinivel.

Para este tipo de modulación se tiene una señal moduladora (señal sinusoidal) la cual tiene un ángulo de fase de 0° (para la fase A) y una amplitud que varía entre $-1 \leq m_{CA} \leq 1$, para nuestro caso de evaluación $0 \leq m_{CA} \leq 1$. Notar que anteriormente se mencionó que m_{CA} podía variar máximo hasta un valor de 0.5, pero se debe considerar el aporte del offset producido por el índice de modulación DC.

Por otro lado, se tienen señales triangulares que entran a cada módulo presente en cada rama del MMC. A nivel de amplitud estas señales triangulares varían en $-1 \leq s_t \leq 1$. La amplitud de la señal triangular variara según los objetivos de trabajo, pero la clave para una composición modular con PS-PWM es el desfase de estas triangulares regido por la ecuación:

$$\theta_{triangular} = \frac{180^\circ}{l} \quad (3.49)$$

Donde l corresponde al número de módulos conectados en serie. Definida la señal moduladora y la o las señales triangulares con sus respectivos desfases se deben ingresar a un algoritmo que permita realizar comparaciones y así obtener ciertos resultados que permitan operar con semiconductores, en específico, la comparación entre la señal moduladora y las señales portadoras originan los pulsos de disparo en cada IGBT.

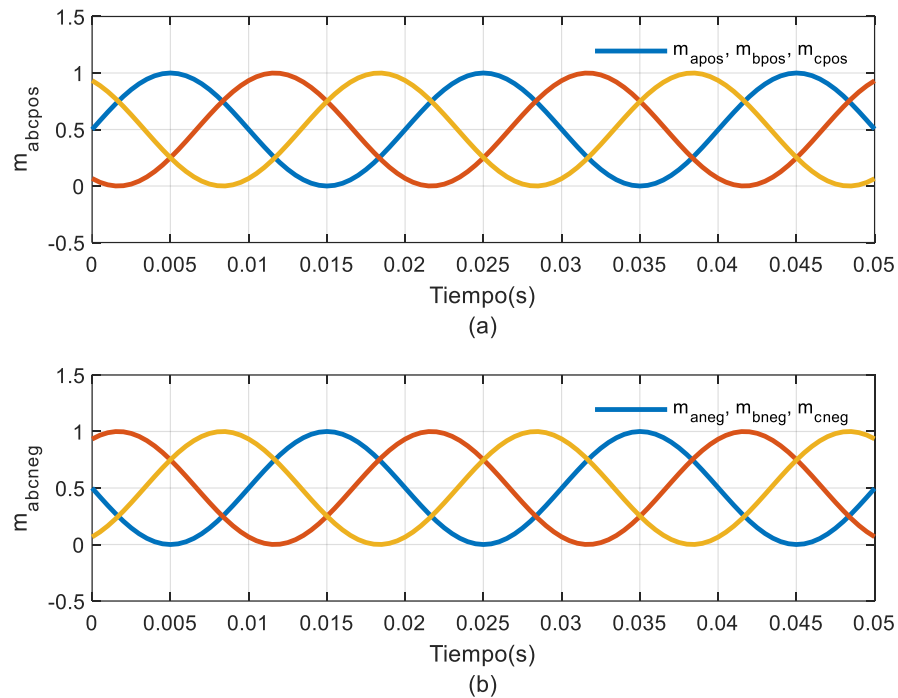


Fig. 3.8 Índices de modulación para cada fase en cada rama

3.5. MMSPC (modular Multilevel Serie Parallel Converter)

Cada módulo presente en cada rama del MMC estará compuesto por tecnología MMSPC. Este módulo consiste en un doble puente H con un condensador intermedio que, dependiendo del tipo de modulación, ofrece ventajas en estabilidad y reducción de componentes a implementar en los esquemas de control. La Fig. 3.9 presenta el cómo se conectan en módulos en serie para conformar una rama del MMC.

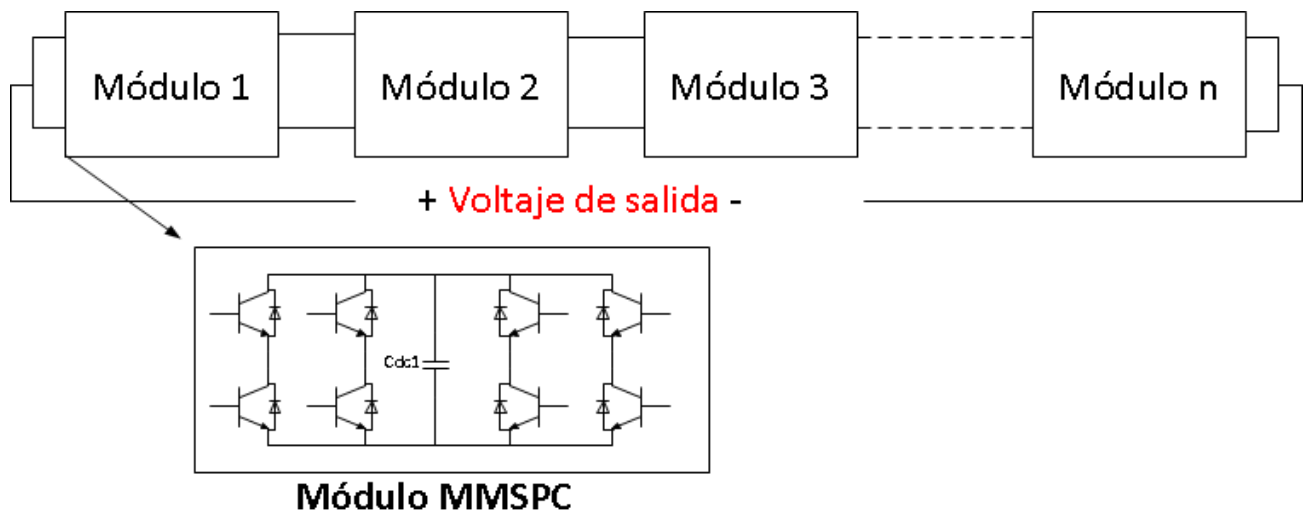


Fig. 3.9 Módulos MMSPC conectados en serie para conformar una rama

Cuando se unen módulos en serie para formar una rama se logran 2 tipos de conexiones internas. La primera se denomina intersección donde se conectan los puentes H más cercanos entre si a través de los puntos medios de estos y la segunda conexión se denomina terminal donde se conectan los puentes H más lejanos de la configuración establecida. En [18] se explican y detallan los estados que se logran en cada conexión que se resumen como:

- Serie (+/-): conexión de 2 condensadores en serie logrando un valor de voltaje positivo o negativo.
- Paralelo (+/-): conexión de 2 condensadores en paralelo.
- Bypass (+/-): conexión de terminales positivas y negativas de 2 condensadores logrando un bypass para el caso en específico.

3.6. Operación serie módulos MMSPC

Para entender cómo se obtiene los estados de cada conexión se considera el análisis de 2 módulos MMSPC conectados en serie. La operación del circuito propuesto en la Fig. 3.10 se realiza mediante conmutaciones por cada interconexión, para la interconexión 1 y 2 se logran cuatro estados, series (+/-) y paralelo (+/-), para la interconexión 3 se logran tres estados, serie (+/-) y bypass.

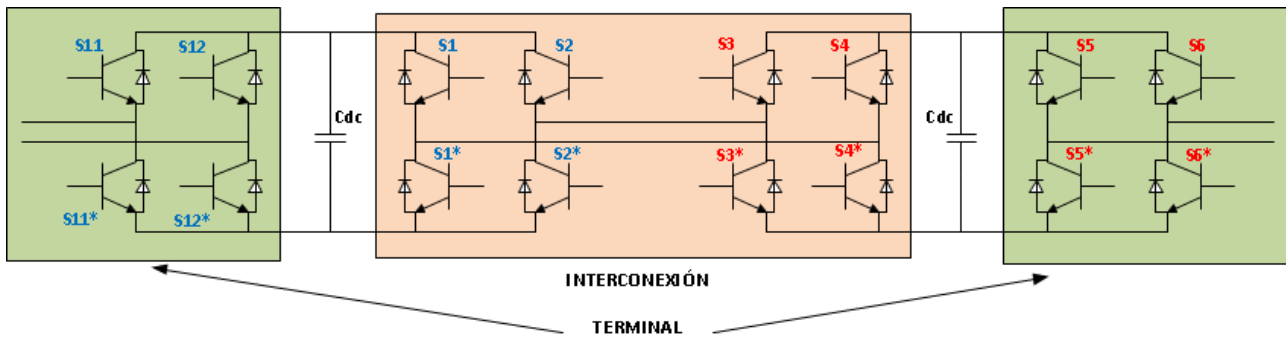


Fig. 3.10 Conexión serie de dos módulos MMSPC

3.6.1 Series (+/-) interconexión

Se presentan los estados serie (+) y serie (-).

Tabla 3.1 Conmutaciones para lograr los estados series (+/-)

Estado	S_1	S_2	S_3	S_4
Serie (+)	0	0	1	1
Serie (-)	1	1	0	0

Fuente: Elaboración propia

La Tabla. 3.1 presenta los estados de conmutación necesarios para lograr los estados mencionados para la interconexión 1. Si se considera la sección interconexión de la Fig. 3.10, cuando s_3, s_4 están encendidos y s_1, s_2 están apagados se logra el estado serie (+) con $2V_{DC}$ y cuando s_1, s_2 están encendidos y s_3, s_4 están apagados se logra el estado serie (-) con $-2V_{DC}$.

3.6.2 Paralelo (+/-) interconexión

A continuación, se presentarán los estados paralelo (+) y paralelo (-). La Tabla. 3.2 presenta los estados de conmutación necesarios para lograr los estados mencionados para la interconexión.

Si se considera la sección interconexión de la Fig. 3.10, cuando s_2, s_3 están encendidos y s_1, s_4 están apagados o cuando s_1, s_4 están encendidos y s_2, s_3 están apagados se logra el estado paralelo. Ahora bien, que dos condensadores estén en paralelo implica un problema, si el voltaje en los condensadores esta balanceado es esperable que el voltaje entre ellos sea V_{DC} y la corriente entre ellos sea igual a $0[A]$, a esto lo llamaremos caso 1, sin embargo, si el voltaje entre los condensadores esta desbalanceado la corriente entre ellos, por ley de Ohm, tenderá a infinito, a esto lo llamaremos caso 2.

Tabla 3.2 Conmutaciones para lograr los estados paralelos (+/-)

Estado	S_1	S_2	S_3	S_4
Paralelo (+)	0	1	1	0
Paralelo (-)	1	0	0	1

Fuente: Elaboración propia

De lo anterior, es claro que no es una buena idea conectar los condensadores en paralelo, sin embargo, se pueden plantear soluciones. Cuando la corriente ve que los condensadores están desbalanceados tiende a subir, una primera solución sería que la subida de la corriente no sea tan directa si no que sea más lenta conectando un inductor entre las interconexiones sin embargo esto implica que el convertidor aumenta en tamaño y costo. Una solución mejorada es que la conexión en paralelo sea rápida, es decir, las conmutaciones necesarias para lograr los estados paralelo (+/-) sean rápidas.

Lo anterior se puede lograr aumentando la frecuencia de conmutación. Logrando esto la corriente en el capacitor $\left(C \frac{dv}{dt}\right)$ es más pequeña, aparece por breves instantes de tiempo y se irá suavizando hasta que llegue a un valor de $0[A]$ que es cuando se balancea el voltaje en los condensadores (se balancean a un valor medio). Para la interconexión 2 se aplican las mismas conmutaciones (para sus respectivos switch) logrando así los estados serie (+/-) y paralelo (+/-).

3.6.3 Series (+/-) y bypass (+/-) interconexión 3

Se presentan los estados serie (+), serie (-), bypass (+) y bypass (-). Si se considera la sección terminal de la Fig. 3.10, cuando s_{11} , s_{12} , s_5 y s_6 están encendidos o cuando s_{11} , s_{12} , s_5 y s_6 están apagados se logra el estado bypass. Cuando s_{11} , s_{12} están encendidos y s_5 , s_6 están apagados se logra el estado serie (+) y cuando s_{11} , s_{12} están apagados y s_5 , s_6 están encendidos se logra el estado serie (-). La Tabla. 3.3 resume lo anteriormente mencionado.

Tabla 3.3 Conmutaciones para lograr los estados series (+/-) y bypass (+/-)

Estado	S_5	S_6	S_{11}	S_{12}
Serie (+)	0	0	1	1
Serie (-)	1	1	0	0
Bypass (+)	1	1	1	1
Bypass (-)	0	0	0	0

Fuente: Elaboración propia

3.7. Simulación de una rama positiva y negativa del MMC con módulos MMSPC

El objetivo de trabajo es diseñar y simular 1 rama del MMC compuesta por módulos MMSPC, positiva y otra negativa, para analizar el voltaje en las terminales de la rama. La Fig. 3.11 presenta un esquema de la idea explicada anteriormente.

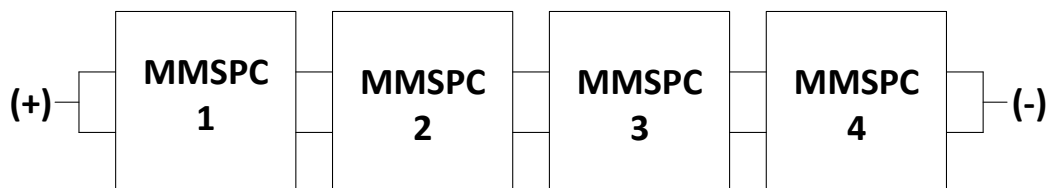


Fig. 3.11 Conexión serie de cuatro módulos MMSPC

La Tabla. 3.4 muestra los detalles en el circuito de control para efectuar la simulación

Tabla 3.4 Detalles implementados en el circuito de control

Rama	m_a	f_{tri} [Hz]	f_{mod} [Hz]	θ_{tri}
Positiva	1	5000	50	45°
Negativa	-1	5000	50	45°

Fuente: Elaboración propia

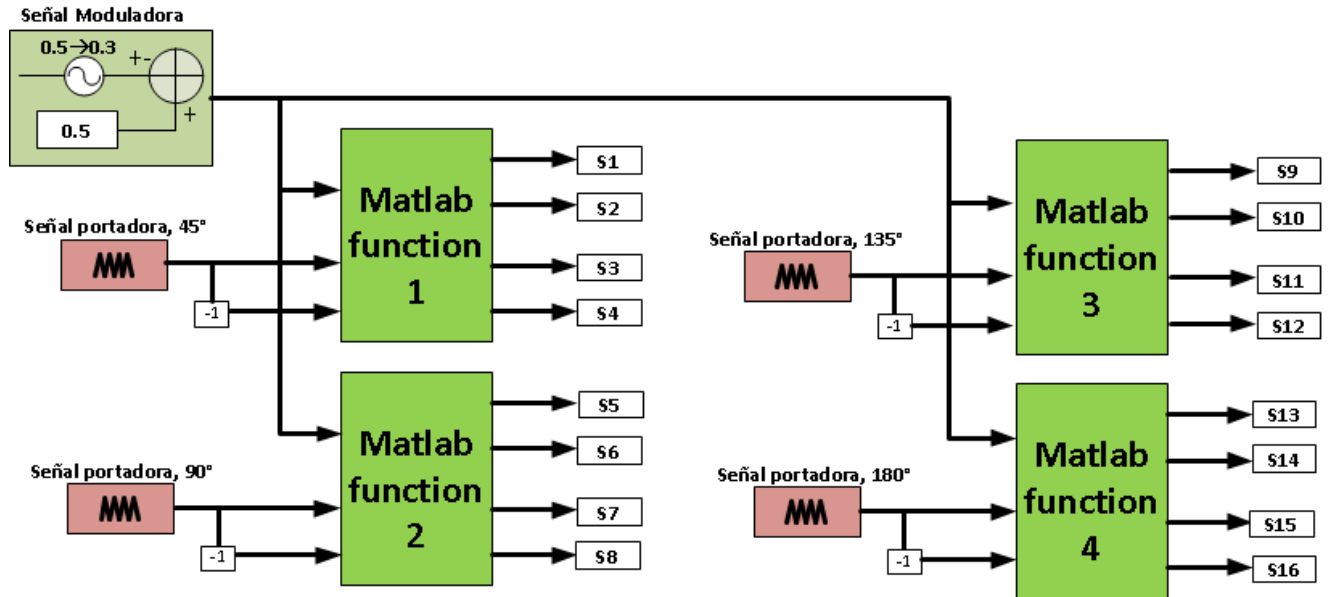


Fig. 3.12 Circuito de control desarrollado en Matlab

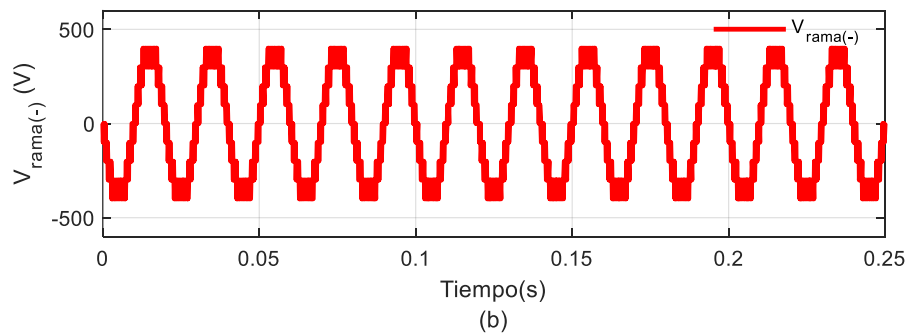
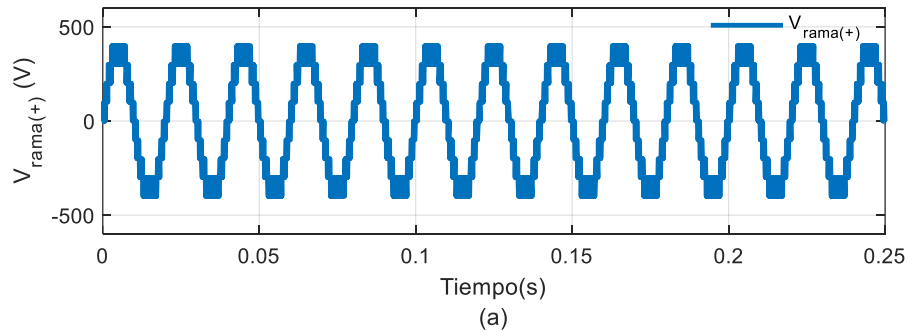


Fig. 3.13 Voltajes de salida para la topología presentada en la Fig. 3.3
a) Voltaje de salida para la rama positiva, b) Voltaje de salida para la rama negativa

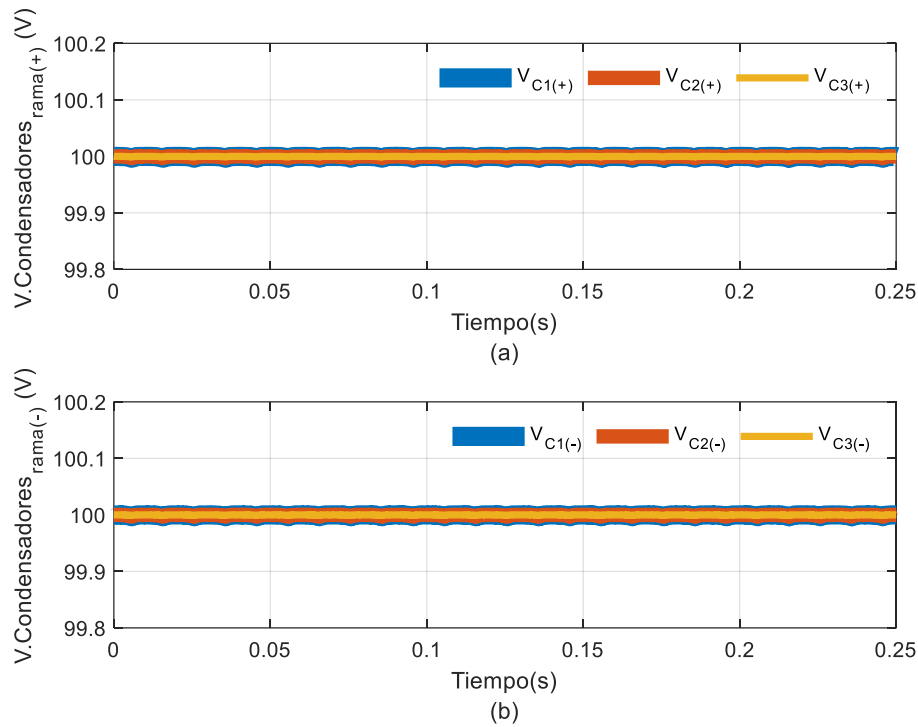


Fig. 3.14 Voltaje en capacitores

a) Voltaje en capacitores rama positiva, b) Voltaje en capacitores rama negativa

La Fig. 3.12 muestra el esquema de control desarrollado en Simulink donde se implementó la modulación PS-PWM. Se utiliza una sola señal moduladora para los 4 bloques de código y ocho señales triangulares desfasadas en 45° debido a que hay 4 módulos MMSPC, $n = 4$ para (3.49). El bloque Matlab Function contiene el código implementado en Simulink para llevar a cabo el esquema de control. Sea s_{mod} una señal moduladora implementada mediante una señal sinusoidal, s_{por1} y s_{por2} señales portadoras complementarias implementadas mediante señales triangulares, cuando $(s_{mod} > (s_{por1} \wedge s_{por2}))$ se obtiene el estado serie (+), cuando $(s_{mod} < (s_{por1} \wedge s_{por2}))$ se obtiene el estado serie (-) y cuando $(s_{por2} < s_{mod} < s_{por1})$ se obtiene el estado paralelo. La Fig. 3.13 muestra el voltaje de salida para los módulos conectados según el esquema de la Fig. 3.11, $V_{rama(+)}$ corresponde al voltaje creado en la rama positiva y $V_{rama(-)}$ corresponde al voltaje creado en la rama negativa. Se aprecia que ambos voltajes tienen 9 niveles de tensión (0, 100, 200, 300, 400, -100, -200, -300 y -400 [V]). Notar que acá no se le está colocando una restricción, la amplitud del índice de modulación de AC para un MMC puede ser de máximo 0.5 y para el caso presentando en la Fig. 3.13 e implementado

en la Fig. 3.12 no se cumple porque no es el objetivo de esta demostración, en esta sección se busca recrear el voltaje de una rama del MMC para comprobar la funcionalidad del algoritmo a implementar. La Fig. 3.14 muestra el voltaje en los condensadores (3 en total) tanto en la rama positiva como en la rama negativa. Se observa que el balance de voltaje en este elemento es prácticamente inmediato (hay un caída de 0.0034 [V]). Esto demuestra que es posible, mediante una configuración MMSPC, lograr balance de voltaje en los condensadores sin la necesidad de implementar un esquema de control. Notar que para lograr lo anterior es necesario tener una f_{tri} alta.

3.8. Discusión y Conclusiones

Como se presenta en este capítulo, el MMC es un convertidor con bastantes prestaciones, modularidad, alta calidad en la potencia transferida, operación libre de transformadores, etc, lo que hace que sea una buena opción para el diseño de un convertidor FACTS.

Por otro lado, los módulos MMSPC garantizan buena estabilidad en el balance de los condensadores internos de cada celda del MMC. Lo anterior es una ventaja significativa ya que se descarta el uso de circuitos complejos para el control del convertidor, en particular el control de la corriente circulante, ya que esta se mantiene limitada debido a la implementación de módulos MMSPC.

Un aspecto negativo de la implementación de módulos MMSPC es la alta frecuencia de la señal triangular que se utiliza para el desarrollo del algoritmo de conmutación, ya que una alta f_{tri} implica más pérdida en los semiconductores que conformara cada módulo del convertidor. Por otro lado, se debe tener en cuenta el efecto multiplicativo en la frecuencia de conmutación equivalente del voltaje de carga resultante, esto es, el espectro armónico del voltaje de carga tendrá una componente a frecuencia fundamental y otras componentes a alta frecuencia que pueden ser mitigadas con un filtro pasabajo.

Capítulo 4. Convertidor MMC trifásico

4.1. Introducción

El objetivo de este capítulo es poder implementar un MMC en modo inversor, rectificador y rectificador-inversor para el análisis de los lazos internos de cada convertidor con módulos MMSPC.

El MMC en modo inversor está formado por 6 ramas, 3 ramas positivas y 3 ramas negativas donde cada rama está compuesta por 4 módulos MMSPC. Se analizan 2 topología de un MMC en modo inversor las cuales se presentan en la Fig. 4.1 y Fig. 4.2. La diferencia entre cada topología es la carga que ve el inversor, donde en la Fig. 4.1 solo se conecta al inversor una carga trifásica R-L en estrella y en la Fig. 4.2 se conecta nuevamente una carga R-L con la adición de una red. Para la topología de la Fig. 4.1 se analizan 3 casos (caso a), b) y c)) donde, en a) y b) se hará variar el índice de modulación de la componente AC de cada rama y en el caso c) se obtendrá el índice de modulación a partir de un lazo de control y la creación de una red alterna ficticia. Para la topología de la Fig. 4.2 se mantendrá el lazo de control obtenido en el caso c) pero cambiara los valores en magnitud de los elementos pasivos que conforman la carga R-L. Notar que R_{L2} y L_{L2} son las pérdidas e inductancia de la línea DC.

El MMC en modo rectificador sigue una topología similar al MMC modo inversor ya que también está conformado por 6 ramas, 3 ramas positivas y 3 ramas negativas donde cada rama está compuesta por 4 módulos MMSPC. Se cuenta también con un condensador hacia el lado DC cuyo diseño y estimación se presentan en la sección correspondiente. El lado AC se modela con una fuente trifásica balanceada en estrella más una resistencia e inductancia de línea (R_{s2} y L_{s2}) que emulan las pérdidas e inductancia total de esta respectivamente. El lazo de control que gobierna al MMC en modo rectificador es más complejo que el del MMC en modo inversor ya que este sigue una estructura en cascada, sin embargo, bastará con estimar la F. de. T que gobierne al voltaje en el DC-Link ya que, debido al balance de potencia, se puede usar la F. de. T del lazo de control del MMC en modo inversor. Notar que R_{L1} y L_{L1} son las pérdidas e inductancia de la línea DC.

El diseño y simulación del MMC rectificador-inversor para análisis se realiza acoplando el MMC rectificador y el MMC inversor manteniendo los lazos de control respectivos para cada caso. Los resultados de cada topología mencionada anteriormente se presentan en las secciones correspondientes en este capítulo.

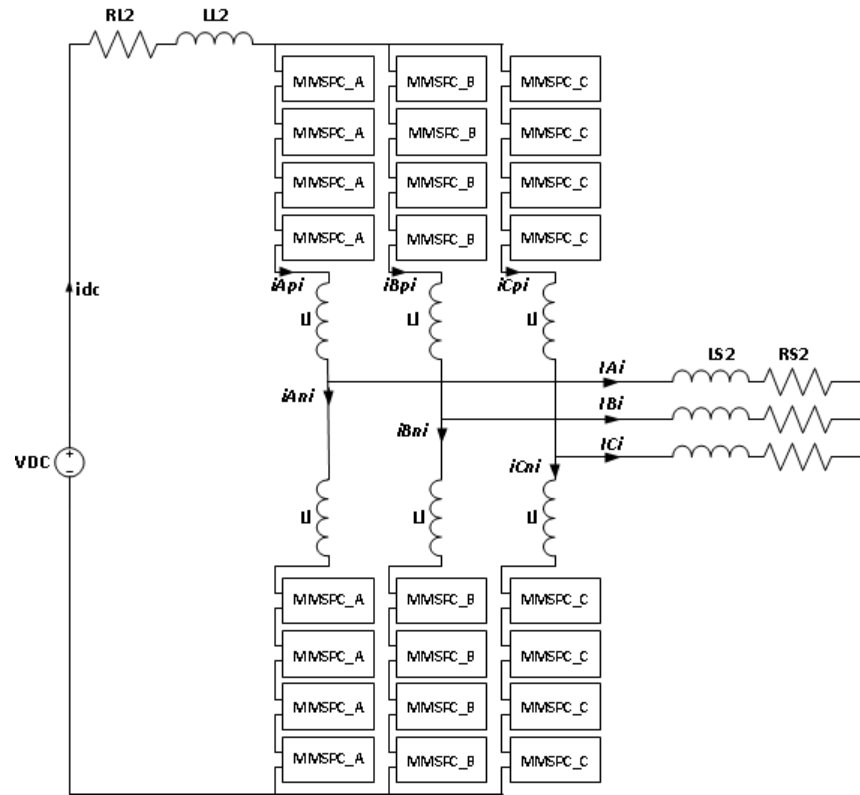


Fig. 4.1 Topología convertidor multinivel en modo inversor con módulos MIMSPC carga R-L

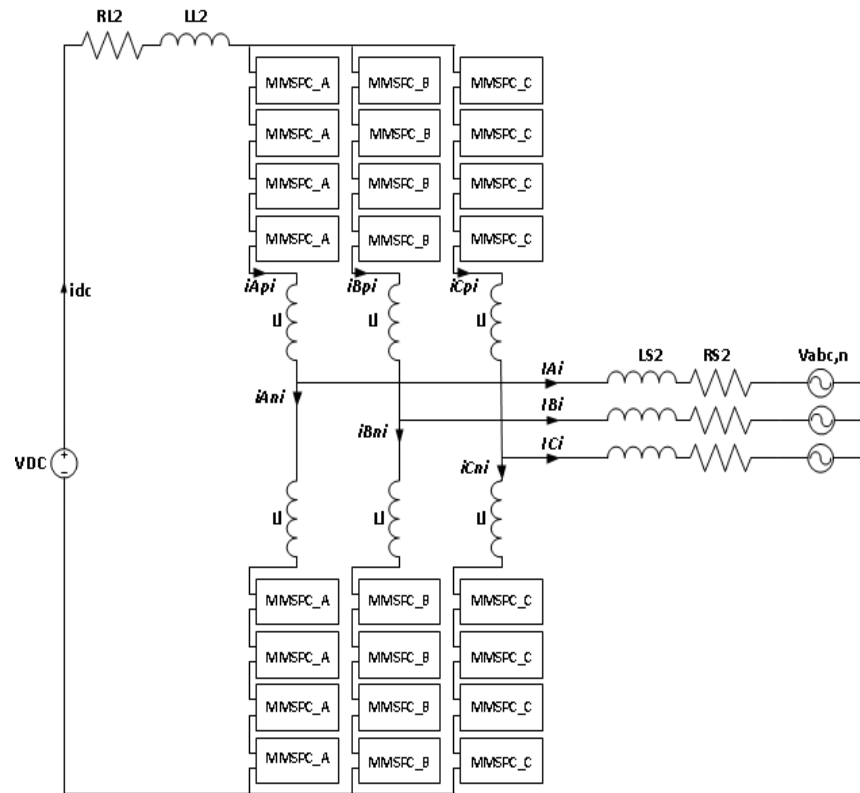


Fig. 4.2 Topología convertidor multinivel, modo inversor con módulos MIMSPC carga R-L y red

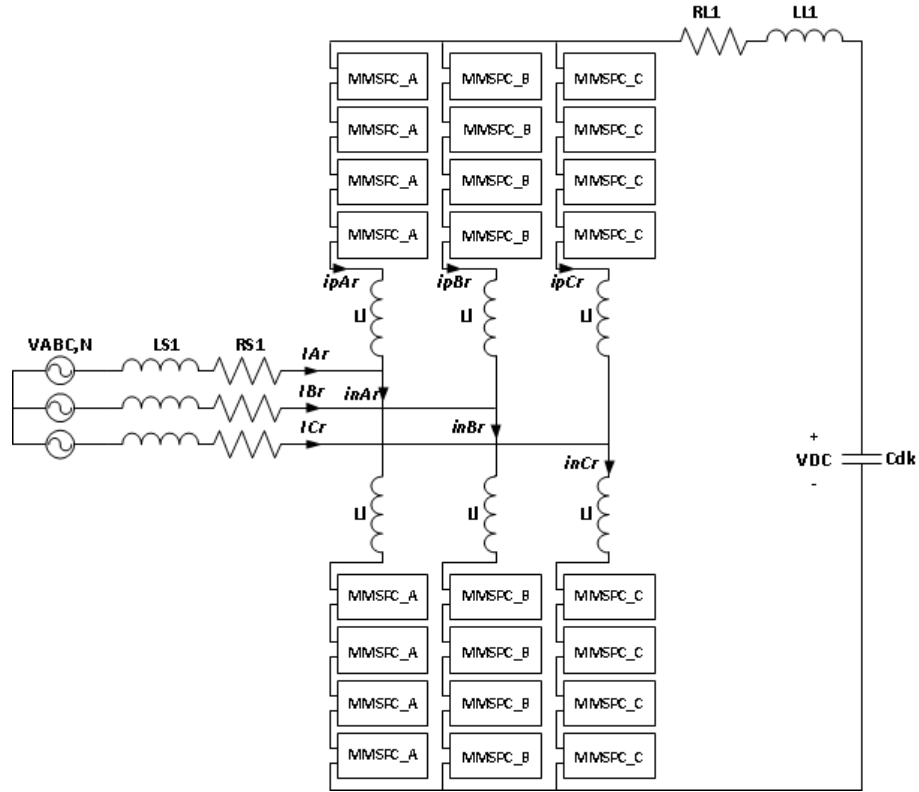


Fig. 4.3 Topología convertidor multinivel en modo rectificador

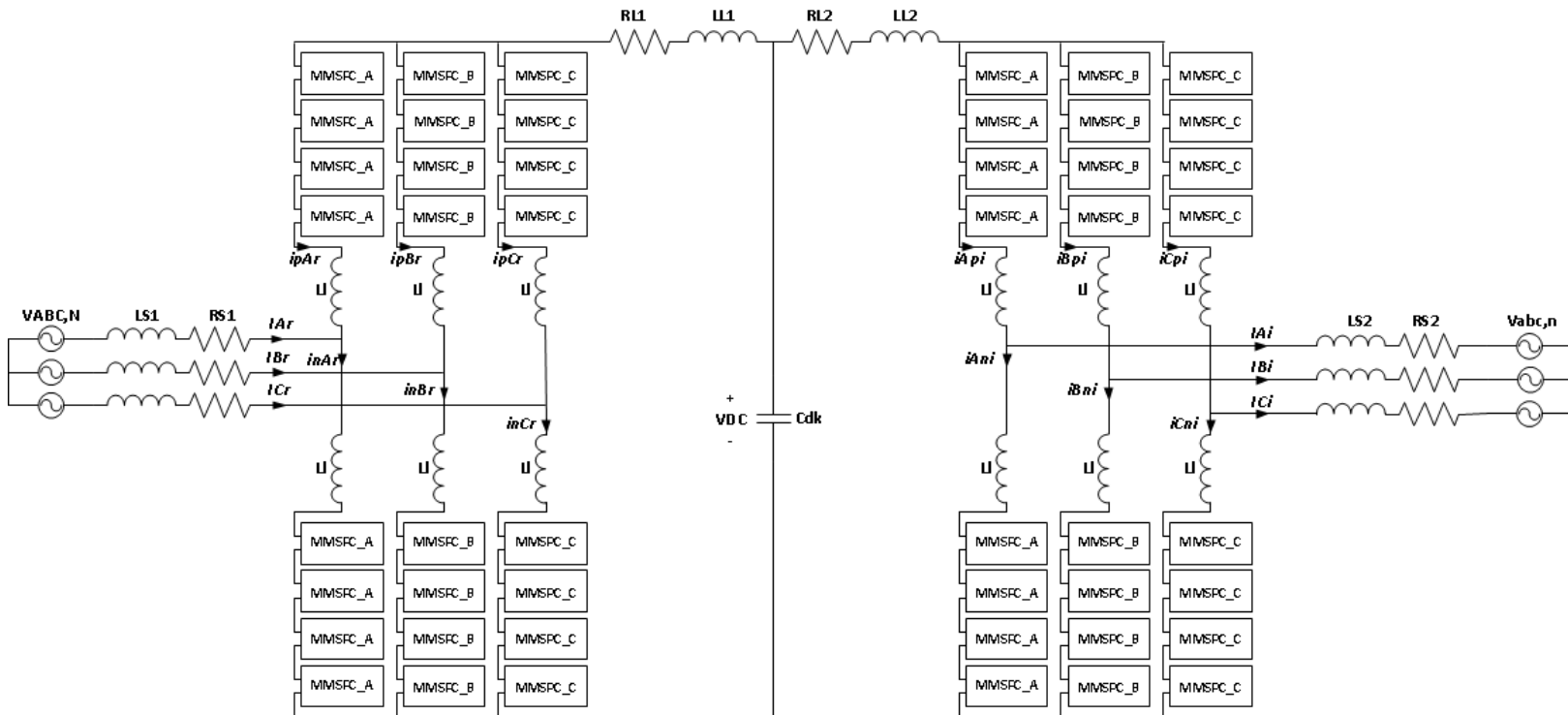


Fig. 4.4 Convertidor MMC trifásico para operación back to back

4.2. Simulación MMC inversor caso a: $m_{DC} = 0.5$ y $m_{CA} = 0.5$ carga R-L

El convertidor multinivel de la Fig. 4.1 debe crear corrientes i_{Ai} , i_{Bi} e i_{Ci} sinusoidales con amplitud controlable. Ahora bien, si se analiza el punto medio entre los inductores de la fase A se puede deducir que:

$$i_{Ai} = i_{Api} - i_{Ani} \quad (4.1)$$

Las corrientes i_{Api} e i_{Ani} tienen dos componentes, una componente continua y una componente alterna. Respecto de la componente alterna, i_{Ai} debe ser sinusoidal, por lo tanto i_{Api} debe estar en contrafase para que no se anule con i_{Ani} . Respecto de la componente continua, esta no puede salir para la carga trifásica, fluye desde la rama positiva de cada fase y se cancela en la rama negativa, así i_{Api} e i_{Ani} contienen componente DC que se anula. Otro punto por analizar es la corriente circulante. Si se considera la fase A, la rama positiva compuesta por 4 módulos MMSPC crea un voltaje escalonado similar al de la Fig. 3.13, la rama negativa también compuesta por 4 módulos MMSPC crea un voltaje escalonado similar al de la Fig. 3.13 pero con signo contrario.

Estos voltajes tienen conmutaciones, no son señales continuas, la suma del voltaje de la rama positiva con el voltaje de la rama negativa crea un voltaje el cual queda en el punto medio de ambas ramas donde se conectan los dos inductores. Si se crea una variación de voltaje donde están los inductores se crea una corriente, no es la corriente DC ni la corriente AC, es la corriente circulante, como dice su nombre esta corriente circula por dentro del convertidor, no se ve en la parte alterna ni en la parte continua y además genera desbalances. El objetivo de la simulación es que esta corriente sea cercana a cero ya que eso asegura que hay balance en el convertidor. El índice de modulación es otra variable que debe ser replanteada.

Este índice tiene una componente continua y otra componente alterna, en particular se debe cumplir:

$$-1 \leq DC + CA \leq 1 \quad (4.2)$$

La Tabla 4.1 contiene los índices de modulación para cada fase. Si se generaliza el circuito de la Fig. 4.1 y analizamos solo la fase A, el voltaje V_{DC} se reparte entre la rama positiva y la rama

negativa, es decir tanto la rama positiva como la rama negativa ven $\frac{V_{DC}}{2}$, es por esto por lo que la parte DC del índice de modulación está limitada en 0.5. Como se debe cumplir (3.42), la amplitud admisible para la parte alterna también es 0.5, sin embargo, esta se puede variar a diferencia de la amplitud para la componente continua. La Fig. 4.5 presenta el esquema de control implementado en cada módulo siguiendo las premisas mencionadas anteriormente.

Con todo lo expuesto anteriormente se procede a simular el MMC en modo inversor.

Tabla 4.1 Índices de modulación para cada rama

Rama	$m_a \text{ fase A}$	$m_a \text{ fase B}$	$m_a \text{ fase C}$
Positiva	$0.5 + 0.5\text{sen}(\omega t)$	$0.5 + 0.5\text{sen}(\omega t - 120^\circ)$	$0.5 + 0.5\text{sen}(\omega t + 120^\circ)$
Negativa	$0.5 - 0.5\text{sen}(\omega t)$	$0.5 - 0.5\text{sen}(\omega t - 120^\circ)$	$0.5 - 0.5\text{sen}(\omega t + 120^\circ)$

Fuente: Elaboración propia

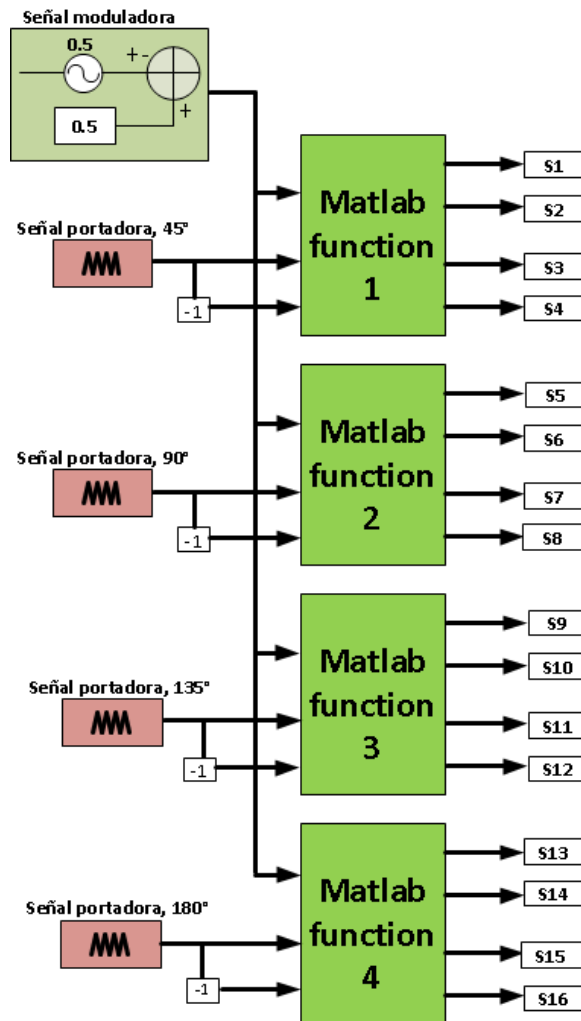


Fig. 4.5 Circuito de control implementado en Matlab para inversor, caso a)

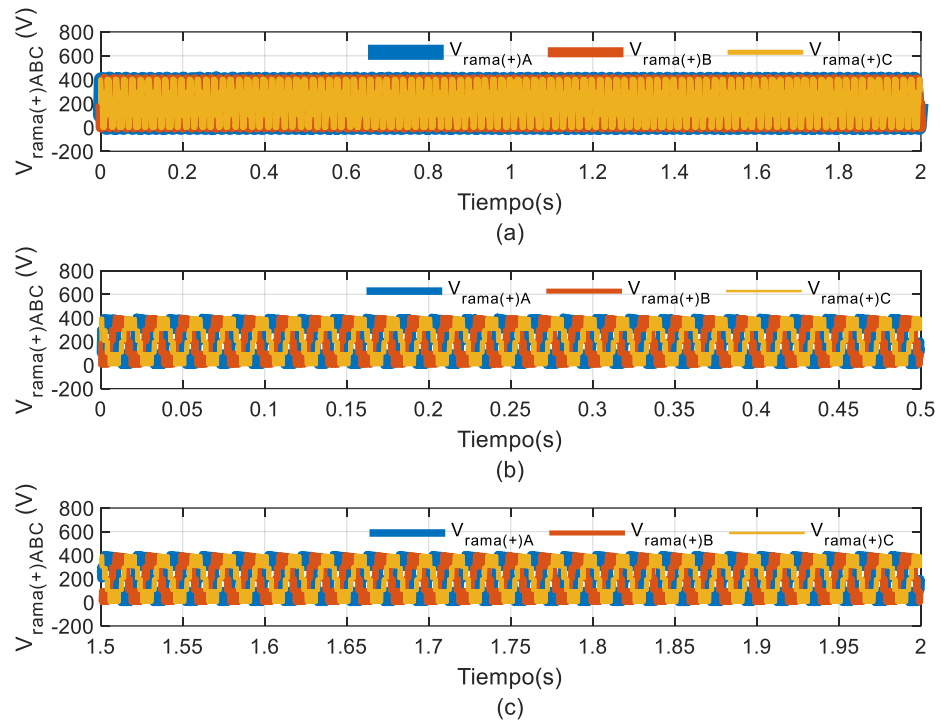


Fig. 4.6 Voltaje en ramas positivas caso a)

a) V.R.P entre $0 < t < 2(s)$, b) V.R.P entre $0 < t < 0.5(s)$, c) V.R.P entre $1.5 < t < 2(s)$

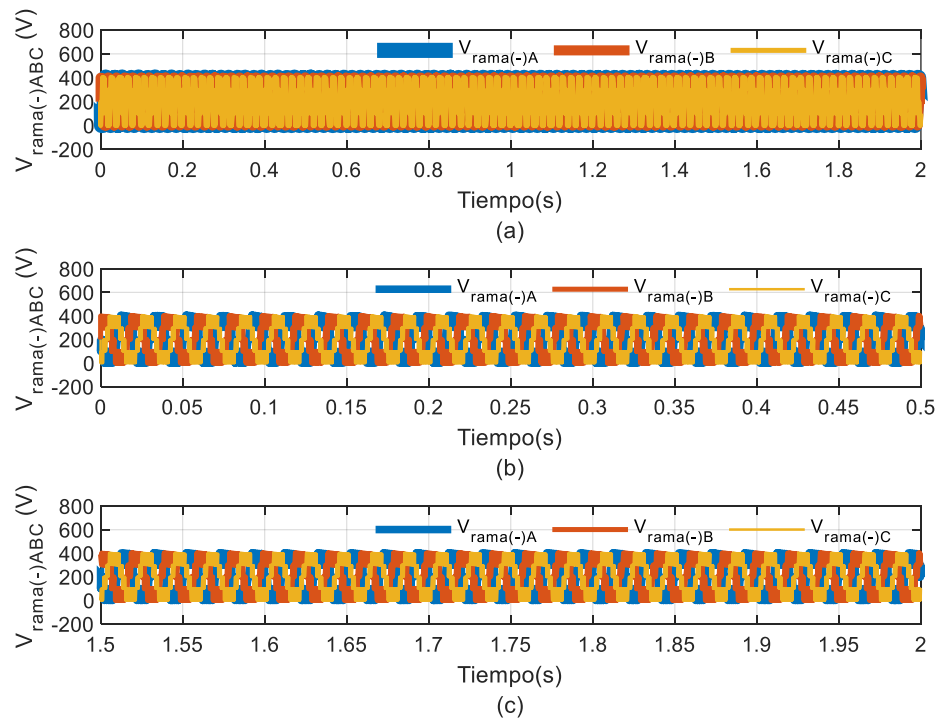


Fig. 4.7 Voltaje en ramas negativas caso a)

a) V.R.N entre $0 < t < 2(s)$, b) V.R.N entre $0 < t < 0.5(s)$, c) V.R.N entre $1.5 < t < 2(s)$

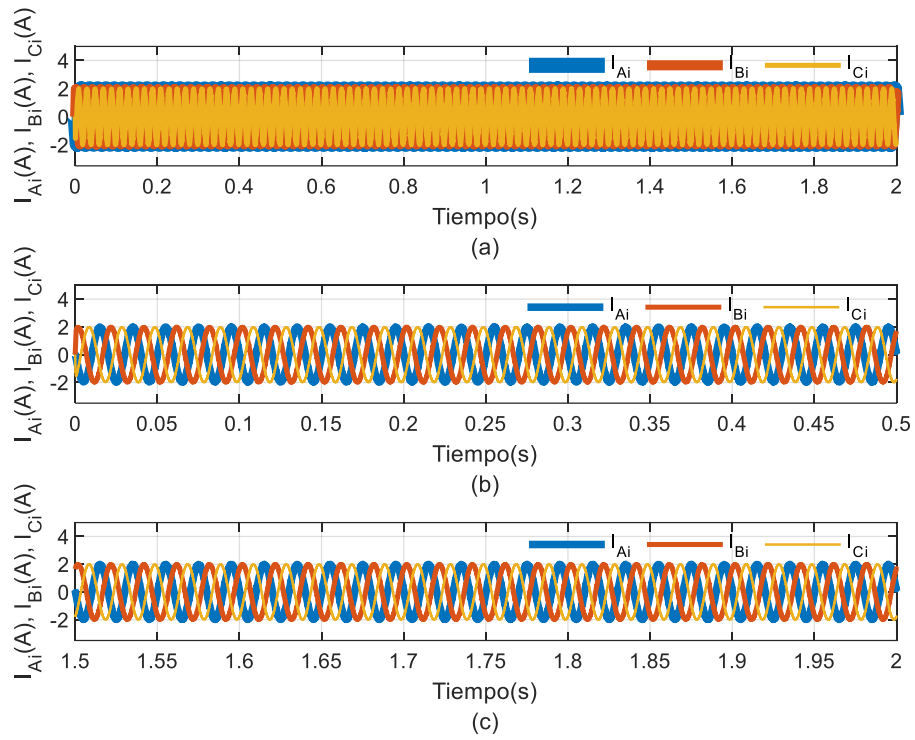


Fig. 4.8 Corrientes de red inversor caso a)

a) C. red entre $0 < t < 2(s)$, b) C. red entre $0 < t < 0.5(s)$, c) C. red entre $1.5 < t < 2(s)$

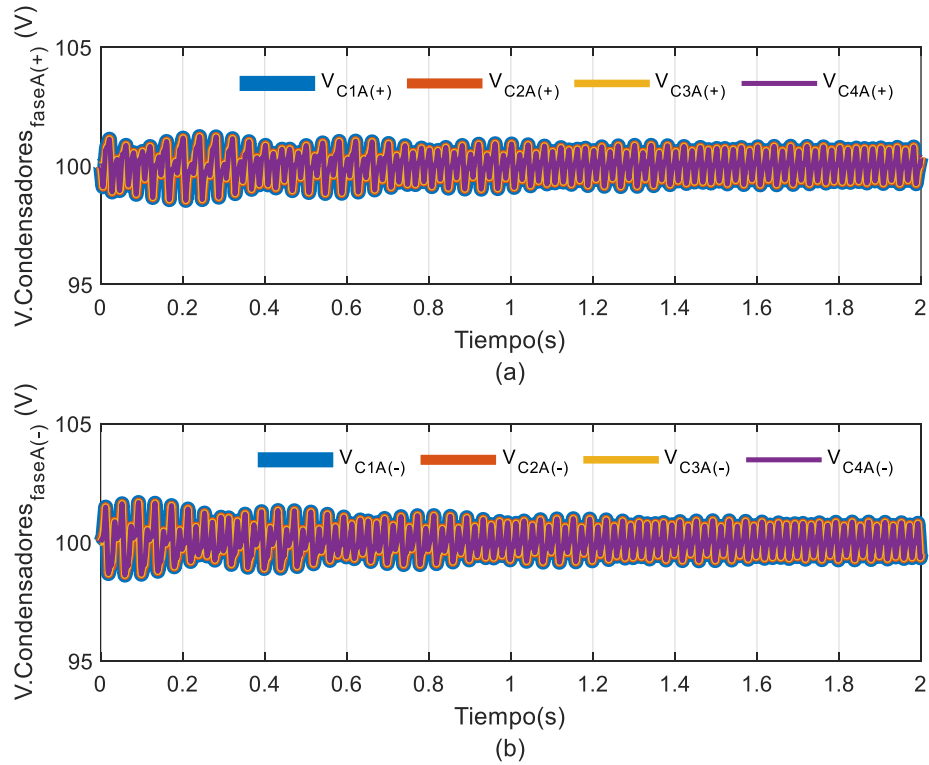


Fig. 4.9 Voltaje promedio condensadores internos rama A inversor caso a)

a) V.C.I rama A positiva, b) V.C.I rama A negativa

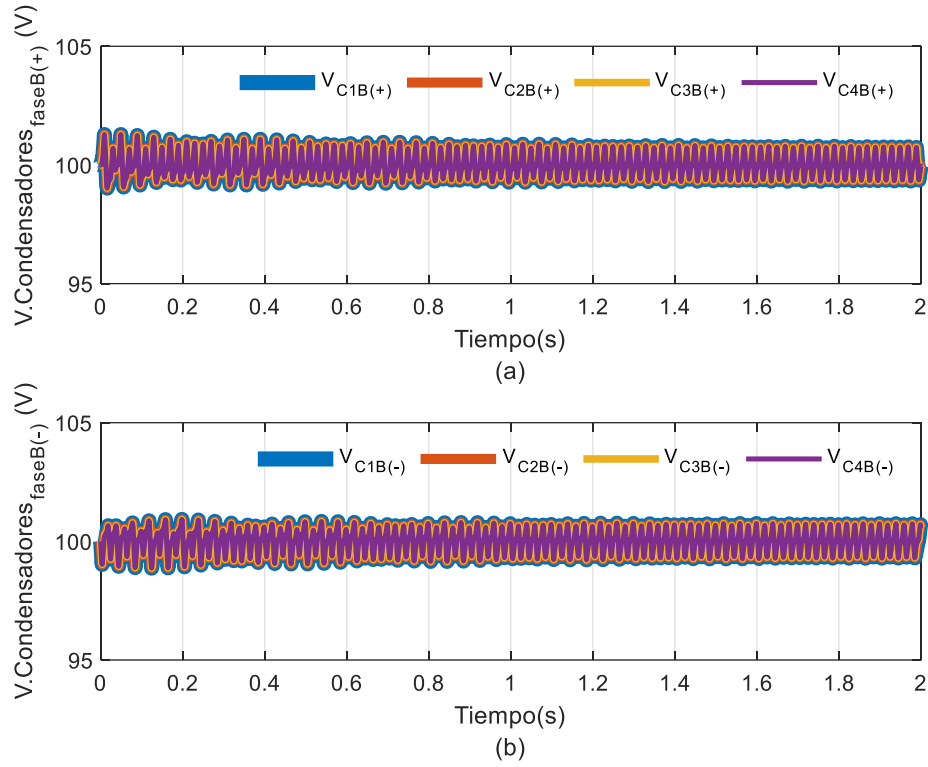


Fig. 4.10 Voltaje promedio condensadores internos rama B inversor caso a)
a) V.C.I rama B positiva, b) V.C.I rama B negativa

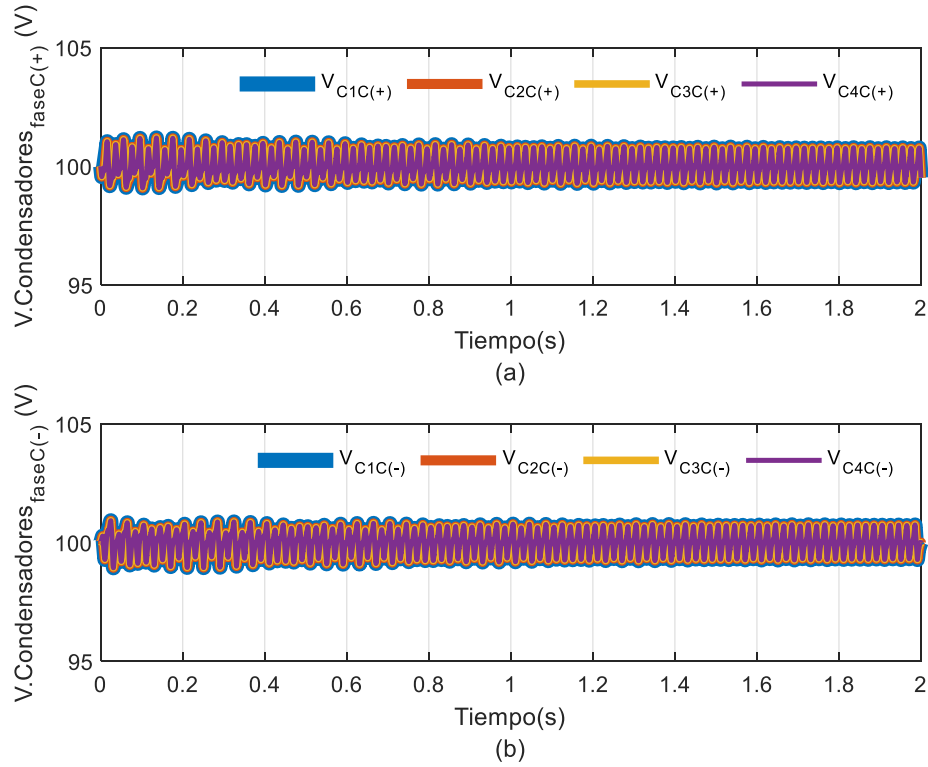


Fig. 4.11 Voltaje promedio condensadores internos rama C inversor caso a)
a) V.C.I rama C positiva, b) V.C.I rama C negativa

En resumen, la señal moduladora tiene dos componentes, una DC y una AC donde ambas tienen una amplitud máxima de 0.5. La Tabla 4.2 contiene los parámetros ingresados en el circuito de Simulink para la posterior simulación y obtención de los resultados.

Tabla 4.2 Valores en elementos pasivos

Elemento	Valor	Elemento	Valor
R_{S2}	100 [Ω]	L_I	5 [mH]
L_{S2}	15 [mH]	C_{rama}	2200 [μF]

Fuente: Elaboración propia

Se realiza una simulación para un periodo comprendido entre $0 < t < 2$ (s) donde no se efectúan cambios en la componente AC del índice de modulación. Notar que $R_{S2} = 100$ [Ω] es un parámetro de carga que se estima para una corriente nominal de 2[A] y para obtener una potencia de 600 [W] para que se cumpla $P_{AC,m\acute{a}x} = \frac{3}{2} I_{max}^2 R$. Notar que los parámetros de la Tabla. 4.2 se fijan solo para una carga tipo R-L

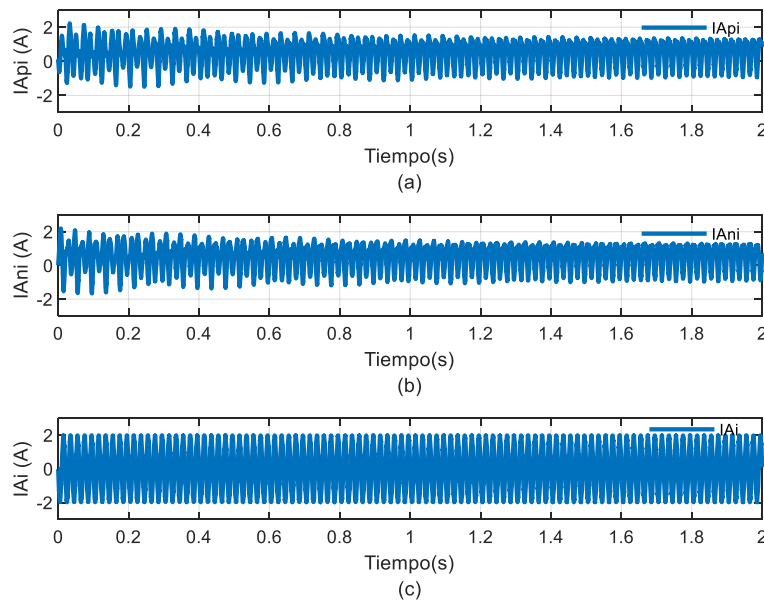


Fig. 4.12 Corrientes de fase A I_{Api} , I_{Ani} y I_{Ai} caso a)

a) Corriente I_{Api} , b) Corriente I_{Ani} , c) Corriente I_{Ai}

. La Fig. 4.6 y 4.7 presentan los voltajes para las ramas positivas y negativas del convertidor simulados para tres distintos instantes de tiempo. Se aprecia que hay 5 niveles de voltaje y el voltaje máximo en estas figuras es de 400[V]. Estos niveles de voltaje son esperados considerando que por

rama se generan $2 \cdot l + 1$ niveles de tensión, por otro lado, el índice de modulación varía entre 0 y 1 como se resolvió en (3.43), (3.44), (3.45), (3.46), (3.47) y (3.48).

Es importante destacar que la corriente de $2[A]$ que ve la carga se logra únicamente cuando la moduladora tiene una amplitud de 0.5 DC y amplitud 0.5 AC, es esperable que cuando disminuya la amplitud de AC, que es la única que podemos modificar, disminuya la amplitud de la corriente que ve la carga.

La Fig. 4.9, 4.10 y 4.11 presentan el voltaje en los condensadores internos de cada rama para el caso propuesto de simulación, notar que estos están cargados inicialmente. Se aprecia que el voltaje en los condensadores se mantiene estable a lo largo del tiempo tendiendo a un valor promedio de 100 [V] y para apreciar la dinámica de los condensadores se ha simulado un tiempo máximo de 2(s).

De la teoría asociada a MMC, la corriente de salida se puede obtener mediante la siguiente expresión:

$$I_{Ai} = I_{Api} - I_{Ani} \quad (4.3)$$

$$\begin{bmatrix} i_{Ai} \\ i_{Bi} \\ i_{Ci} \end{bmatrix} = \begin{bmatrix} i_{Api} \\ i_{Bpi} \\ i_{Cpi} \end{bmatrix} - \begin{bmatrix} i_{Ani} \\ i_{Bni} \\ i_{Cni} \end{bmatrix} \quad (4.4)$$

Al observar la Fig. 4.12 se puede apreciar que al sustraer la corriente i_{Ani} de i_{Api} se obtiene i_{Ai} lo cual es esperable en base a (4.3) y (4.4). El mismo análisis se puede realizar para las fases B y C.

4.3. Simulación MMC inversor caso b: $m_{DC} = 0.5$ y $m_{CA} = 0.3$ carga R-L

La componente DC de la señal moduladora no puede variar, esta se mantiene en una amplitud fija de 0.5, sin embargo, la amplitud de la componente alterna se puede variar y con ello se ajusta la corriente que ve la carga. Considerando esto y lo explicado anteriormente se simulará un tiempo de $0 < t < 2$ (s) donde en $t = 0.5$ (s) se aplicará una señal escalón a la componente alterna para variar su amplitud de 0.5 a 0.3. La Fig. 4.13 presenta el esquema implementado en Simulink para la obtención de los pulsos de disparo.

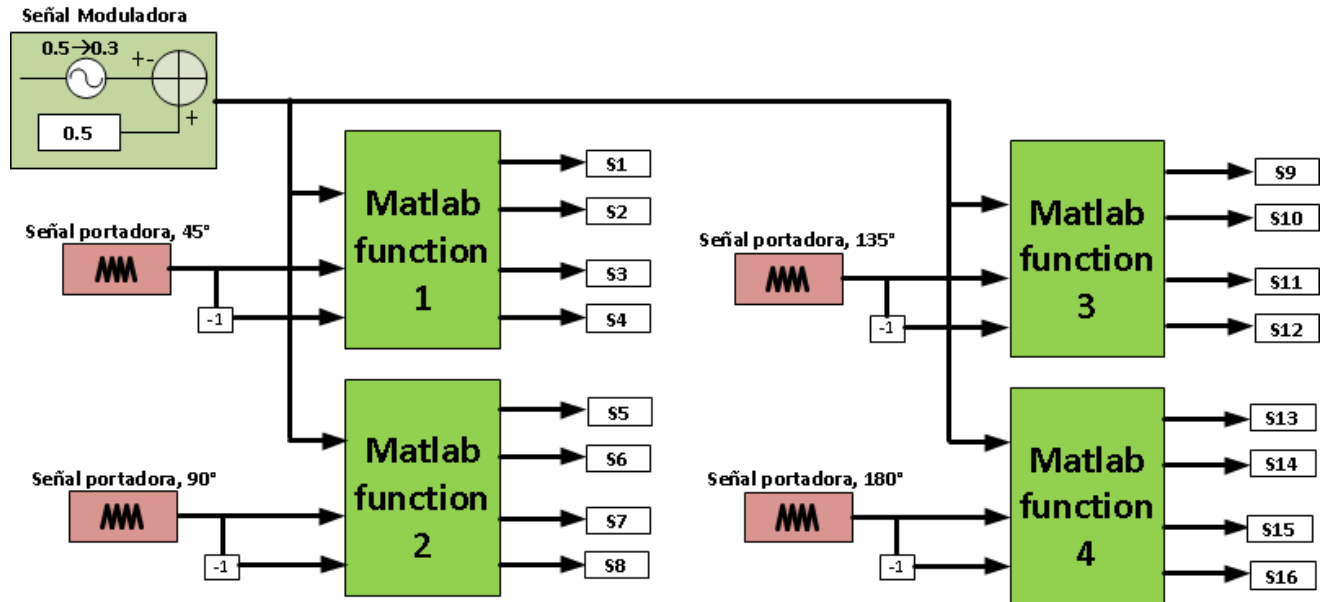


Fig. 4.13 Circuito de control implementado en Matlab para inversor, caso b)

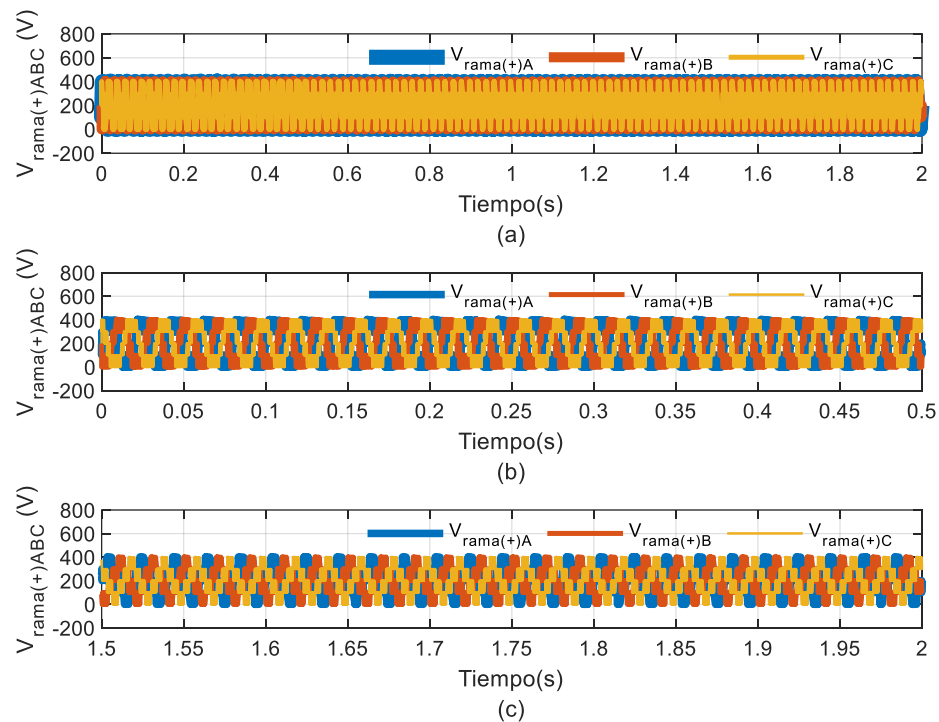


Fig. 4.14 Voltaje en ramas positivas caso b)

a) V.R.P entre $0 < t < 2(s)$, b) V.R.P entre $0 < t < 0.5(s)$, c) V.R.P entre $1.5 < t < 2(s)$

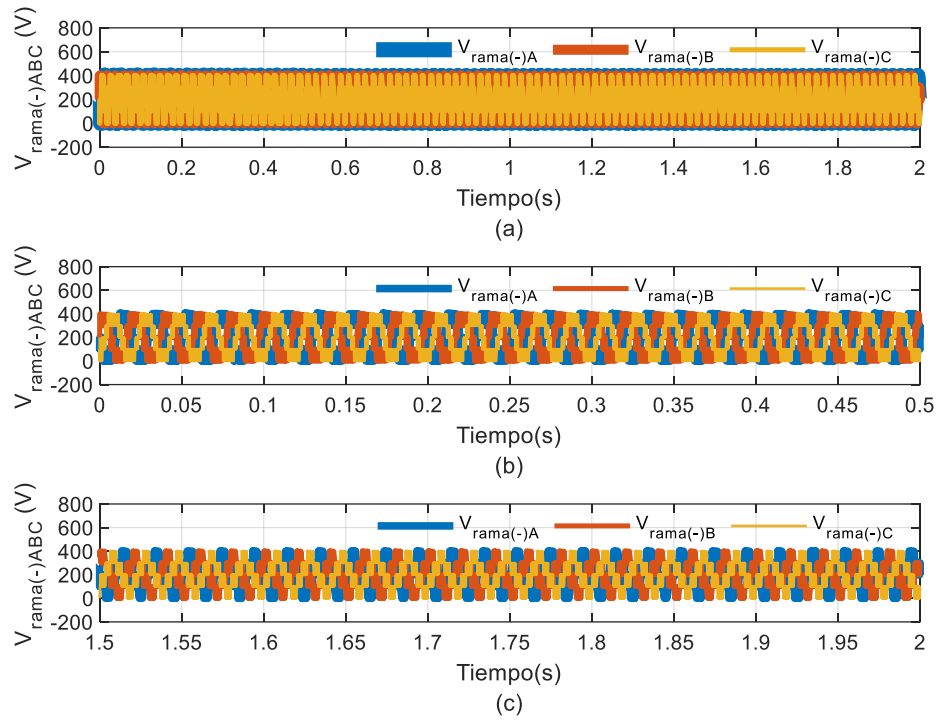


Fig. 4.15 Voltaje en ramas negativas caso b)

a) V.R.N entre $0 < t < 2(s)$, b) V.R.N entre $0 < t < 0.5(s)$, c) V.R.N entre $1.5 < t < 2(s)$

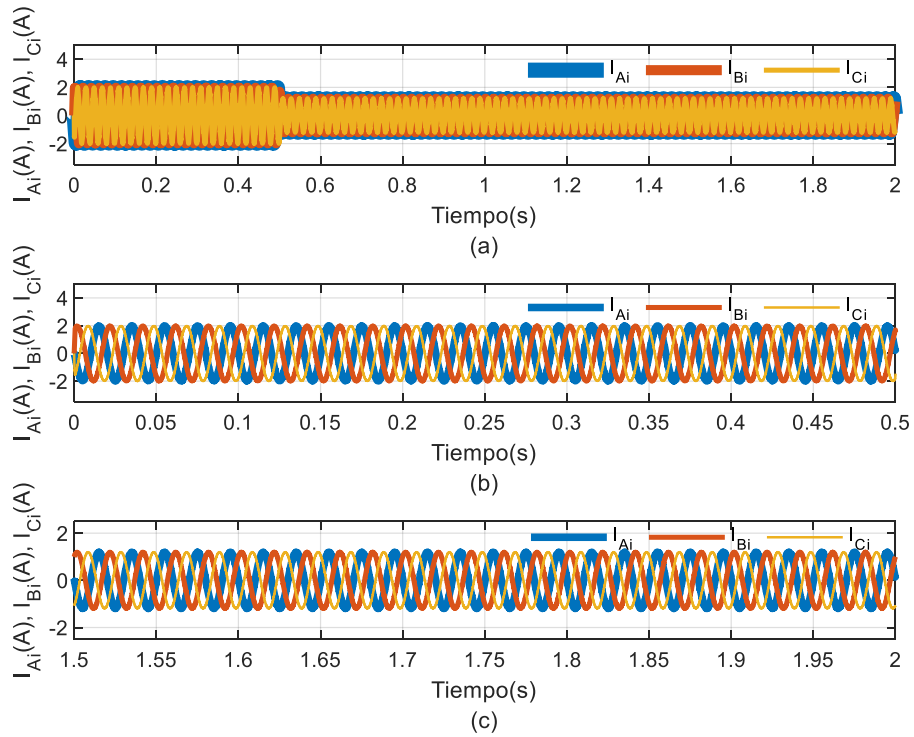


Fig. 4.16 Corrientes de red inversor caso b)

a) C. red entre $0 < t < 2(s)$, b) C. red entre $0 < t < 0.5(s)$, c) C. red entre $1.5 < t < 2(s)$

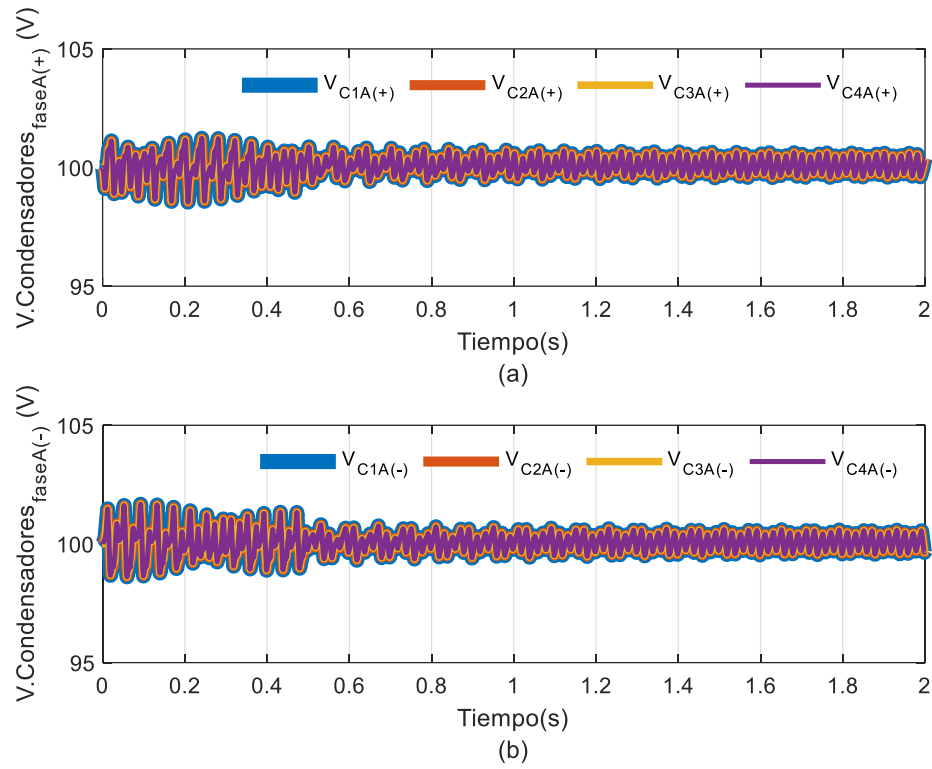


Fig. 4.17 Voltaje promedio condensadores internos rama A inversor caso b)
a) V.C.I rama A positiva, b) V.C.I rama A negativa

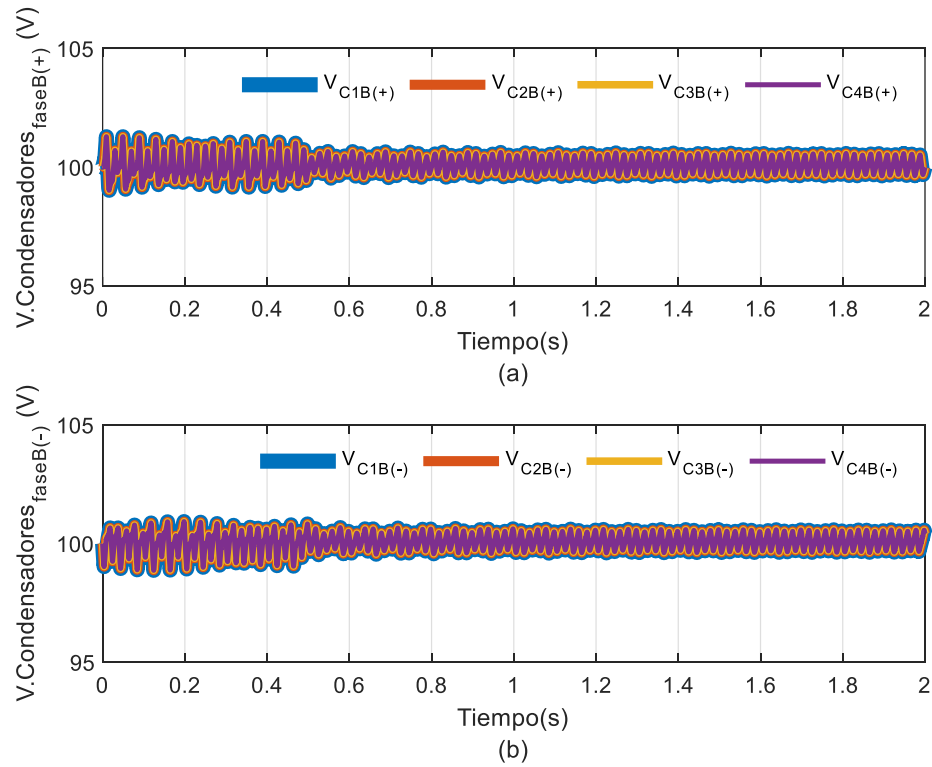


Fig. 4.18 Voltaje promedio condensadores internos rama A inversor caso b)
a) V.C.I rama B positiva, b) V.C.I rama B negativa

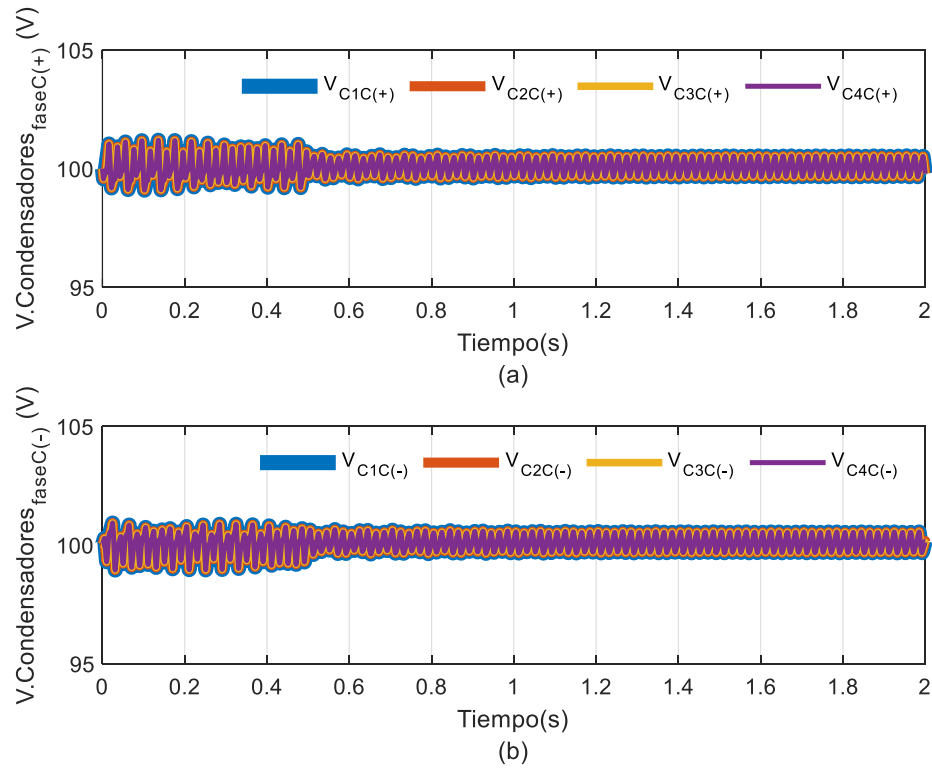


Fig. 4.19 Voltaje promedio condensadores internos rama C inversor caso b)
 a) V.C.I rama C positiva, b) V.C.I rama C negativa

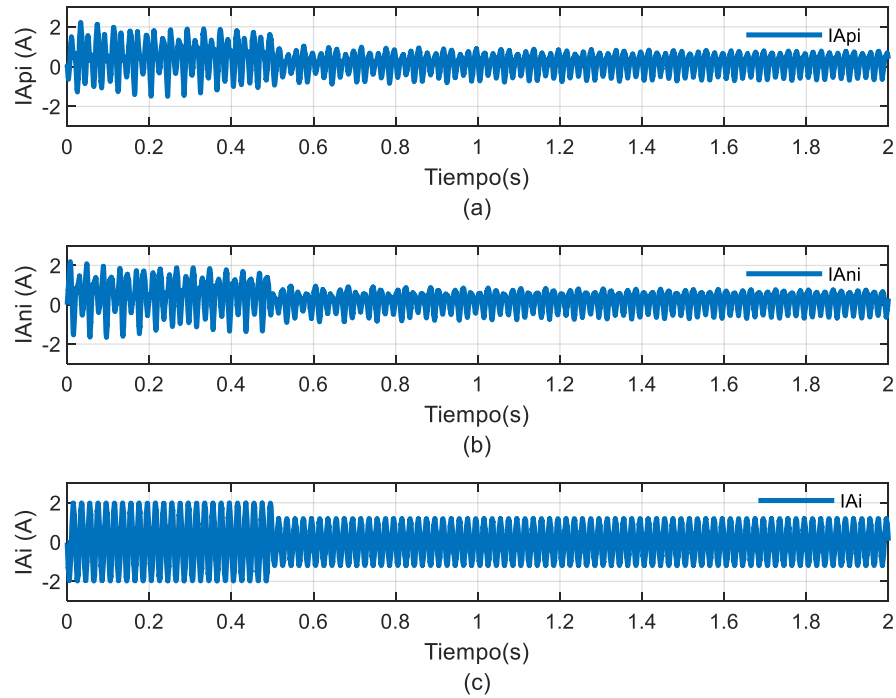


Fig. 4.20 Corrientes de fase A I_{Api} , I_{Ani} y I_{Ai} caso b)
 a) Corriente I_{Api} , b) Corriente I_{Ani} , c) Corriente I_{Ai}

La Fig. 4.14 y 4.15 presentan los voltajes para las ramas positivas y negativas del convertidor simulados para tres distintos instantes de tiempo. Los resultados obtenidos para los voltajes de rama positiva y negativo son similares a los obtenidos en las Fig. 4.6 y 4.7 sin embargo en $t = 0.5(s)$ se observa una disminución en el voltaje de rama debido a que en ese instante de tiempo disminuye de 0.5 a 0.3 la componente AC del índice de modulación lo que implica que hay una disminución en el número de comparaciones y por ende conmutaciones que se realizan en el esquema de control lo cual lleva a una disminución en el voltaje de rama.

La Fig. 4.16 presenta la corriente que ve la carga en distintos instantes de tiempo, se aprecia que esta es prácticamente sinusoidal. Notar que en $t = 0.5(s)$ la amplitud de la corriente de carga disminuye de $2[A]$ a $1[A]$ debido a que la componente AC del índice de modulación disminuye de 0.5 a 0.3. Estos resultados llevan a la conclusión de que si se desea controlar las corrientes que ve la carga del inversor, será necesario controlar o modificar la componente AC del índice de modulación total.

La Fig. 4.17, 4.18 y 4.19 presentan el voltaje en los condensadores internos de cada rama para el caso propuesto de simulación, notar que los condensadores estaban con una carga inicial. Se aprecia que el voltaje en los condensadores se mantiene estable a lo largo del tiempo tendiendo a un valor promedio de 100 [V] y para apreciar la dinámica de los condensadores se ha simulado un tiempo máximo de 2(s). Por otro lado, se puede observar a partir de la Fig. 4.20 que nuevamente se cumplen (4.4) y (4.5) para la obtención de la corriente de carga en la fase A y que es replicable para la fase B y C.

4.4. Simulación MMC inversor caso b: $m_{DC} = 0.5$ y m_{CA} obtenido por lazo de control, carga R-L

El objetivo de trabajo consiste en diseñar una señal sinusoidal mediante la creación de un lazo de control. La Fig. 4.21 presenta el lazo de control a implementar.

Se ha reemplazado el convertidor de la Fig. 4.1 por una presentación más simple. El objetivo es controlar la amplitud de las corrientes i_{Ai} , i_{Bi} e i_{Ci} (corrientes de carga o corrientes AC) mediante un lazo de control. Para lograr lo anterior se siguen los siguientes pasos:

- Se crea una red ficticia (secuencia abc y amplitud 220 Vrms), se miden los voltajes de fase de esta red ficticia y se ingresan a un bloque llamado PLL el cual es un algoritmo que permite obtener el ángulo de la red.

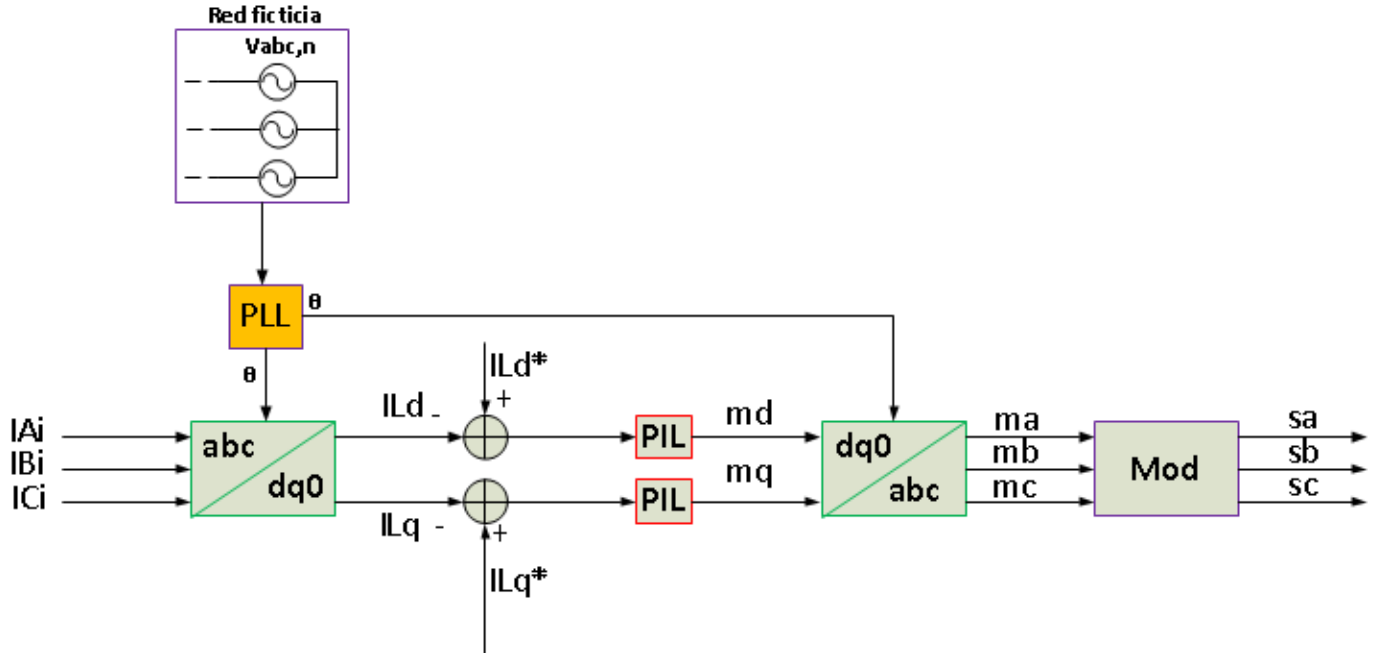


Fig. 4.21 Lazo de control para la corriente de carga en el MMC en modo inversor caso c)

- Se crea un bloque de cambio de coordenadas abc a dq0 donde las variables de entrada de este bloque son las corrientes i_{Ai} , i_{Bi} e i_{Ci} (corrientes de carga o corrientes de AC) y el ángulo de la red proveniente de la PLL. Las variables de salida de este bloque serán las corrientes i_{Ld} , i_{Lq} e i_{L0} .
- Se crea un controlador lineal tipo PI denominado como PI_L donde las variables de entrada de este son i_{Ld} e i_{Ld}^* y i_{Lq} e i_{Lq}^* . Las variables de salida del bloque PI_L son los índices de modulación en componentes $dq0$ m_d , m_q y m_0 . Notar que i_{Ld}^* corresponde a la corriente directa de referencia e i_{Lq}^* corresponde a la corriente en cuadratura de referencia. Por otro lado, como el objetivo para este caso es controlar la amplitud de la corriente de carga solo se debe modificar la componente i_{Ld} en su rango de operación ($-2[A]$ a $2[A]$), la componente i_{Lq} modifica la fase del vector de la corriente de carga.
- Finalmente se crea un bloque de cambio de coordenadas dq0 a abc donde las variables de entrada de este bloque son los índices de modulación en componentes $dq0$ m_d , m_q y m_0 y el ángulo de la red proveniente de la PLL. Las variables de salida de este bloque son los índices

de modulación m_a , m_b y m_c las cuales van a ingresar a la etapa de modulación del convertidor multinivel donde se sumarán con la componente DC.

Ahora se debe plantear la ecuación o modelo que permita definir la planta que representa al inversor considerando que se busca controlar la corriente de la carga (corriente de AC) mediante el índice de modulación de AC. La ecuación por utilizar se presentó en la sección 3.3 y corresponde al modelo dinámico mostrado en la ecuación (3.35). La expresión $-Q(v_p - v_n)$ se debe dejar en función del índice de modulación de AC, número de módulos y voltaje interno de los módulos, como se indica en [16], ya que v_p y v_n corresponden a los voltajes de rama y es una gráfica con niveles de tensión, así:

$$(2L_o + L) \frac{d}{dt} i_o + (R_o + R) i_o = -m_{CA} NV_{mod} \quad (4.6)$$

$$\left((2L_o + L) \frac{d}{dt} i_o + (R_o + R) i_o = -m_{CA} NV_{mod} \right) \cdot \mathcal{L} \quad (4.7)$$

$$(2L_o + L) i_o(s) \cdot s + (R_o + R) i_o(s) = -m_{CA}(s) NV_{mod} \quad (4.8)$$

$$i_o(s)(s \cdot (2L_o + L) + R_o + R) = -m_{CA}(s) NV_{mod} \quad (4.9)$$

$$\frac{i_o(s)}{m_{CA}(s)} = \frac{-NV_{mod}}{s \cdot (2L_o + L) + R_o + R} \quad (4.10)$$

Se ingresa la F. de. T de primer orden obtenida en (4.10) a Matlab, se utiliza el comando rltool accediendo al análisis del lugar geométrico de las raíces (L.G.R) y se diseña un controlador para una para un frecuencia de corte $f_c = 2100[Hz]$ y un factor de amortiguamiento de $\xi = \sqrt{2}$. Este alto valor en la frecuencia de corte se debe a la alta ganancia que se tiene de la F. de. T en (4.10).

$$C = \frac{-0.22(s + 5439)}{s} \quad (4.11)$$

Todas las figuras presentadas son el resultado del proceso explicado anteriormente para abordar el caso c). La simulación se hizo para un tiempo de $0 < t < 2(s)$ y se modificó la componente i_d en el instante $t = 0.5(s)$ variando la amplitud de la corriente de 2[A] a 1[A].

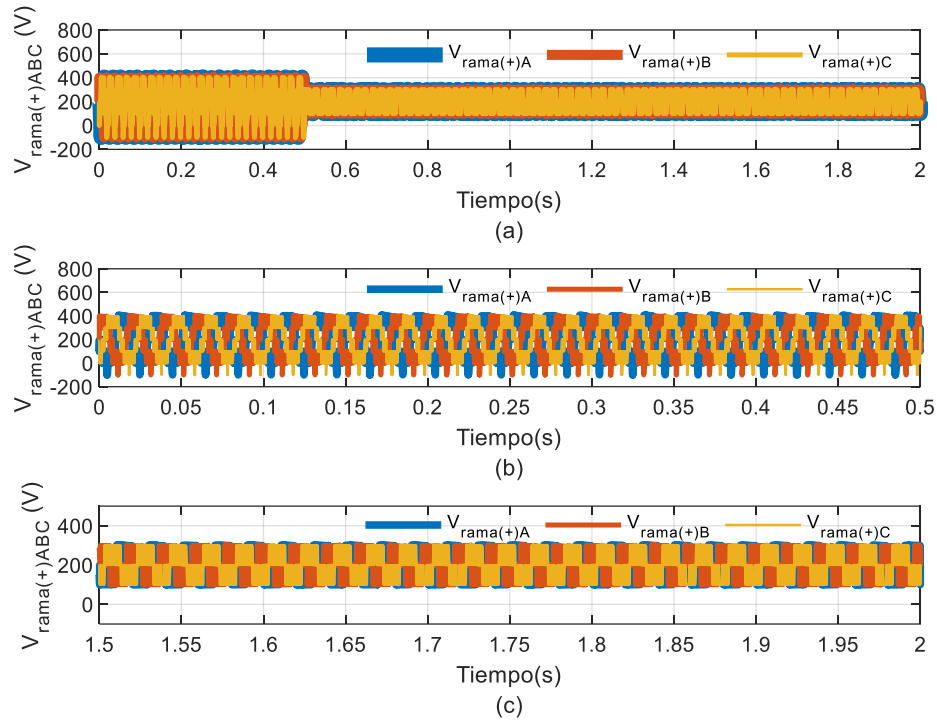


Fig. 4.22 Voltaje en ramas positivas caso c)

a) V.R.P entre $0 < t < 2(s)$, **b)** V.R.P entre $0 < t < 0.5(s)$, **c)** V.R.P entre $1.5 < t < 2(s)$

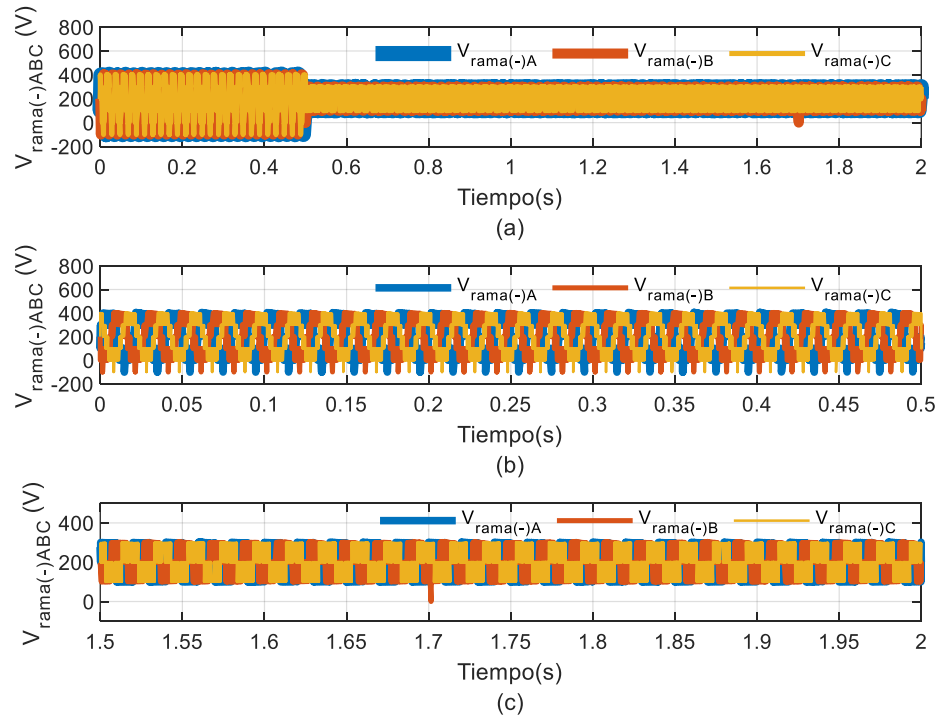


Fig. 4.23 Voltaje en ramas negativas caso c)

a) V.R.N entre $0 < t < 2(s)$, **b)** V.R.N entre $0 < t < 0.5(s)$, **c)** V.R.N entre $1.5 < t < 2(s)$

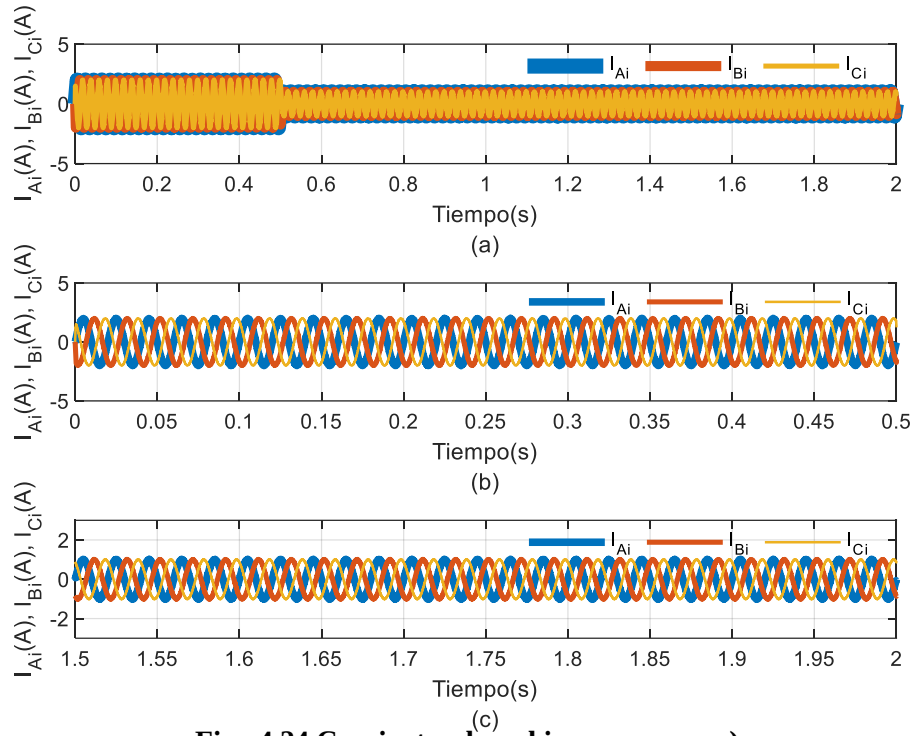


Fig. 4.24 Corrientes de red inversor caso c)

a) C. red entre $0 < t < 2(s)$, b) C. red entre $0 < t < 0.5(s)$, c) C. red entre $1.5 < t < 2(s)$

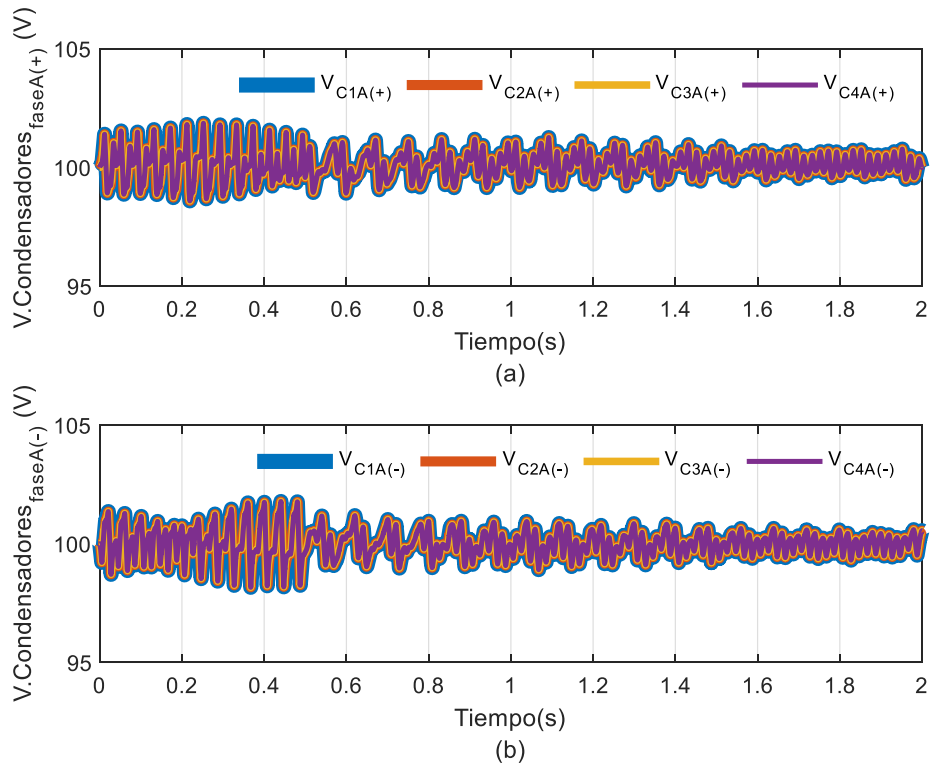


Fig. 4.25 Voltaje promedio condensadores internos rama A inversor caso c)

a) V.C.I rama A positiva, b) V.C.I rama A negativa

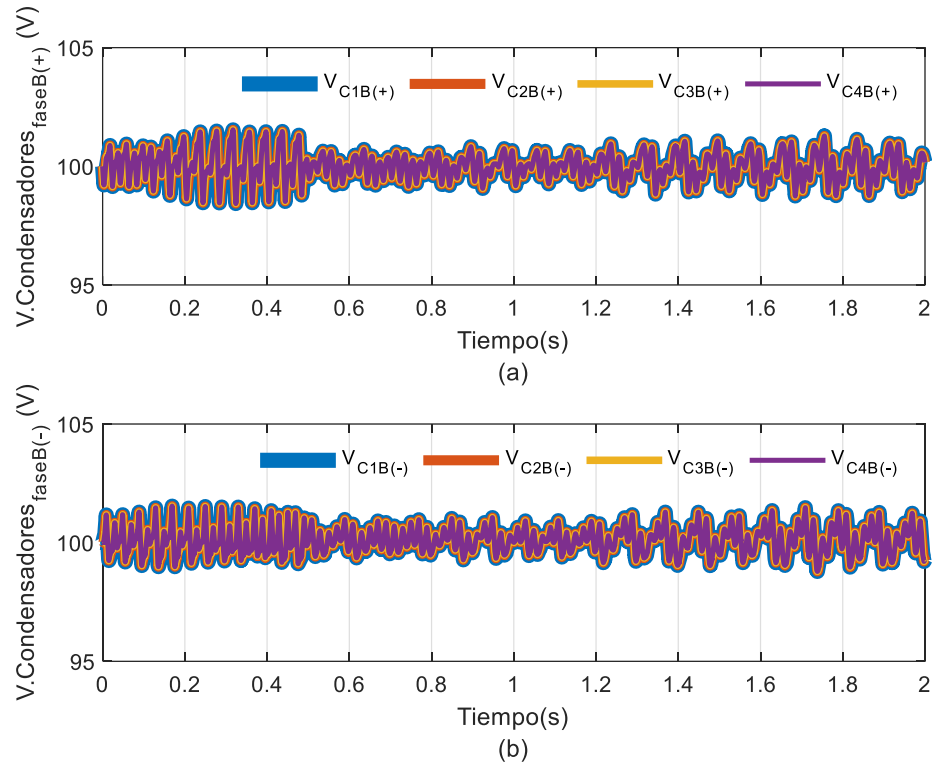


Fig. 4.26 Voltaje promedio condensadores internos rama B inversor caso c)
a) V.C.I rama B positiva, b) V.C.I rama B negativa

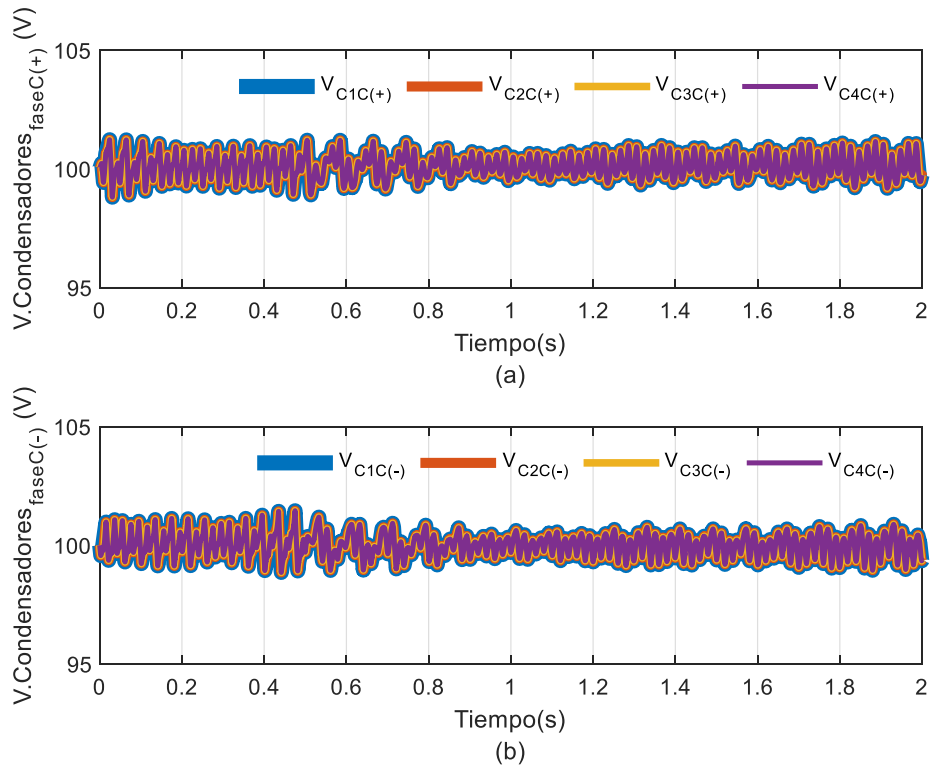


Fig. 4.27 Voltaje promedio condensadores internos rama C inversor caso c)
a) V.C.I rama C positiva, b) V.C.I rama C negativa

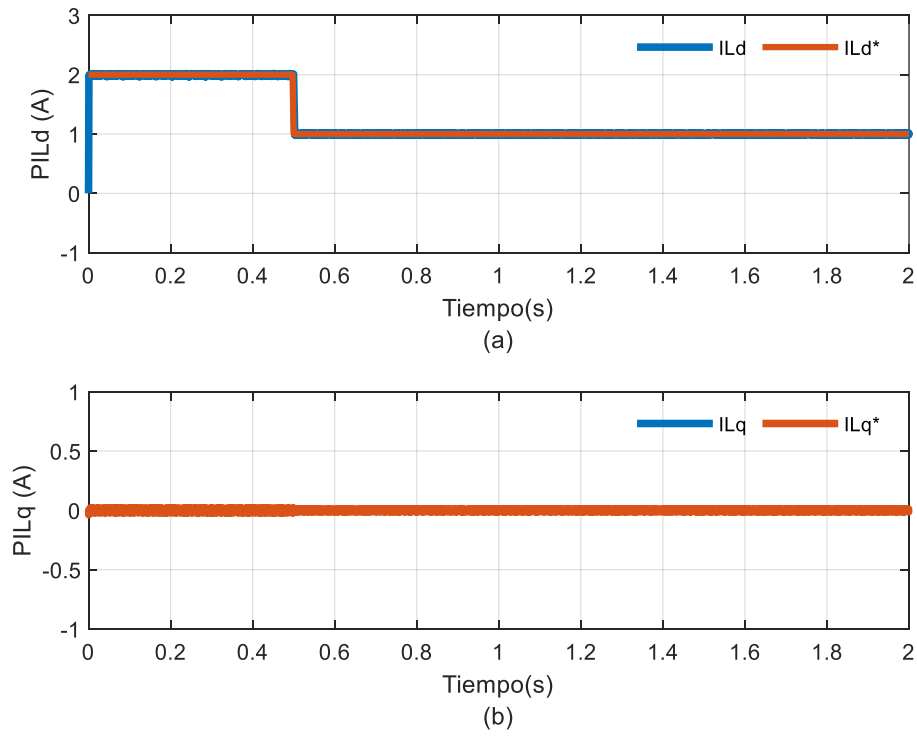


Fig. 4.28 Respuesta controlador lineal PI_L para el caso c)
 a) Respuesta control PI_d , b) Respuesta control PI_q

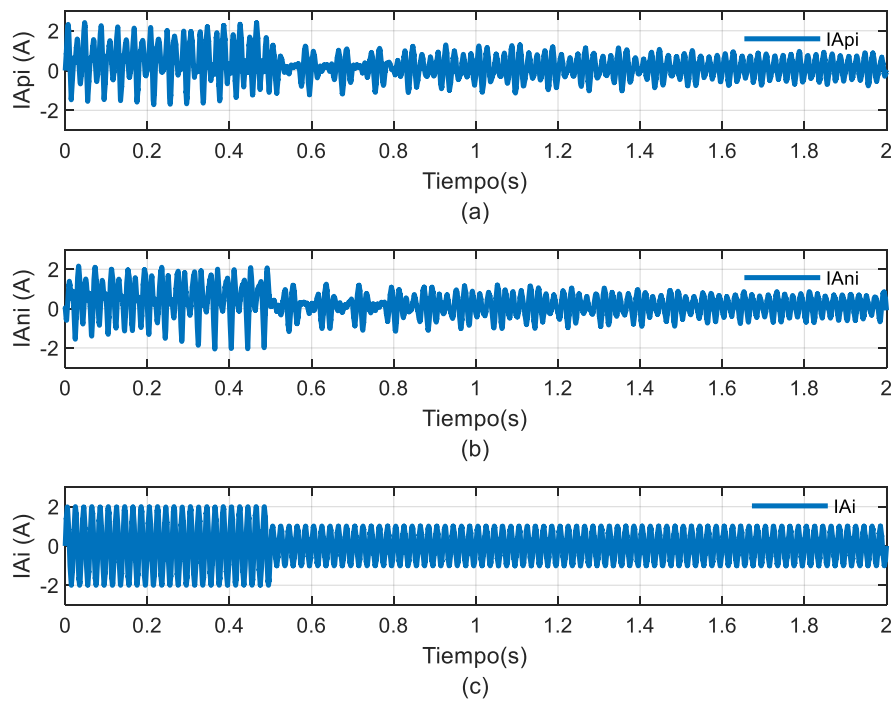


Fig. 4.29 Corrientes de fase A I_{Api} , I_{Ani} y I_{Ai}
 a) Corriente I_{Api} , b) Corriente I_{Ani} , c) Corriente I_{Ai}

Las Fig. 4.22 y 4.23 presentan los voltajes para las ramas positivas y negativas del convertidor simulados para tres distintos instantes de tiempo. En $t = 0.5(s)$ se observa una disminución en el voltaje de rama debido a que en ese instante de tiempo hay un cambio en la amplitud de la corriente I_{Ld} . Como esta disminuye, el índice de modulación en su componente de AC que ingresa al esquema de control de cada rama también lo hace lo que implica una disminución en el número de comparaciones y por ende en el número de conmutaciones.

La Fig. 4.24 presenta la corriente que ve la carga en distintos instantes de tiempo, se aprecia que esta es prácticamente sinusoidal. Notar que en $t = 0.5(s)$ la amplitud de la corriente de carga disminuye de $2[A]$ a $1[A]$ debido a que la componente I_{Ld} se modifica variando su amplitud de $2[A]$ a $1[A]$. En esto tiene un rol importante el controlado lineal PI. La Fig. 4.28 presenta los resultados de este controlador donde en azul esta las componentes I_{Ld} e I_{Lq} y en naranja I_{Ld}^* e I_{Lq}^* (corrientes de referencia). Considerando la Fig. 4.21 y haciendo una análisis para la componente I_{Ld} (no es necesario hacer un análisis para la componente I_{Lq} ya que no se modificó su valor) en $t = 0(s)$ la corriente de referencia I_{Ld}^* tiene un valor de $2[A]$, cuando esto ocurre I_{Ld} busca alcanzar la corriente de referencia y lo logra a través del control PI como se observa en la Fig.6.26(a) donde además no se aprecia un overshoot. El mismo análisis se hace en el instante $t = 0.5(s)$.

La Fig. 4.25, 4.26 y 4.27 presentan el voltaje en los condensadores internos de cada rama para el caso propuesto de simulación. Se aprecia que el voltaje en los condensadores se mantiene estable a lo largo del tiempo tendiendo a un valor promedio de $100 [V]$ y para apreciar la dinámica de los condensadores se ha simulado un tiempo máximo de $2(s)$. Por otro lado, se puede observar a partir de la Fig. 4.29 que nuevamente se cumplen (4.4) y (4.5) para la obtención de la corriente de carga en la fase A y que es replicable para la fase B y C.

4.5. Simulación MMC inversor, $m_{DC} = 0.5$ y m_{CA} obtenido por lazo de control, carga R-L conectada a red

Se desarrolla y simula el MMC en modo inversor conectado a una carga RL y a una red presente en la Fig. 4.2. La Tabla 6.3 muestra los valores en magnitud de los distintos elementos del convertidor.

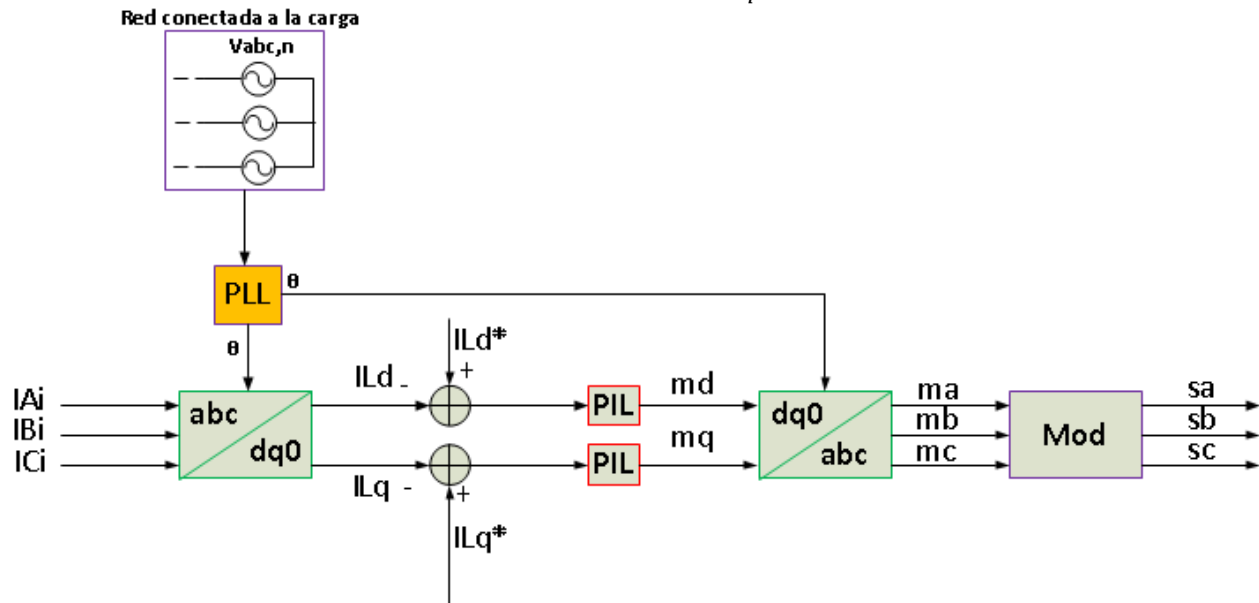
Tabla 4.3 Parámetros asociados al convertidor de la Fig. 4.2

Elemento	Valor	Elemento	Valor	Elemento	Valor
R_{S2}	0.1 [Ω]	L_l	5 [mH]	$V_{RED,peak}$	100 [V]
L_{S2}	10 [mH]	C_{rama}	2200 [μF]	f_{RED}	50 [Hz]

Fuente: Elaboración propia

El objetivo es controlar la amplitud de las corrientes i_{Ai} , i_{Bi} e i_{Ci} mediante un lazo de control y para ello se sigue los pasos presentados en la Fig. 4.30.

- La carga se conecta a red (secuencia abc y amplitud 100 Vpeak), se miden los voltajes de fase de esta red y se ingresan a un bloque llamado PLL el cual es un algoritmo que permite obtener el ángulo de la red.
- Se crea un bloque de cambio de coordenadas abc a dq0 donde las variables de entrada de este bloque son las corrientes i_{Ai} , i_{Bi} e i_{Ci} y el ángulo de la red proveniente de la PLL. Las variables de salida de este bloque son las corrientes i_{Ld} e i_{Lq} .

**Fig. 4.30 Lazo de control para la corriente de carga en el MMC en modo inversor**

- Se crea un controlador lineal tipo PI denominado como PI_L donde las variables de entrada de este son i_{Ld} e i_{Ld}^* y i_{Lq} e i_{Lq}^* . Las variables de salida del bloque PI_L son los índices de modulación en componentes dq0 m_d , m_q y m_0 . Notar que i_{Ld}^* corresponde a la corriente directa de referencia e i_{Lq}^* corresponde a la corriente en cuadratura de referencia.

Por otro lado, como el objetivo para este caso es controlar la amplitud de la corriente de carga solo se debe modificar la componente i_{Ld} en su rango de operación ($-2[A]$ a $2[A]$), la componente i_{Lq} modifica la fase del vector de la corriente de carga. Notar que el objetivo de

esta etapa es poder ver también el concepto de la regeneración, es decir, energía aportada por la red. Lo anterior se logra modificando la variable i_{Ld} a valores negativos.

- Finalmente se crea un bloque de cambio de coordenadas dq0 a abc donde las variables de entrada de este bloque son los índices de modulación en componentes $dq0$ m_d, m_q y m_0 y el ángulo de la red proveniente de la PLL.

Las variables de salida de este bloque son los índices de modulación m_a, m_b y m_c las cuales van a ingresar a la etapa de modulación del convertidor multinivel donde se sumarán con la componente DC.

Ahora bien, se sintoniza la misma planta definida en la ecuación (4.10) pero ingresando los valores presentados en la Tabla 4.3. De nueva cuenta, se utiliza el comando `rltool` en Matlab para acceder al lugar geométrico de las raíces y poder establecer los criterios de diseño del controlador lineal PI. De lo anterior se tiene que el controlado diseñado es:

$$C = \frac{-0.42268(s + 250.6)}{s} \quad (4.12)$$

Para un frecuencia de corte $f_c = 700[Hz]$ y un factor de amortiguamiento de $\xi = \sqrt{2}$. De () notar que la ganancia proporcional $k_p = -0.42268$ y la ganancia integrativa es de $T_i = \frac{1}{250.6}$.

Todas las figuras presentadas son el resultado del proceso explicado anteriormente. La simulación se hizo para un tiempo de $0 < t < 2(s)$ y se modificó la componente i_d en el instante $t = 0.5(s)$ variando la amplitud de la corriente de $2[A]$ a $1[A]$ y en el instante $t = 1(s)$ variando la amplitud de la corriente de $1[A]$ a $-2[A]$.

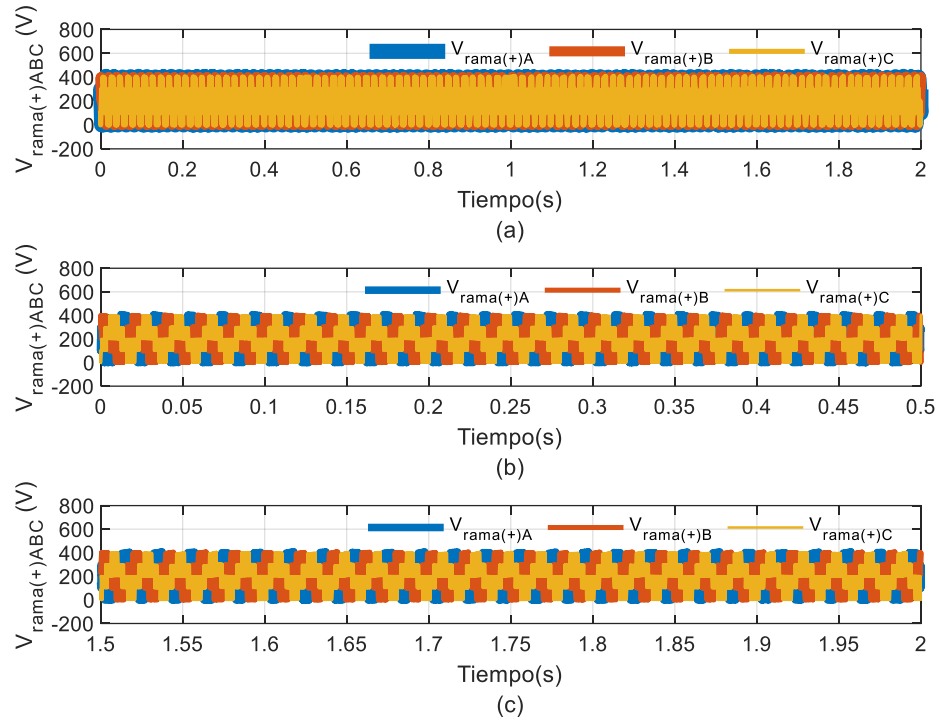


Fig. 4.31 Voltaje en ramas positivas.

a) V.R.P entre $0 < t < 2(s)$, b) V.R.P entre $0 < t < 0.5(s)$, c) V.R.P entre $1.5 < t < 2(s)$

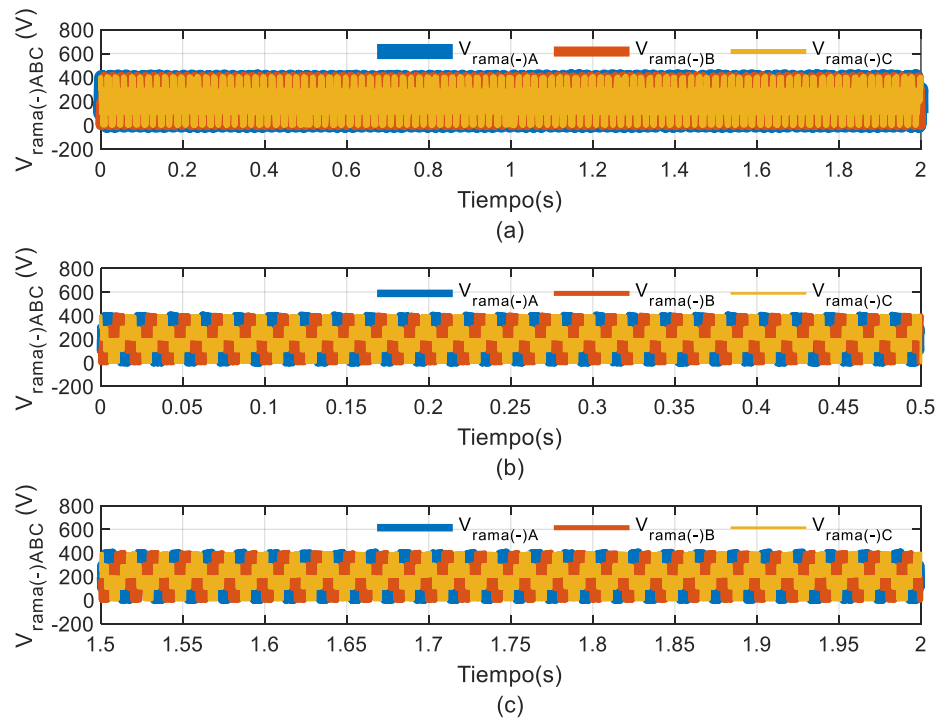


Fig. 4.32 Voltaje en ramas negativas.

a) V.R.N entre $0 < t < 2(s)$, b) V.R.N entre $0 < t < 0.5(s)$, c) V.R.N entre $1.5 < t < 2(s)$

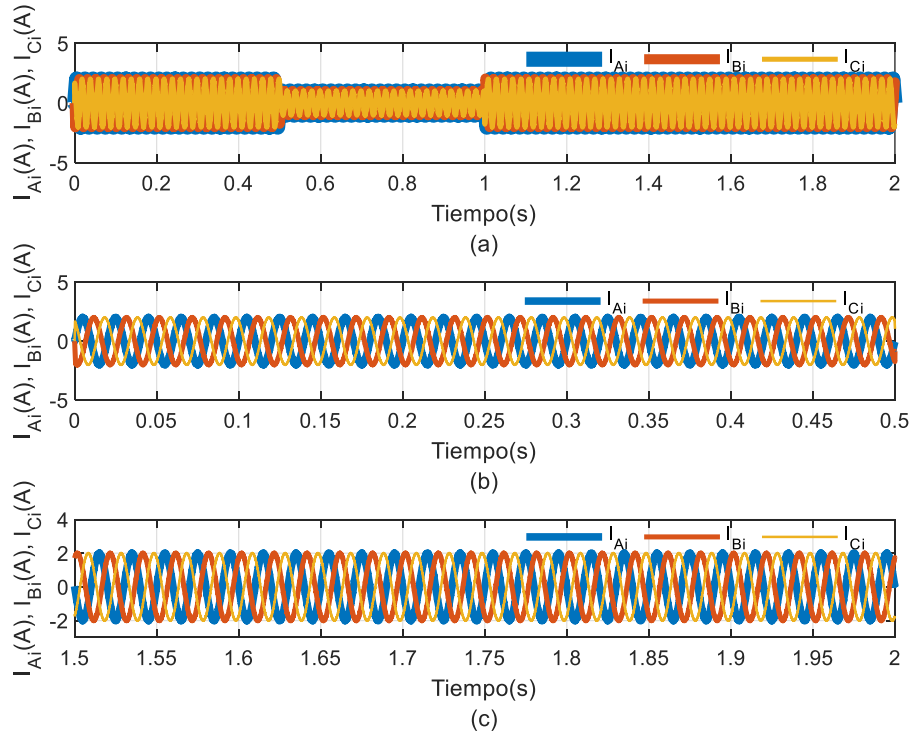


Fig. 4.33 Corrientes de red inversor.

a) C. red entre $0 < t < 2(s)$, b) C. red entre $0 < t < 0.5(s)$, c) C. red entre $1.5 < t < 2(s)$

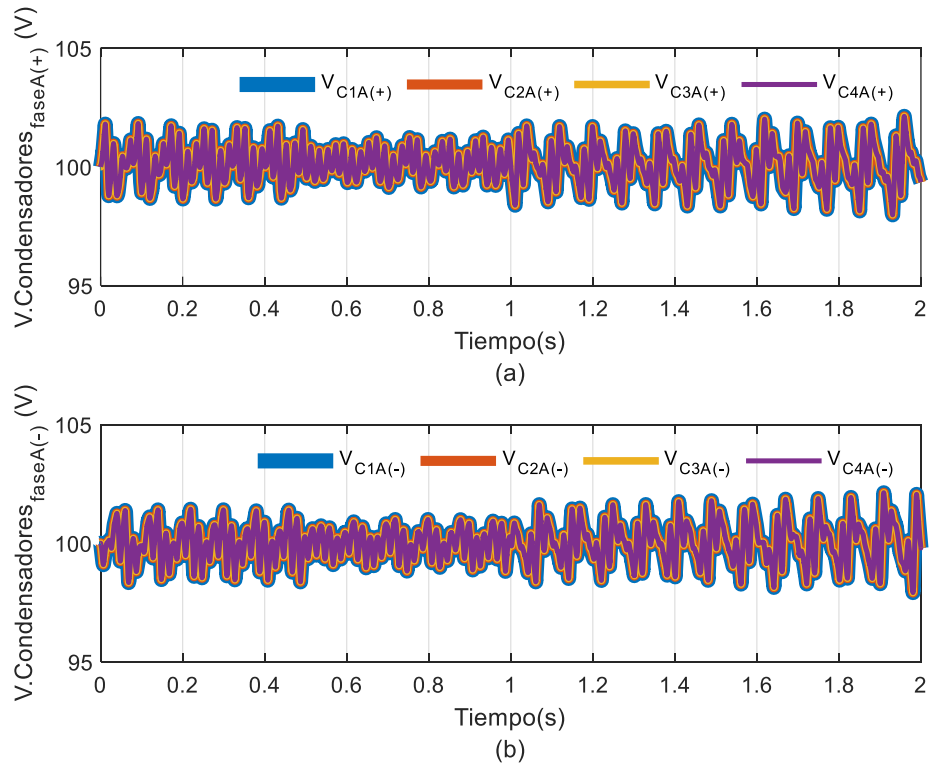
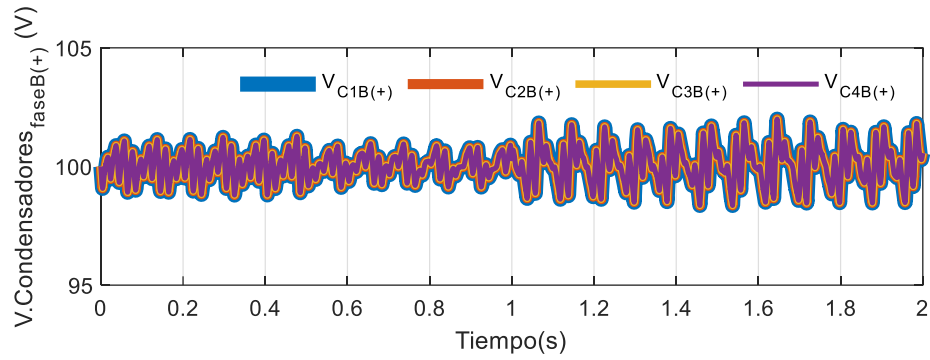
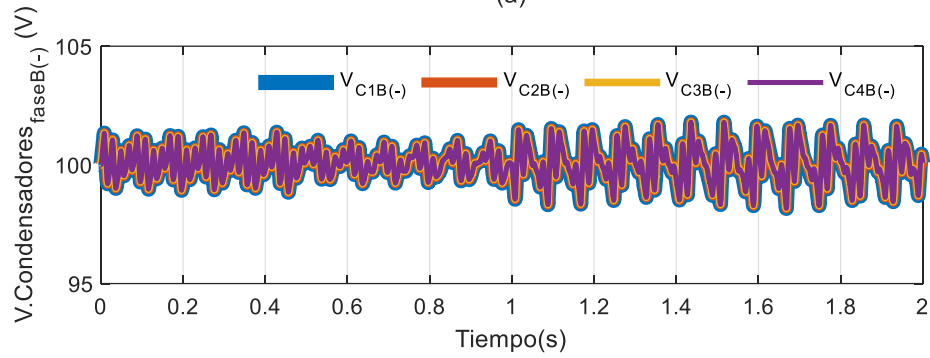


Fig. 4.34 Voltaje promedio condensadores internos rama A inversor

a) V.C.I rama A positiva, b) V.C.I rama A negativa



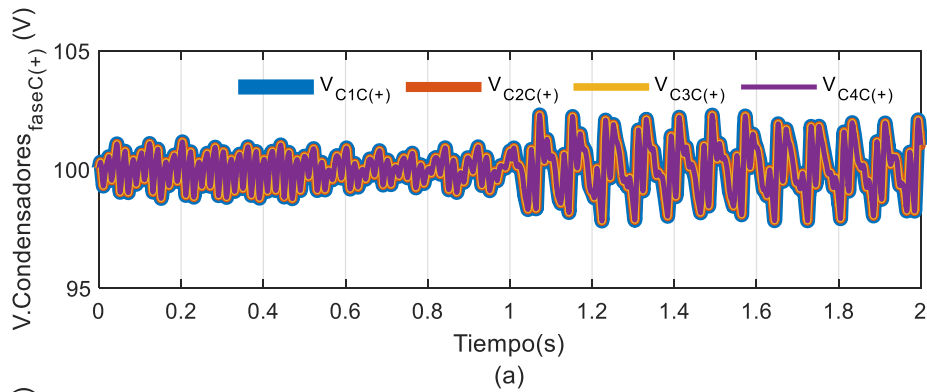
(a)



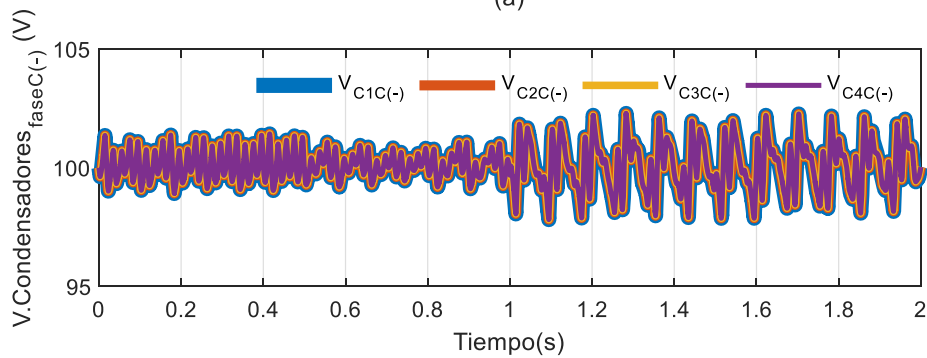
(b)

Fig. 4.35 Voltaje promedio condensadores internos rama B inversor

a) V.C.I rama B positiva, b) V.C.I rama B negativa



(a)



(b)

Fig. 4.36 Voltaje promedio condensadores internos rama C inversor

a) V.C.I rama C positiva, b) V.C.I rama C negativa

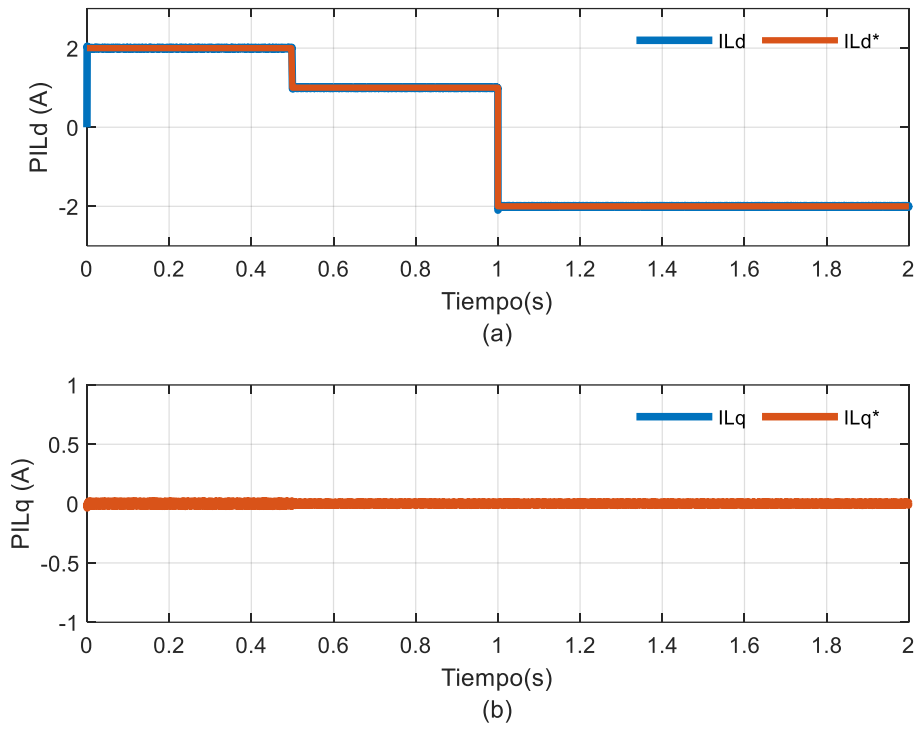


Fig. 4.37 Respuesta controlador lineal PI_L .
a) Respuesta control PI_d , **b)** Respuesta control PI_q

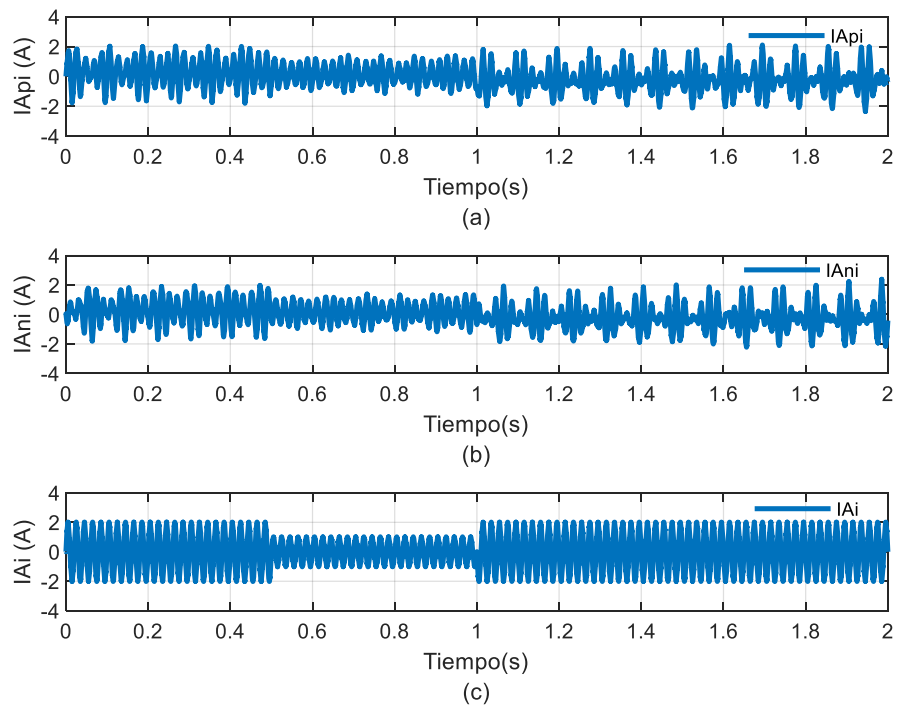


Fig. 4.38 Corrientes I_{Api} , I_{Ani} y I_{Ai}
a) Corriente I_{Api} , **b)** Corriente I_{Ani} , **c)** Corriente I_{Ai}

Las Fig. 4.31 y 4.32 presentan los voltajes para las ramas positivas y negativas del convertidor simulados para tres distintos instantes de tiempo. Al igual como ocurría en las Fig. 4.22 y 4.23 se espera que en $t = 0.5(s)$ haya una disminución en el voltaje de rama debido a que en ese instante de tiempo hay un cambio en la amplitud de la corriente I_{Ld} . Como esta disminuye, el índice de modulación en su componente de AC que ingresa al esquema de control de cada rama también lo hace lo que implica una disminución en el número de comparaciones y por ende en el número de conmutaciones. De nueva cuenta se observa que en $t = 1(s)$ la corriente I_{Ld} cambia su amplitud a $-2[A]$, los voltajes de rama vuelven a un estado similar antes del cambio de referencia en $t = 0.5(s)$.

La Fig. 4.33 presenta la corriente que ve la carga en distintos instantes de tiempo, se aprecia que esta es prácticamente sinusoidal. Notar que en $t = 0.5(s)$ la amplitud de la corriente de carga disminuye de $2[A]$ a $1[A]$ debido a que la corriente I_{Ld} se modifica variando su amplitud de $2[A]$ a $1[A]$. En esto tiene un rol importante el controlado lineal PI y la explicación presentada para el caso 3 es símil a este análisis. Notar que en $t = 1(s)$ la corriente I_{Ld} se modifica variando su amplitud de $1[A]$ a $-2[A]$. En $t = 0.5(s)$ la corriente va desde el inversor hacia la red y en $t = 1(s)$ la corriente va desde la red hacia el inversor.

La Fig. 4.37 presenta la respuesta del controlado lineal PI donde en a) se observa cómo responde el controlador antes los cambios en la componente I_{Ld} donde en cada instante de cambio existe un overshoot pequeña acorde a los criterios de diseño. En b) no hay cambios debido a que esta componente I_{Lq} no se modificó. La Fig. 4.34, 4.35 y 4.36 presentan el voltaje en los condensadores internos de cada rama para el caso propuesto de simulación. Se aprecia que el voltaje en los condensadores se mantiene estable a lo largo del tiempo tendiendo a un valor promedio de $100 [V]$ y para apreciar la dinámica de los condensadores se ha simulado un tiempo máximo de $2(s)$.

4.6. MMC modo rectificador

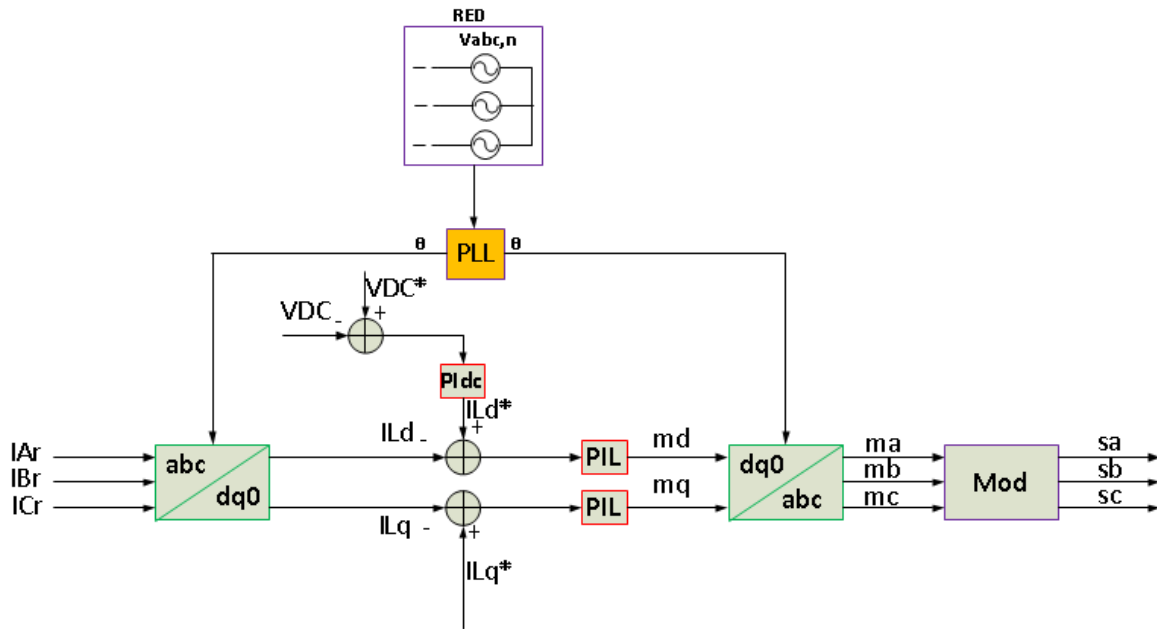


Fig. 4.39 Lazo en cascada implementado en MMC modo rectificador

El objetivo es controlar la amplitud del voltaje V_{dc} mediante un lazo de control en cascada. Cuando se conecta una resistencia en paralelo al capacitor C_{dk} de la Fig.4.3, el voltaje en este tenderá a disminuir. Para contrarrestar este efecto el convertidor, mediante el esquema de control, solicita más corriente a la red aumentando así la potencia. Notar que el voltaje de la red es fijo, por lo tanto, la única forma de aumentar la potencia hacia el convertidor es aumentando la corriente de línea.

Para lograr lo anterior se sigue el esquema presentado en la Fig.4.39, en consecuencia:

- Se tiene una red (*secuencia*_{abc} y amplitud $100 V_{max}$) donde se miden los voltajes de fase y se ingresan a un bloque llamado PLL el cual es un algoritmo que permite obtener el ángulo de la red.
- Se crea un bloque de cambio de coordenadas abc a dq0 donde las variables de entrada de este bloque son las corrientes i_{LA} , i_{LB} e i_{LC} y el ángulo de la red proveniente de la PLL. Las variables de salida de este bloque serán las corrientes i_{Ld} , i_{Lq} e i_{L0} .
- Se crea un controlador lineal tipo PI denominado como PI_L donde las variables de entrada de este son i_{Ld} e i_{Ld}^* y i_{Lq} e i_{Lq}^* . Las variables de salida del bloque PI_L son los índices de modulación en componentes rotatorias m_d y m_q . Notar que i_{Ld}^* corresponde a la corriente

directa de referencia e i_{Lq}^* corresponde a la corriente en cuadratura de referencia. Notar que para este caso la componente i_{Ld}^* proviene de un lazo en cascada.

- El lazo en cascada compara V_{dc} (valor del voltaje en el DC-Link) con un V_{dc}^* que presenta un valor de 400[V], estas variables ingresan a PI_{dc} . Para realizar pruebas se conectara una resistencia en paralelo al capacitor del DC-Link. Cuando esto ocurra el condensador intentará descargarse, comenzará a absorber la energía contenida en los condensadores de las ramas y es ahí cuando actúa el PI aumentando la componente i_{Ld}^* y la red inyectará más potencia hacia el convertidor. Por otro lado, cuando el voltaje en el condensador supere los 400[V], actuará el PI, la componente i_{Ld}^* disminuirá y se regenerará energía a la red.
- Finalmente se crea un bloque de cambio de coordenadas dq0 a abc donde las variables de entrada de este bloque son las variables m_d, m_q y m_0 y el ángulo de la red proveniente de la PLL. Las variables de salida de este bloque son los índices de modulación m_a, m_b y m_c las cuales van a ingresar a la etapa de modulación del convertidor multinivel donde se sumarán con la componente DC.

Para la obtención de la F. de T. que relacione la corriente de línea con el voltaje del DC-Link se vuelve a usar (3.1) tal que:

$$P_{AC} = P_{DC} + P_{pérdidas} \quad (4.13)$$

$$V_{dc} \left(C \cdot \frac{dV_{dc}}{dt} \right) + \frac{V_{dc}^2}{R} = \frac{3}{2} V_{max,ac} I_{max,ac} \quad (4.14)$$

Considerando un análisis en estado estacionario (debido a que la dinámica del DC-Link es lenta), se desprecia el primer término de (4.14) y se evalúa en el punto de operación tal que:

$$2 \frac{\widehat{V_{dc}}}{R} \Delta V_{dc} = \frac{3}{2} \widehat{I_{ac}} \Delta V_{ac} + \frac{3}{2} \widehat{V_{ac}} \Delta I_{ac} \quad (4.15)$$

Luego la F. de T. queda como:

$$\frac{\Delta I_{ac}}{\Delta V_{dc}} = \frac{\frac{3}{2} \widehat{V_{ac}} R}{2 \widehat{V_{dc}}} \quad (4.16)$$

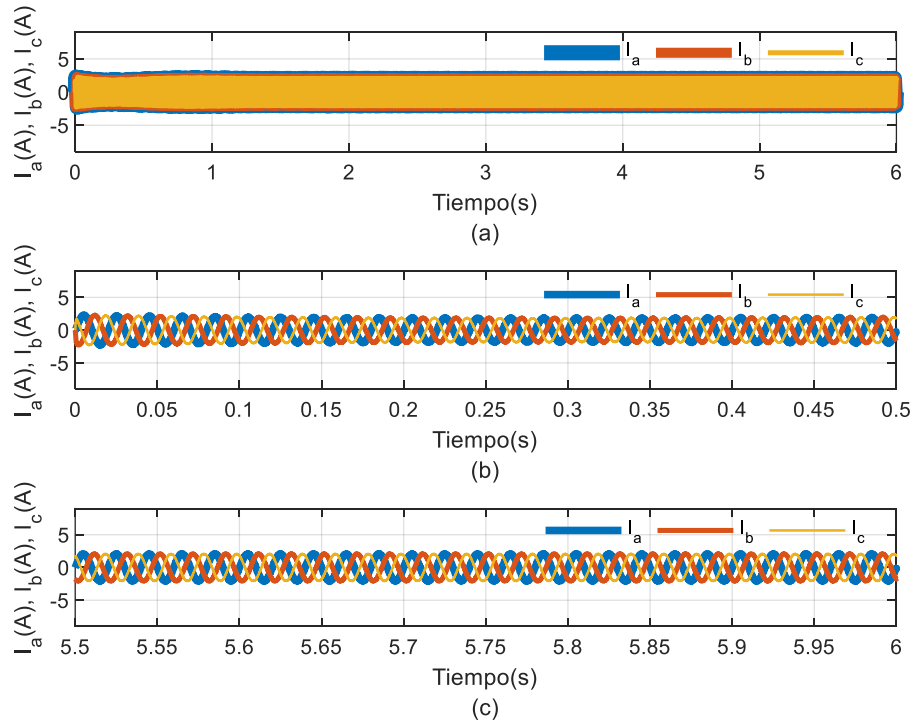


Fig. 4.40 Corrientes de red rectificador

a) C. red entre $0 < t < 2(s)$, b) C. red entre $0 < t < 0.5(s)$, c) C. red entre $1.5 < t < 2(s)$

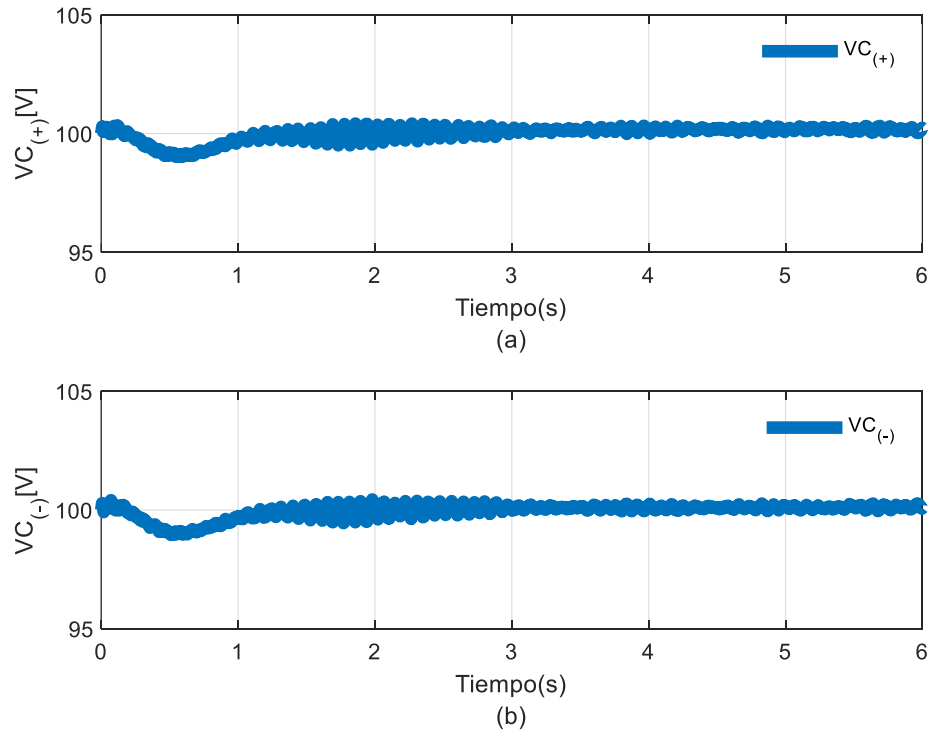
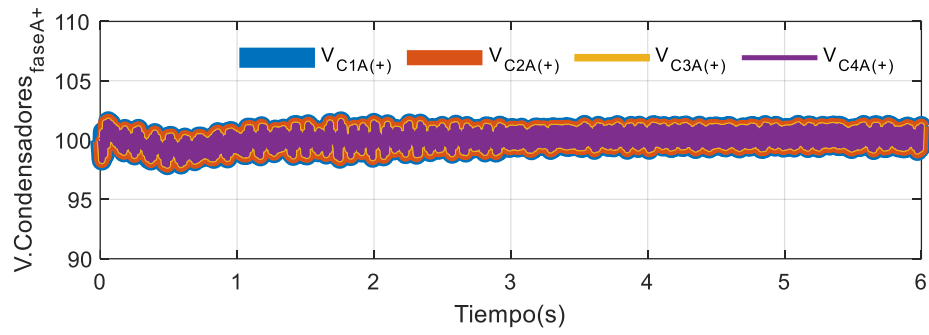
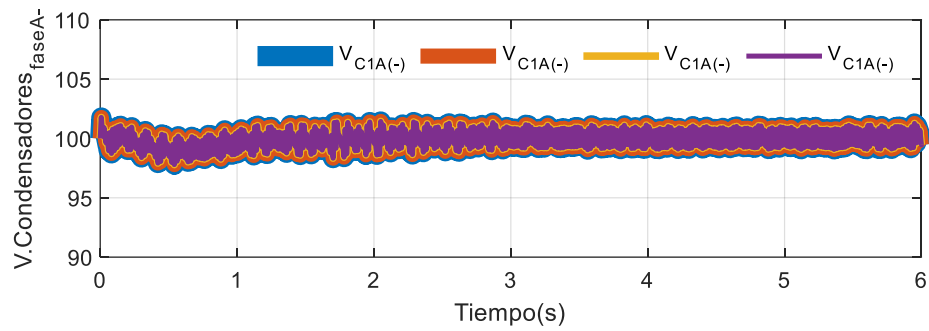


Fig. 4.41 Voltaje promedio en condensadores internos ramas rectificador

a) Voltaje promedio condensadores internos ramas positivas, b) Voltaje promedio condensadores internos ramas negativas



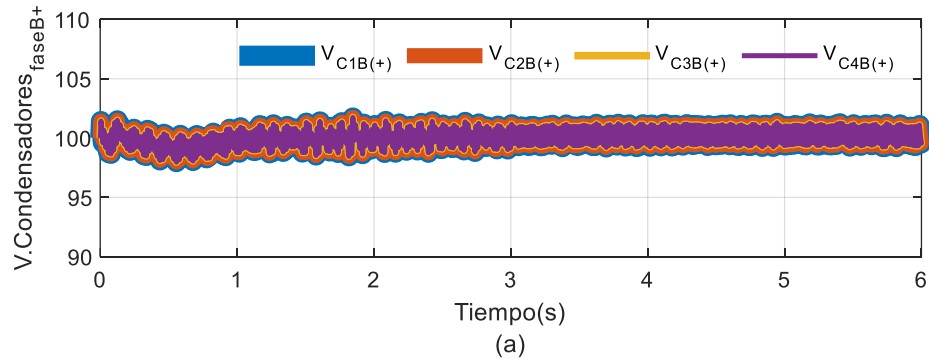
(a)



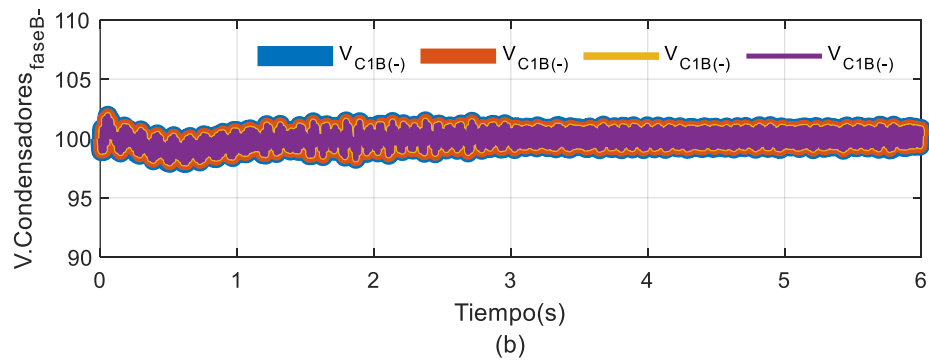
(b)

Fig. 4.42 Voltaje promedio condensadores internos rama A rectificador

a) Voltaje condensadores internos fase A positiva, b) Voltaje condensadores internos fase A negativa



(a)



(b)

Fig. 4.43 Voltaje promedio condensadores internos rama B rectificador

a) Voltaje condensadores internos fase B positiva, b) Voltaje condensadores internos fase B negativa

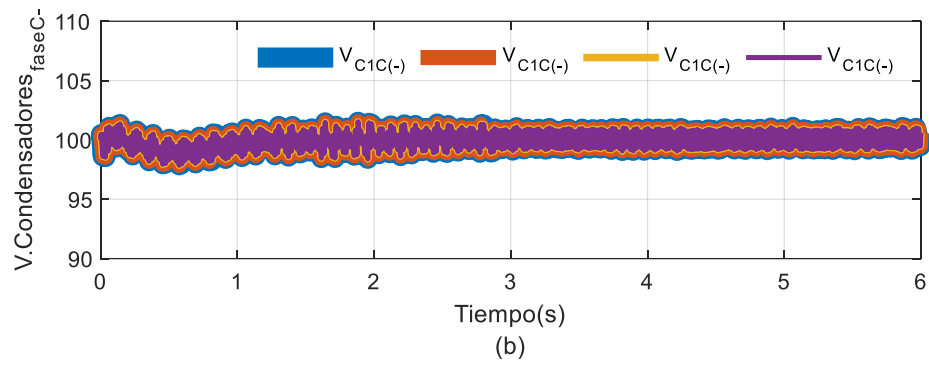
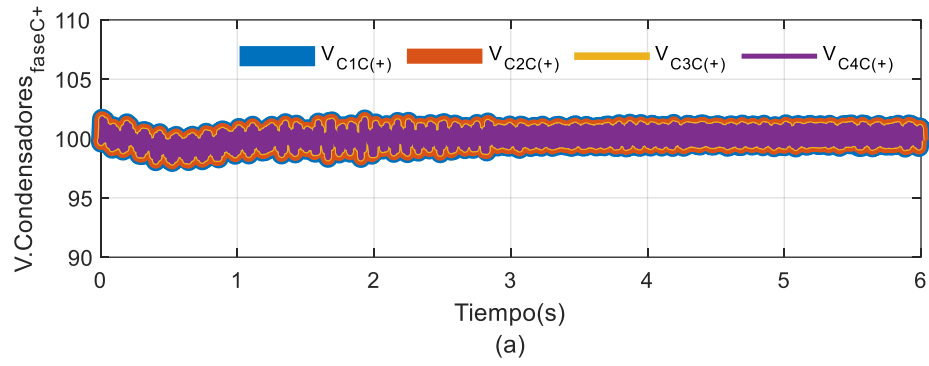


Fig. 4.44 Voltaje en condensadores internos fase C rectificador

a) Voltaje condensadores internos fase C positiva, b) Voltaje condensadores internos fase C negativa

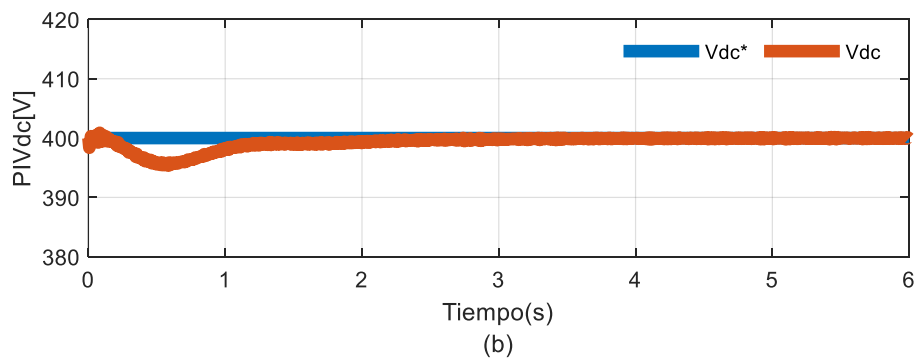
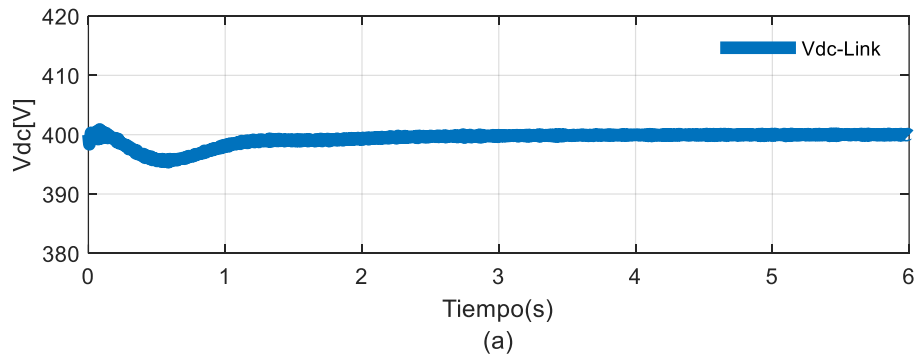


Fig. 4.45 Voltaje en DC-Link y $PI_{V_{dc}}$ lazo en cascada rectificador

a) Voltaje en DC-Link, b) $PI_{V_{dc}}$ con V_{dc} y V_{dc}^*

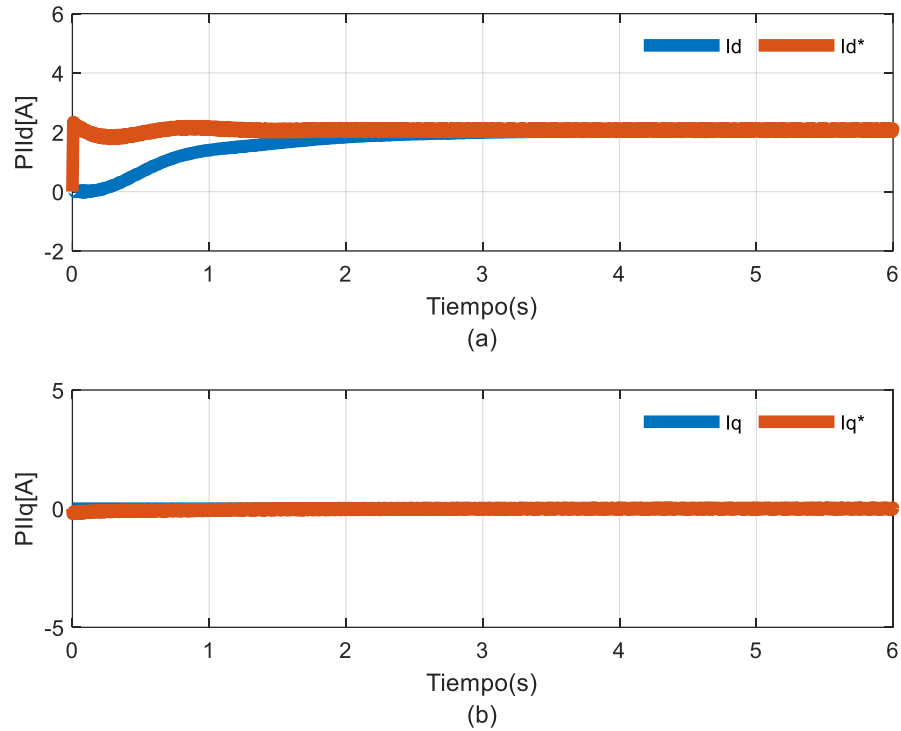


Fig. 4.46 PI_d y PI_q rectificador

a) PI_d , I_d e I_d^ , b) PI_q , I_q e I_q^**

Todas las figuras presentadas son el resultado del proceso explicado anteriormente para abordar el análisis realizado al MMC en modo rectificador. La simulación se hizo para un tiempo de $0 < t < 6(s)$ donde en el instante $t = 0.01(s)$ se conecto una resistencia cuyo tamaño se determinó mediante (3.1):

$$P_{CA,max} = P_{DC} + P_{pérdidas} \quad (4.17)$$

$$\frac{3}{2} V_{max} I_{max} = \frac{V_{DC}^2}{R} \quad (4.18)$$

$$R = 533[\Omega] \quad (4.19)$$

La simulación tiene dos objetivos, primero estimar la potencia que demandará una carga que se conecte al rectificador (inversor desarrollado anteriormente) y lo segundo es analizar el comportamiento del rectificador en un escenario donde el voltaje del DC-Link se descargaría, pero dado el lazo de control propuesto este voltaje debiese volver a estabilizarse.

Las Fig.4.42, 4.43 y 4.44 presentan el voltaje en los condensadores en las respectivas ramas y la Fig.4.45 presenta el voltaje en el DC-Link más el PI de voltaje. Las gráficas están dentro de lo esperado, es decir, cuando se conecta la resistencia en paralelo, el capacitor C_{dk} debiese descargarse y es por ello por lo que se aprecia una caída en la amplitud de voltaje. Como este debe mantenerse en un valor estable de 400[V] consume la energía contenida en los capacitores de las ramas y es por ello por lo que se observa una caída en amplitud en ellos, pero luego actúa el PI para estabilizar nuevamente el sistema.

Las Fig.4.40 presenta las corrientes de red. Se puede apreciar que son prácticamente sinusoidales y tienen un valor máximo de 2[A] producto de que la resistencia calculada en (12) se diseñó para una $I_{max} = 2[A]$ que vendría de la red. La Fig.10 presenta el comportamiento de los PI, PI_d y PI_q , donde para PI_q sus valores están en torno a 0 debido a que no se manipulo esta variable sin embargo se puede apreciar cierta dinámica en PI_d debido a que la referencia de corriente solicitada es de 2[A].

Los valores que se usan para la simulación del MMC rectificador son:

Tabla 4.4 Parámetros asociados al convertidor de la Fig. 4.3

Elemento	Valor	Elemento	Valor	Elemento	Valor	Elemento	Valor
R_{S1}	0.1 [Ω]	L_I	5 [mH]	$V_{RED,peak}$	100 [V]	R_{L1}	0.1 [Ω]
L_{S1}	10 [mH]	C_{rama}	2200 [μF]	C_{dk}	2200 [μF]	L_{L1}	10 [mH]

Fuente: Elaboración propia

4.7. Convertidor MMC trifásico, operación back to back

En la presente sección se simula y analiza un convertidor trifásico analizando sus lazos internos uniendo el MMC inversor con el MMC rectificador. Se mantienen los mismos lazos de control desarrollados de forma particular para cada topología al igual que los valores de los elementos pasivos. Se desarrolla la simulación para un tiempo de $0 < t < 8(s)$ y se realiza únicamente compensación de potencia activa.

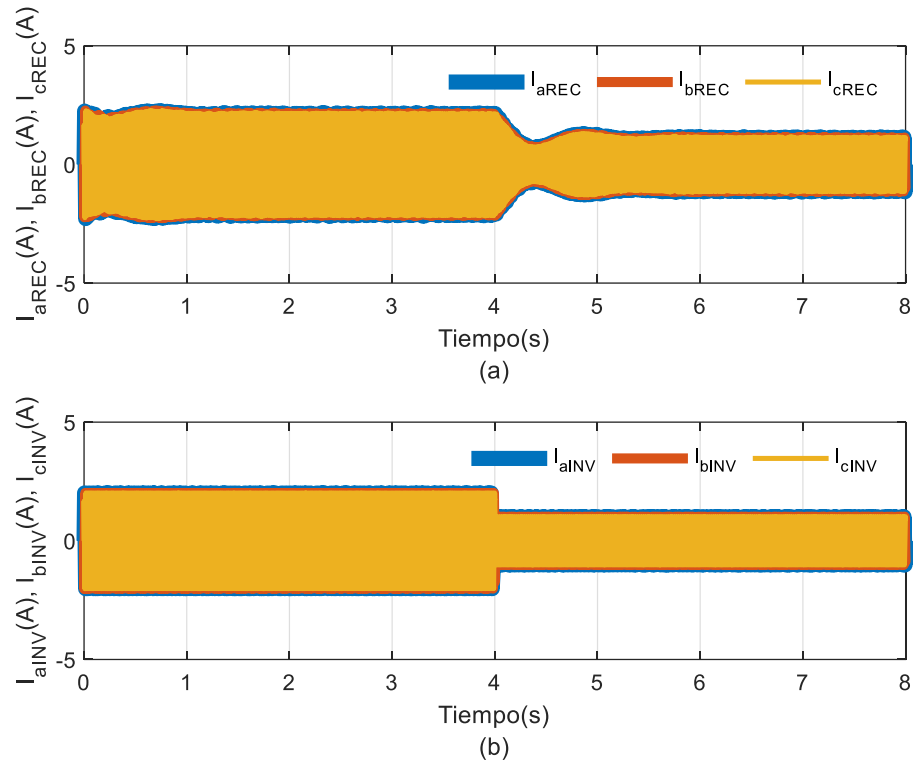


Fig. 4.47 Corrientes de red MMC rectificador e inversor

a) Corrientes de red rectificador, b) Corrientes de red inversor

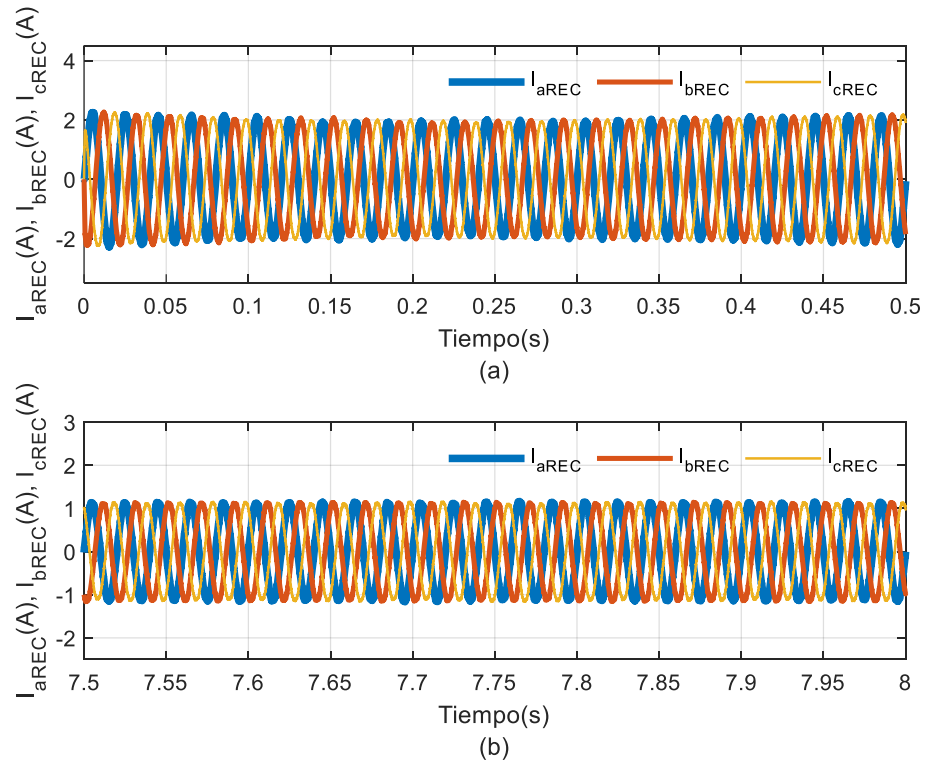


Fig. 4.48 Corrientes de red MMC rectificador

a) C. red rectificador entre $0 < t < 0.5(s)$, b) C. red rectificador entre $7.5 < t < 8(s)$

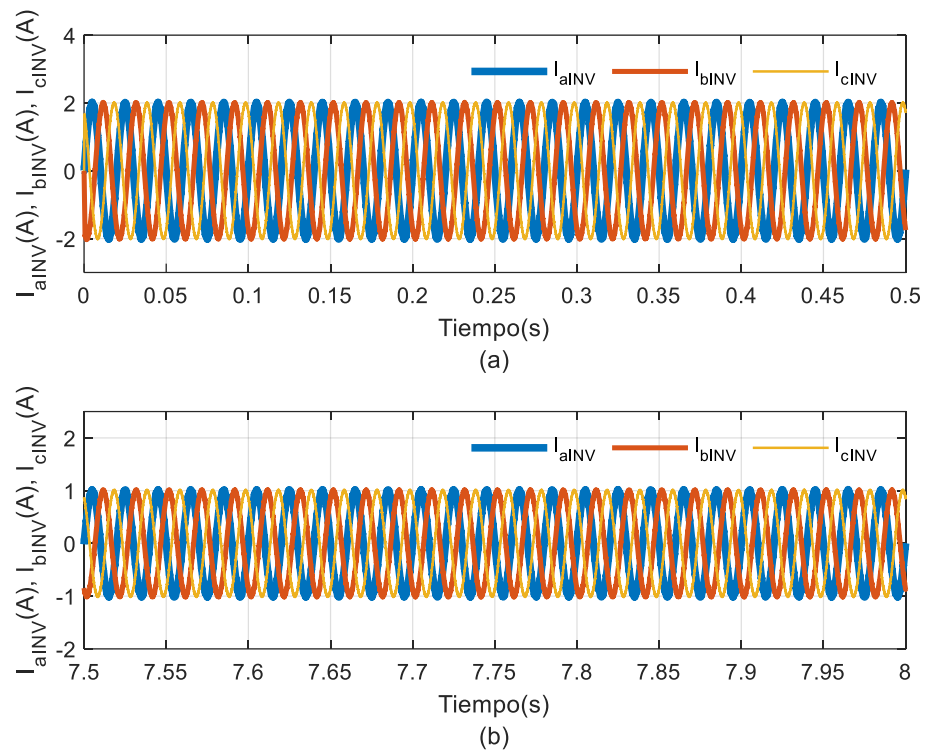


Fig. 4.49 Corrientes de red MMC inversor

a) C. red inversor entre $0 < t < 0.5(s)$, **b)** C. red inversor entre $7.5 < t < 8(s)$

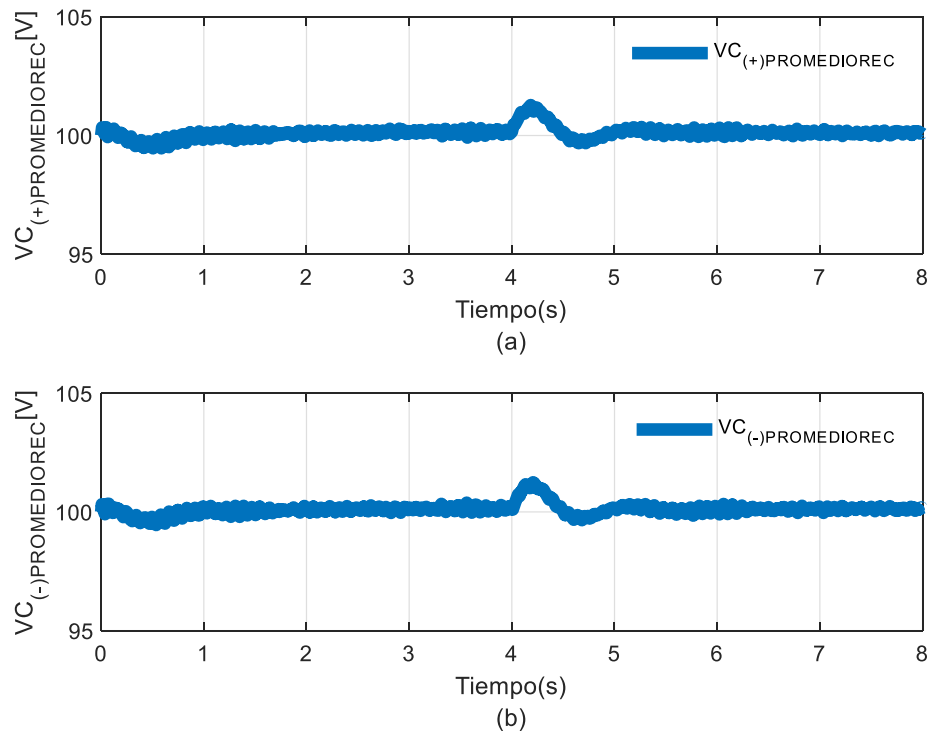


Fig. 4.50 Voltaje promedio en condensadores internos de cada rama del MMC rectificador

a) Voltaje promedio condensadores internos ramas positivas, **b)** Voltaje promedio condensadores internos ramas negativas

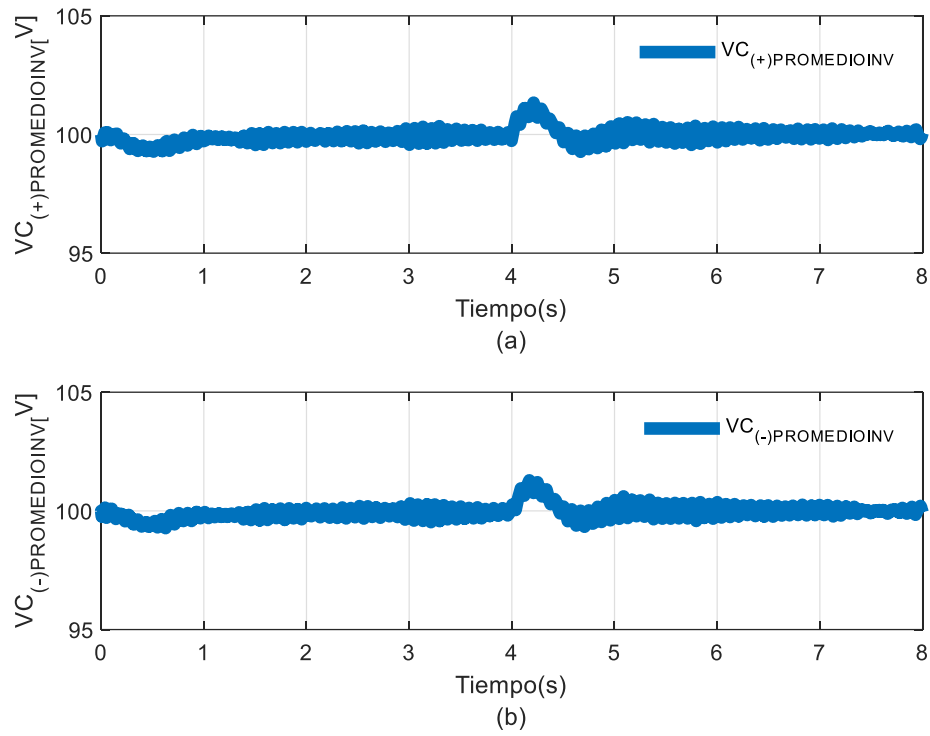


Fig. 4.51 Voltaje promedio en condensadores internos de cada rama del MMC inversor
a) Voltaje promedio condensadores internos ramas positivas, **b)** Voltaje promedio condensadores internos ramas negativas

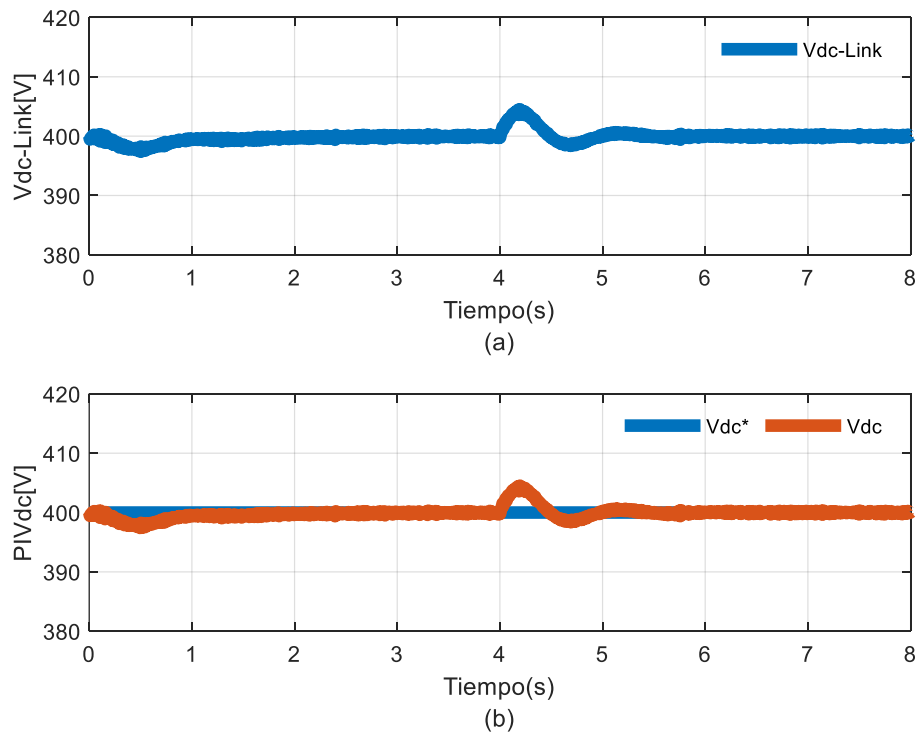


Fig. 4.52 Voltaje en DC-Link y $PI_{V_{dc}}$ lazo en cascada DEL MMC rectificador
a) Voltaje en DC-Link, **b)** $PI_{V_{dc}}$ con V_{dc} y V_{dc}^*

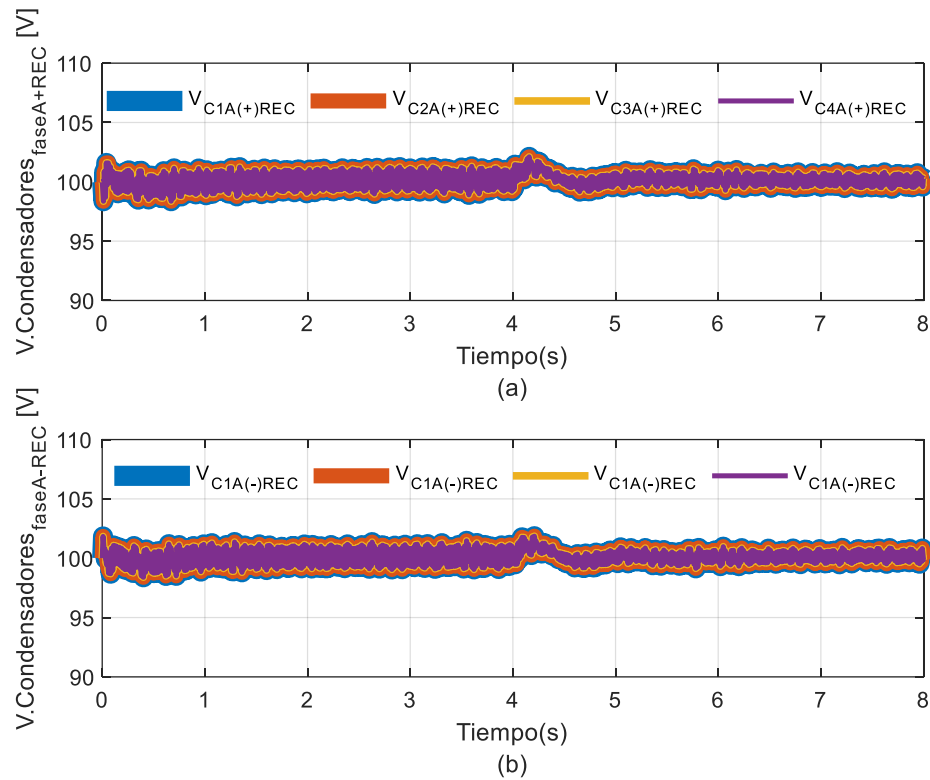


Fig. 4.53 Voltaje en condensadores internos fase A del MMC rectificador

a) Voltaje condensadores internos fase A positiva, b) Voltaje condensadores internos fase A negativa

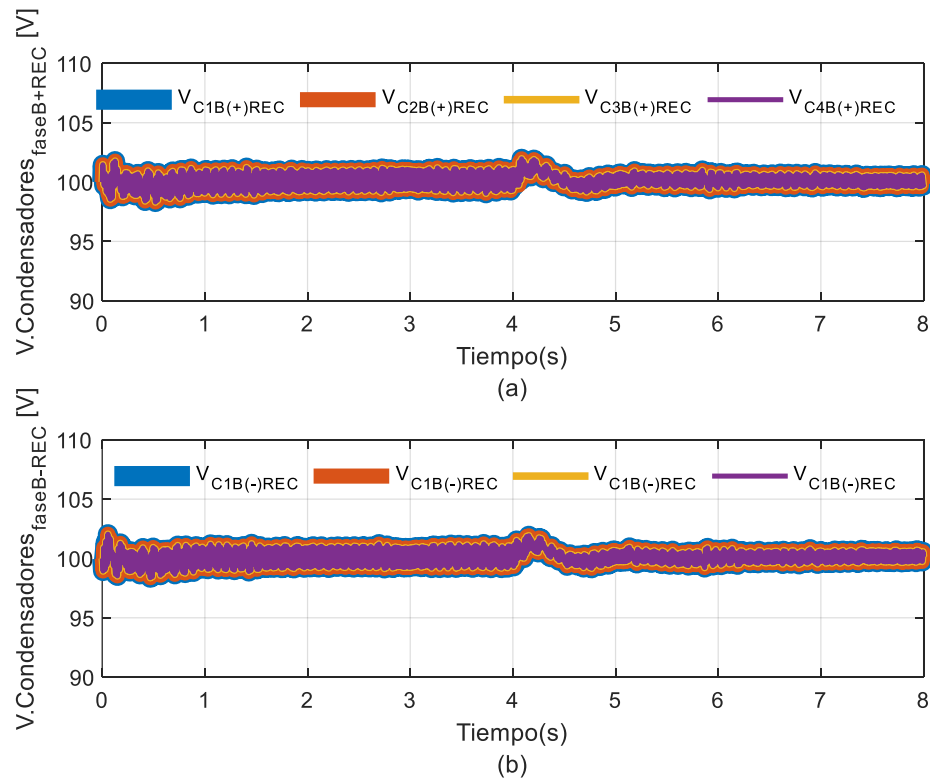


Fig. 4.54 Voltaje en condensadores internos fase B del MMC rectificador

a) Voltaje condensadores internos fase B positiva, b) Voltaje condensadores internos fase B negativa

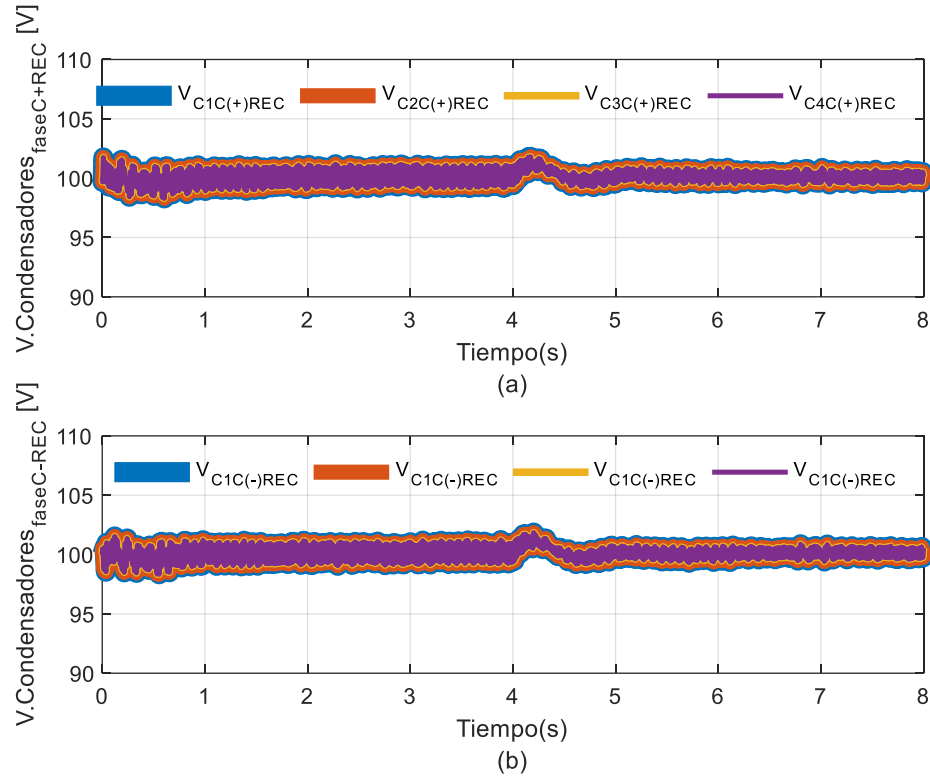


Fig. 4.55 Voltaje en condensadores internos fase C del MMC rectificador

a) Voltaje condensadores internos fase C positiva, b) Voltaje condensadores internos fase C negativa

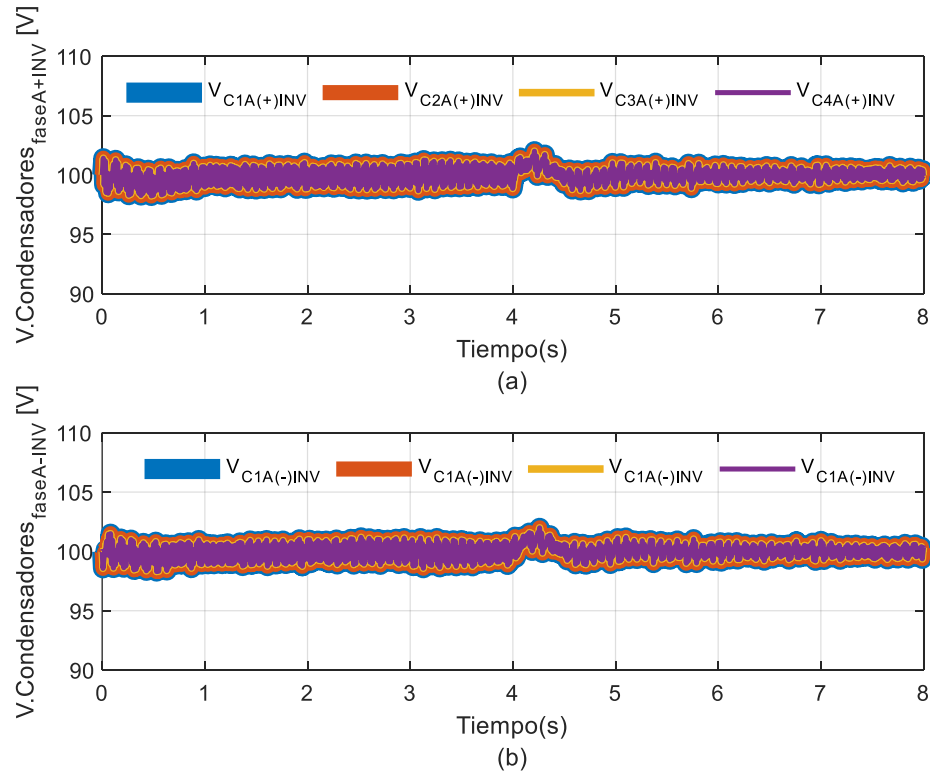


Fig. 4.56 Voltaje en condensadores internos fase A del MMC inversor

a) Voltaje condensadores internos fase A positiva, b) Voltaje condensadores internos fase A negativa

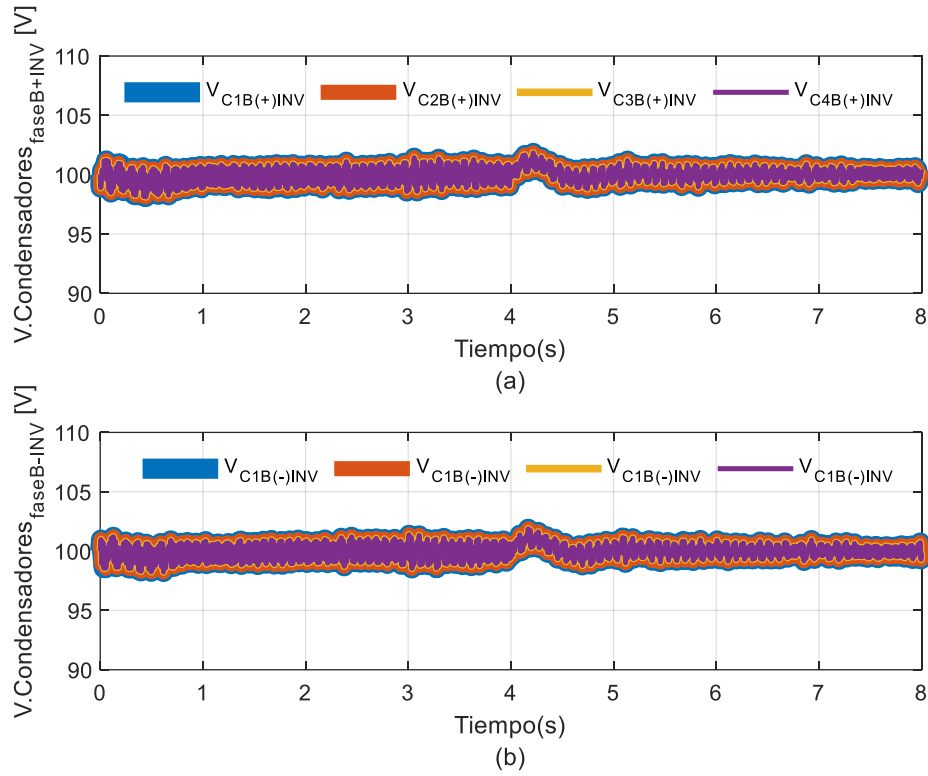


Fig. 4.57 Voltaje en condensadores internos fase B del MMC inversor

a) Voltaje condensadores internos fase B positiva, b) Voltaje condensadores internos fase B negativa

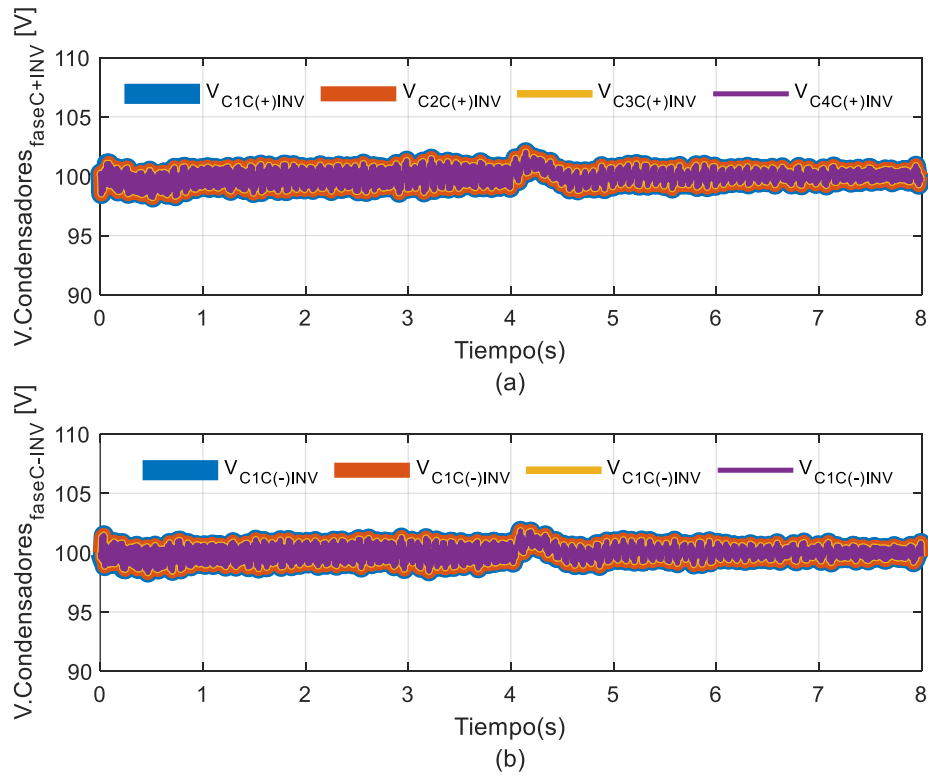


Fig. 4.58 Voltaje en condensadores internos fase C del MMC inversor

a) Voltaje condensadores internos fase C positiva, b) Voltaje condensadores internos fase C negativa

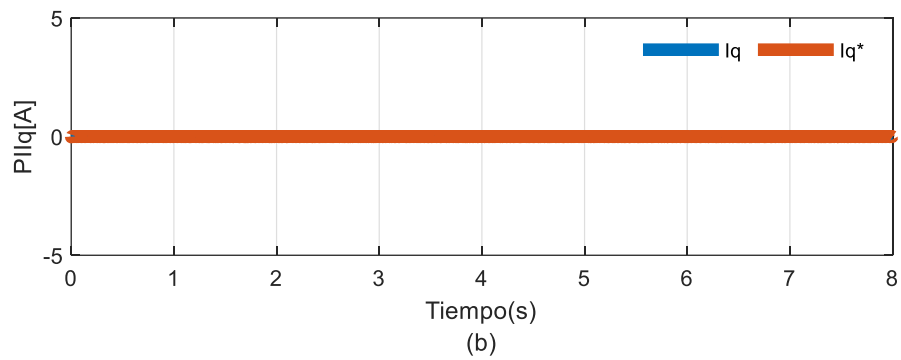
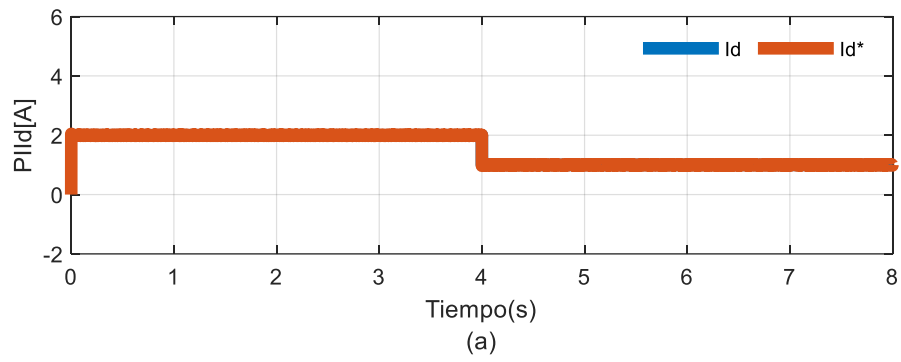


Fig. 4.59 PI_d y PI_q lazo en cascada del MMC inversor
a) PI_d , I_d e I_d^* , b) PI_q , I_q e I_q^*

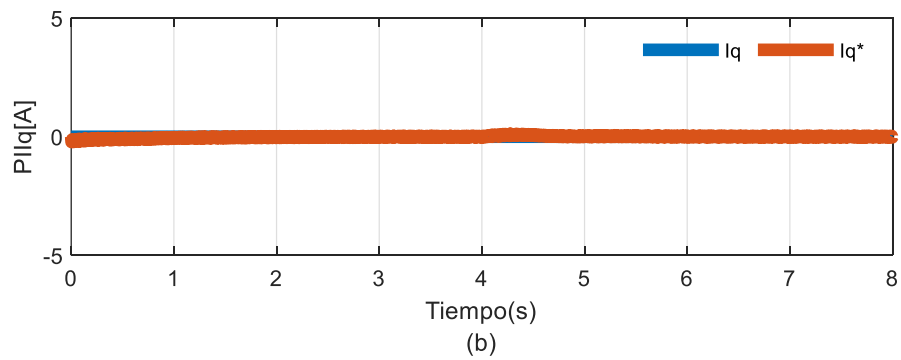
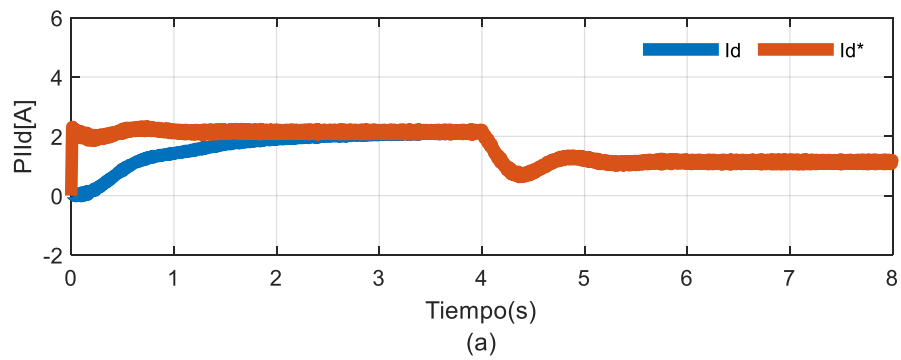


Fig. 4.60 PI_d y PI_q del MMC rectificador
a) PI_d , I_d e I_d^* , b) PI_q , I_q e I_q^*

La simulación del convertidor trifásico analizando lazos internos se desarrolló para un tiempo de $0 < t < 8$ (s) donde se varió la corriente solicitada por el inversor. Esta comienza inicialmente con una corriente de 2 [A] y en $t = 4$ (s) se modifica el control del inversor tal que solicite una corriente de 1 [A]. En el convertidor presente en la Fig. 4.4, el inversor controla potencia activa lo que implica controlar la componente i_d del correspondiente lazo. Por otro lado, el rectificador controla la potencia reactiva, lo que implica controlar la componente i_q del correspondiente lazo. Notar que cuando se controle la componente i_d del lazo de control del inversor indirectamente también se controla la componente i_d del lazo de control del rectificador ya que esta hará que el condensador del DC-Link se mantenga balanceado.

La Fig. 4.47 presenta las corrientes de línea, donde en a) se tiene la corriente red rectificador y en b) la corriente red inversor. Se puede apreciar que en b) la corriente varía de 2 [A] a 1 [A] en $t = 4$ (s) siendo esta la propuesta presentada y la corriente en a) también varía producto de que debe, a través del lazo de control en cascada, mantener el voltaje en el condensador balanceado tal que se cumpla (3.1)

La Fig. 4.48 y Fig. 4.49 muestran también las corrientes de línea en el rectificador y en el inversor, pero con otros ajustes en el eje temporal para apreciar con más detalle su comportamiento. La Fig. 4.59 muestra el comportamiento del lazo de control de inversor tanto para la componente i_d como i_q , los resultados están dentro de lo esperado en base a la propuesta de simulación.

La Fig. 4.50 presenta el voltaje promedio en los condensadores internos de cada rama del rectificador, en a) para las ramas positivas y en b) para las ramas negativas. La Fig. 4.51 presenta el voltaje promedio en los condensadores internos de cada rama del inversor, en a) para las ramas positivas y en b) para las ramas negativas. Se puede apreciar que el voltaje promedio en los condensadores internos se mantiene en 100 [V], sin embargo, hay un undershoot al inicio de la simulación donde el voltaje cae a 98 [V] y en $t = 4$ (s) hay un overshoot donde el voltaje sube a 102 [V] y luego la respuesta oscila hasta estabilizarse. La Fig. 4.53, Fig. 4.54 y Fig. 4.55 presenta de forma particular el voltaje interno de los condensadores (4 por cada rama) en las ramas positivas y negativas del rectificador. La Fig. 4.56, Fig. 4.57 y Fig. 4.58 presenta de forma particular el voltaje interno de los condensadores (4 por cada rama) en las ramas positivas y negativas del inversor.

La Fig. 4.52 presenta el voltaje en el DC-Link en a) y el $PI_{V_{dc}}$ en el lazo en cascada del rectificador en b). En ambos casos se aprecia que al inicio de la simulación hay un undershoot donde el voltaje del condensador cae a 397 [V], luego el control de voltaje se recupera y en $t = 4$ (s) hay

un overshoot donde el voltaje sube a 404 [V] y luego la respuesta se estabiliza. Esta caída de voltaje en el condensador es esperada. Cuando se diseñó el MMC en modo rectificador se conectó en paralelo una resistencia que emulara la potencia que en un futuro pediría el inversor. Al analizar la Fig. 4.45 esta idea toma más sentido, por lo tanto, cuando opera el inversor solicitando una corriente de 2 [A], el condensador del DC-Link comienza a descargarse, absorbe la corriente proveniente de los condensadores de las ramas y estos también comenzarían a descargarse, es por ello, que en la Fig. 4.50 y en la Fig. 4.51 vemos un undershoot al comienzo de la simulación. Cuando comienza a descargarse el condensador del DC-Link actúa entonces el control en cascada desarrollado para el rectificador, tal que se cumpla (8.1), así y como se puede apreciar en la Fig. 8.15 a), aumenta la componente i_d aumentando así la potencia proveniente de la red para que se balance la ecuación. Luego en $t = 4(s)$ el overshoot que ocurre también es esperado ya que la corriente solicitada por el inversor en ese instante de tiempo es de 2 [A] a 1 [A], para balancear (3.1) es necesario que se devuelva energía hacia la red, por eso la componente i_d en la Fig. 4.60 a) disminuye y ocurre el overshoot en el voltaje del capacitor. Notar que la componente i_q en la Fig. 4.60 a) vale 0 [A] ya que no se está haciendo un control de potencia reactiva.

4.8. Discusión y Conclusiones

Como se presenta en este capítulo, es posible lograr el diseño de un convertidor trifásico mediante topologías MMC con módulos MMSPC, acoplando un MMC inversor con un MMC rectificador y demostrar la estabilidad del convertidor al hacer cambios en las referencias de los lazos internos (notar el rol que juegan los módulos MMSPC en la estabilidad del convertidor al mantener limitada la corriente circulante). Se debe tener en cuenta, como se discutió en el capítulo 2 y 3, que para el presente trabajo se busca simular y analizar un convertidor bifásico capaz de controlar de forma desacoplada potencia activa y reactiva en sus terminales operando de forma back to back analizando sus lazos internos, pero en primera instancia es necesario generar un convertidor trifásico y demostrar el control de potencia activa y reactiva de forma desacoplada en sus terminales.

En cuanto al MMC inversor, se presentaron 2 topologías (Fig. 4.1 y Fig. 4.2) donde la diferencia entre ellas era el modelado de la carga, sin embargo, el objetivo para ambos casos es el control de la corriente de carga que se logra a partir de (4.6). El análisis mencionado se desarrolla y simula en Simulink y los resultados se presentan en las secciones 4.2, 4.3, 4.4 y 4.5. Es claro que al hacer cambios en la referencia de la componente d el control implementado responde de forma adecuada, por lo tanto, al haber variaciones en la carga donde se conecta el MMC inversor, es

esperable que el convertidor pueda responder de forma correcta frente a cambios que ocurran en la red. Notar que el control de la corriente de carga permite controlar la potencia activa que ve esta misma.

El análisis que se desarrolla para el MMC rectificador, presentando en la topología 4.3, tiene por objetivo central diseñarlo para poder conectar el MMC inversor a sus terminales DC. Para ello se estima una resistencia que emule la potencia activa que demandaría el inversor y se analiza su respuesta frente a la conexión de este. Notar que el MMC rectificador posee un lazo en cascada diseñado en primera instancia para responder a la conexión del inversor. Como se observa en el análisis presentando, cuando se conecta el inversor el voltaje en el DC-Link tiende a disminuir, pero luego se recupera a su valor de referencia producto del esquema de control propuesto. De nueva cuenta, la idea es que el rectificador controle de forma desacoplada la potencia reactiva de la red en la cual esta conectado y además sea capaz de suplir la demanda de potencia activa que solicite la carga a la cual se conecta el inversor. Esto se verá en más detalle en el capítulo 5, para este caso, solo se desarrolla el rectificador tal que sea capaz de compensar la potencia activa demandada por la carga conectada al inversor manteniendo balanceado el voltaje en el DC-Link.

Una vez verificados el MMC rectificador y el MMC inversor, se acoplan los convertidores y es posible analizar los lazos internos probando cambios de referencia en estos mismos. El análisis presentando en la sección 4.7 y la respuesta de variables de interés como la corriente de carga para el inversor, el voltaje en el DC-Link del rectificador, el voltaje interno en los módulos de cada convertidor, entre otras, son la base para el desarrollo de un convertidor MMC bifásico.

Capítulo 5. Convertidor MMC bifásico

5.1. Introducción

El objetivo de este capítulo es poder implementar un MMC en modo inversor, rectificador y rectificador-inversor con módulos MMSPC para el análisis de los lazos internos.

Las topologías por desarrollar e implementar se presentan en la Fig. 5.1, Fig. 5.2 y Fig. 5.3, las cuales se diseñan en base a [19] donde se presenta un método general de modulación de ancho de pulso para el control de inversores trifásicos de 2 ramas con 4 interruptores y el cómo realizar las conexiones en el convertidor para reducir 1 fase de este. Cada topología se caracteriza porque los módulos de una fase (fase C) se reemplazan por un condensador para la rama positiva como un condensador para la rama negativa. Por otro lado, el convertidor bifásico back to back se implementa acoplando el MMC inversor bifásico con el MMC rectificador bifásico. Los resultados de la operación del convertidor MMC bifásico back to back son la base para un desarrollo futuro de un UPFC bifásico (fuera del alcance de este documento).

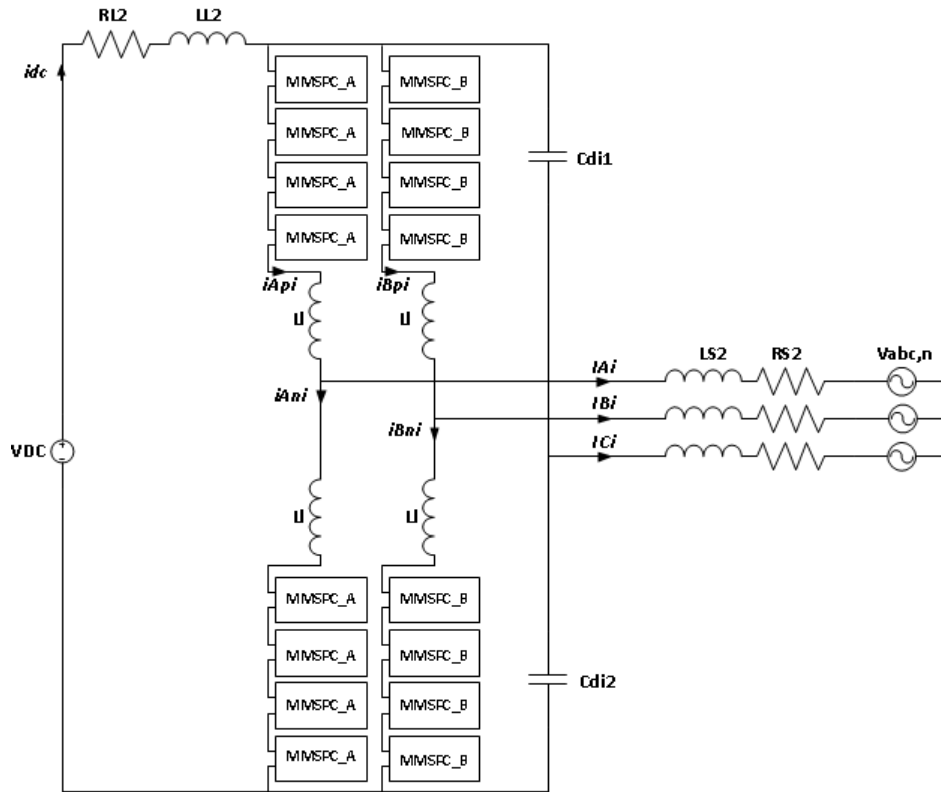


Fig. 5.1 Topología MMC modo inversor trifásico

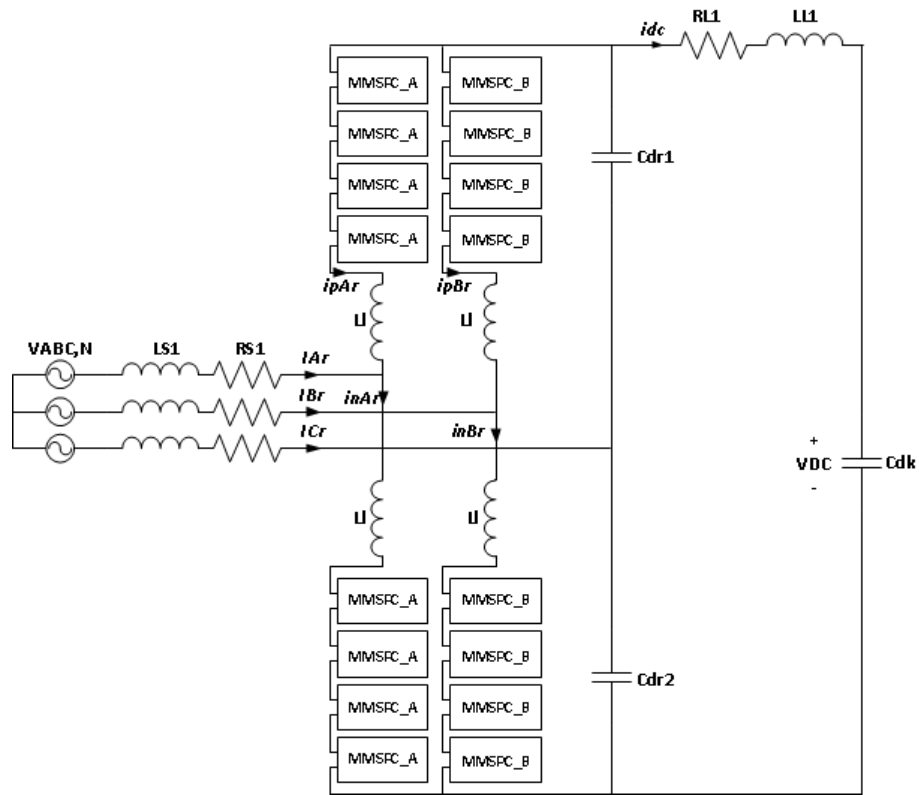


Fig. 5.2 Topología MMC modo rectificador bifásico

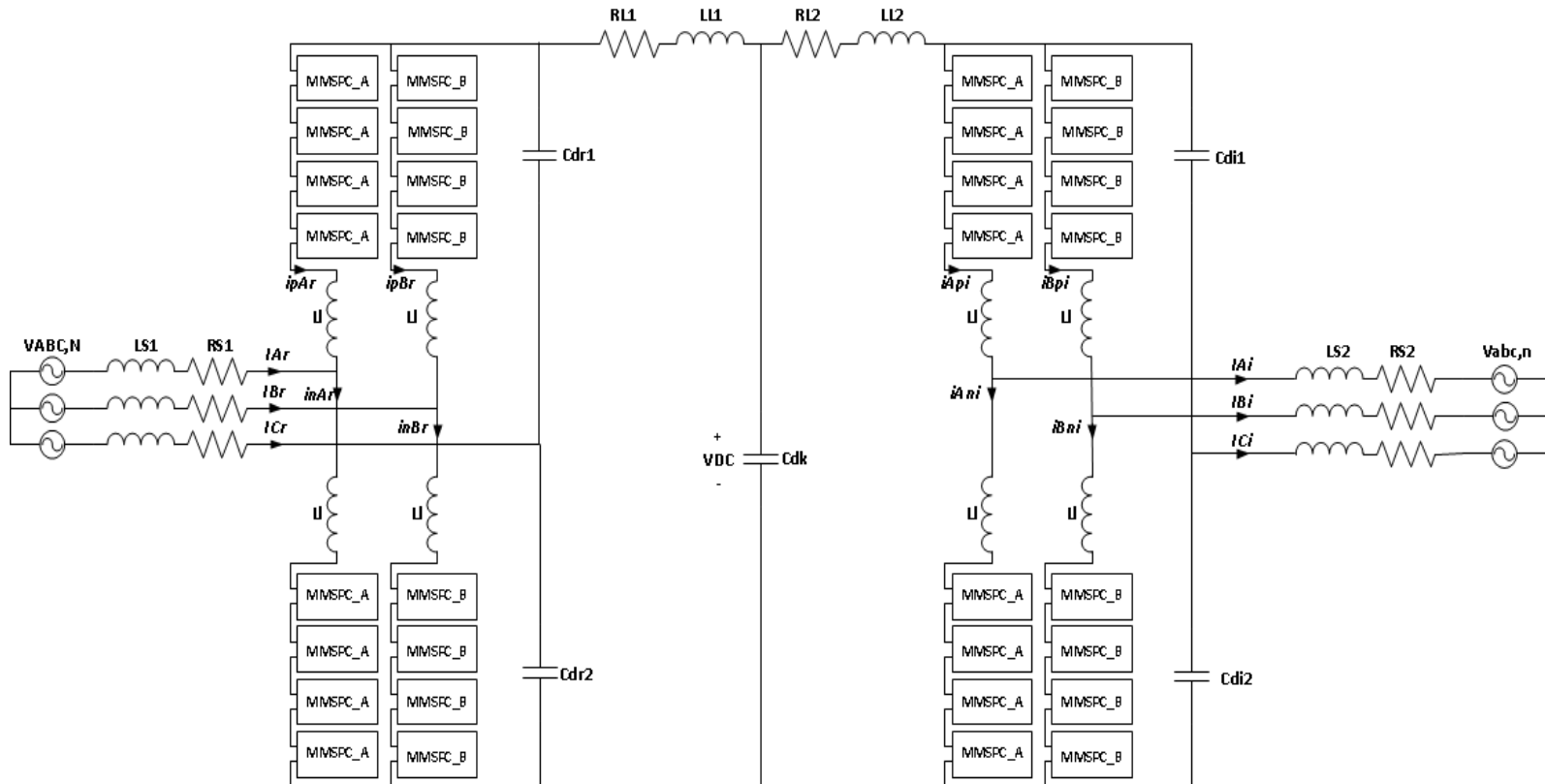


Fig. 5.3 Topología MMC rectificador-inversor bifásico

5.2. MMC inversor bifásico

El índice de modulación para un MMC se define en el capítulo 4 en (4.41) donde se menciona que este constaba de 3 partes, un índice de modulación en alterna denominado como m_{CA} , un índice de modulación en directa denominado como m_{DC} y un índice de modulación asociado a la corriente circulante denominado como m_{CC} . Este último se desprecia de la ecuación (4.41), para la propuesta de topología presentada en este documento, ya que la corriente circulante se mantiene limitada debido a la implementación de módulos MMSPC, por lo tanto, se redefine (4.41) como:

$$m_T = m_{DC} \pm m_{CA} \quad (5.1)$$

El índice de modulación DC es $\frac{V_{DC}}{2}$ tanto para las ramas positivas como para las ramas negativas, así la sumatoria de una rama p a una rama n da V_{DC} . Como se necesita una tensión equilibrada en cada rama se asume que $m_{DC} = 0.5$. A partir de la referencia [19], se define el índice de modulación de AC para la fase A y B como:

$$V_{ao} = \sqrt{\frac{3}{2}} V_{\alpha}^* + \sqrt{\frac{1}{2}} V_{\beta}^* \quad (5.2)$$

$$V_{bo} = \sqrt{2} V_{\beta}^* \quad (5.3)$$

Para poder aplicar lo anterior en el esquema de control desarrollado en el capítulo 4, tanto para el MMC inversor como rectificador, es necesario hacer un cambio de coordenadas a las variables m_d y m_q pasándolas a coordenadas $\alpha\beta 0$. Con esta referencia de voltaje de la fase A y B, es posible lograr una corriente alterna balanceada. Sin embargo, la tensión del enlace de DC en la fase C no estará equilibrada (ver Fig. 5.1). Para evitar este inconveniente, en el mismo manuscrito [19], se define una relación de corrección basada en la diferencia de voltaje del enlace de DC, creando estas nuevas referencias de voltaje de AC:

$$V_{\alpha}^* = \frac{E^*}{E} \left(V_{\alpha} - \frac{\Delta V}{\sqrt{6}} \right) \quad (5.4)$$

$$V_{\beta}^* = \frac{E^*}{E} \left(V_{\beta} - \frac{\Delta V}{\sqrt{2}} \right) \quad (5.5)$$

Donde E^* es el voltaje total del enlace de DC, E es el voltaje de control deseado. Los ΔV representan el desequilibrio de las tensiones del condensador del enlace de DC. De esta forma, es importante tener en cuenta que es posible crear dos índices de modulación de AC capaces de crear una corriente de AC simétrica y mantener equilibradas las tensiones del enlace de DC. Esto quedará más claro al analizar los resultados de simulación para la fase C en cada condensador que la compone.

Por otro lado, como se explica en [19], se debe tener en cuenta algunas limitaciones presentes en el índice de modulación en alterna, esto es, solo se puede obtener un 66% del índice de modulación de AC total para el sistema dado que, para la propuesta de convertidor bifásico, solo se cuenta con dos de tres fases, lo que implica que solo se puede generar 2/3 del índice de modulación total.

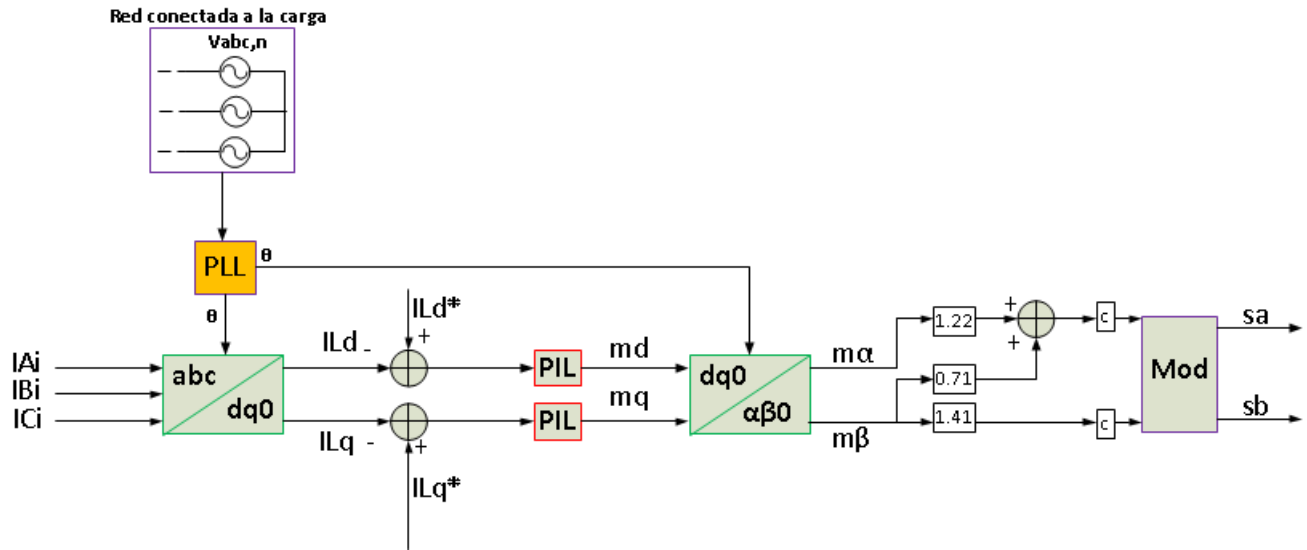


Fig. 5.4 Lazo de control para la corriente de carga en el MMC bifásico en modo inversor

De nueva cuenta el objetivo es controlar la amplitud de las corrientes i_{Ai} , i_{Bi} e i_{Ci} mediante un lazo de control y para ello se sigue lo presentando en la Fig. 5.4.

- La carga se conecta a red (secuencia abc y amplitud 100 Vpeak), se miden los voltajes de fase de esta red y se ingresan a un bloque llamado PLL el cual es un algoritmo que permite obtener el ángulo de la red.
- Se crea un bloque de cambio de coordenadas abc a dq0 donde las variables de entrada de este bloque son las corrientes i_{Ai} , i_{Bi} e i_{Ci} y el ángulo de la red proveniente de la PLL. Las variables de salida de este bloque son las corrientes i_{Ld} e i_{Lq} .

- Se crea un controlador lineal tipo PI denominado como PI_L donde las variables de entrada de este son i_{Ld} e i_{Ld}^* y i_{Lq} e i_{Lq}^* . Las variables de salida del bloque PI_L son los índices de modulación en componentes $dq0$ m_d, m_q y m_0 . Notar que i_{Ld}^* corresponde a la corriente directa de referencia e i_{Lq}^* corresponde a la corriente en cuadratura de referencia.

Por otro lado, como el objetivo para este caso es controlar la amplitud de la corriente de carga solo se debe modificar la componente i_{Ld} en su rango de operación ($-2[A]$ a $2[A]$), la componente i_{Lq} modifica la fase del vector de la corriente de carga. Notar que el objetivo de esta etapa es poder ver también el concepto de la regeneración, es decir, energía aportada por la red. Lo anterior se logra modificando la variable i_{Ld} a valores negativos.

- Se crea un bloque de cambio de coordenadas $dq0$ a $\alpha\beta0$ donde las variables de entrada de este bloque son los índices de modulación en componentes $dq0$ m_d, m_q y m_0 y el ángulo de la red proveniente de la PLL. Las variables de salida de este bloque son los índices de modulación en $\alpha\beta0$, m_α, m_β y m_0
- Con todo lo anterior es posible implementar (5.2) y (5.3) donde para la fase A se debe multiplicar m_α por $\sqrt{\frac{3}{2}}$, m_β por $\sqrt{\frac{1}{2}}$ y luego sumar estas variables para obtener el índice de modulación como referencia para la fase a m_a^* . Para la fase B se debe multiplicar m_β por $\sqrt{2}$ para obtener para obtener el índice de modulación como referencia para la fase b m_b^* . Tanto m_a^* como m_b^* deben ser multiplicados por un valor constante o ganancia para lograr que el índice de modulación de CA este dentro de la región operación permitida. Finalmente m_a^* y m_b^* ingresan a un bloque de modulación para la generación de los disparos en cada semiconductor.

Por otro lado, se sigue utilizando el mismo controlador lineal PI explicado en el capítulo 4 del presente documento para la implementación del lazo de control. La Tabla 5.1 resume los valores utilizados para la simulación en Simulink.

Tabla 5.1 Parámetros asociados al convertidor de la Fig. 5.1

Elemento	Valor	Elemento	Valor	Elemento	Valor	Elemento	Valor
R_{S2}	0.1 [Ω]	L_I	5 [mH]	C_{di1}	4400 [μF]	$V_{RED,peak}$	100 [V]
L_{S2}	10 [mH]	C_{rama}	2200 [μF]	C_{di2}	4400 [μF]	f_{RED}	50 [Hz]

Fuente: Elaboración propia

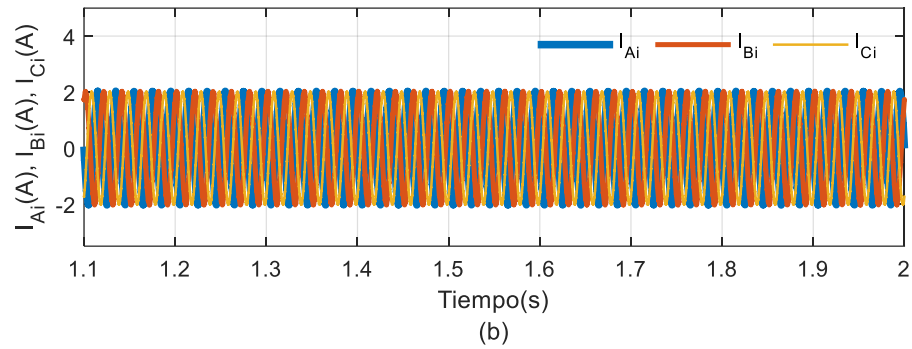
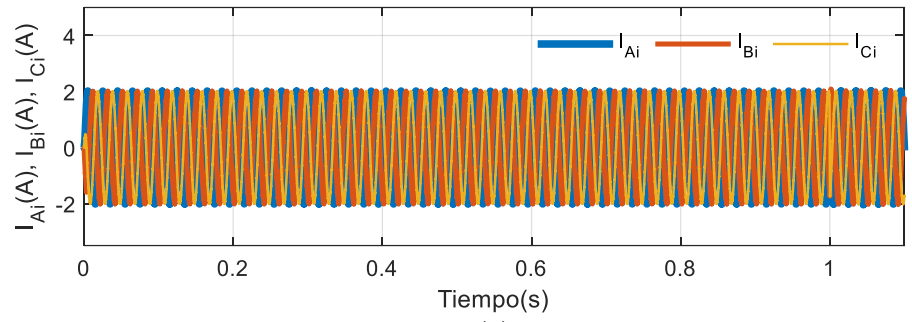


Fig. 5.5 Corrientes red inversor

a) C. red entre $0 < t < 1.1(s)$, b) C. red entre $1.1 < t < 2(s)$

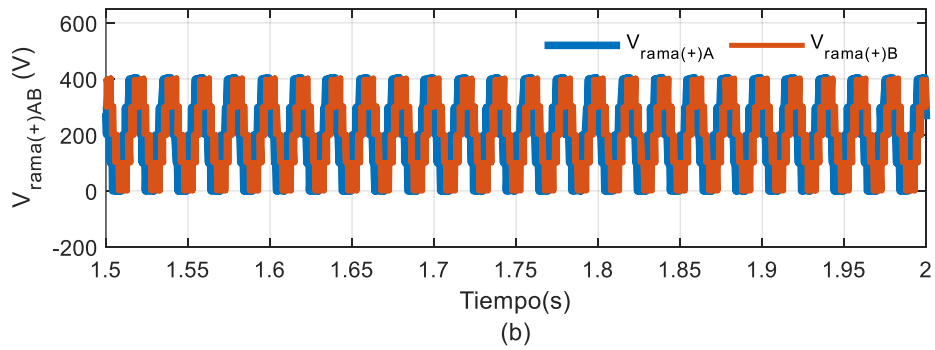
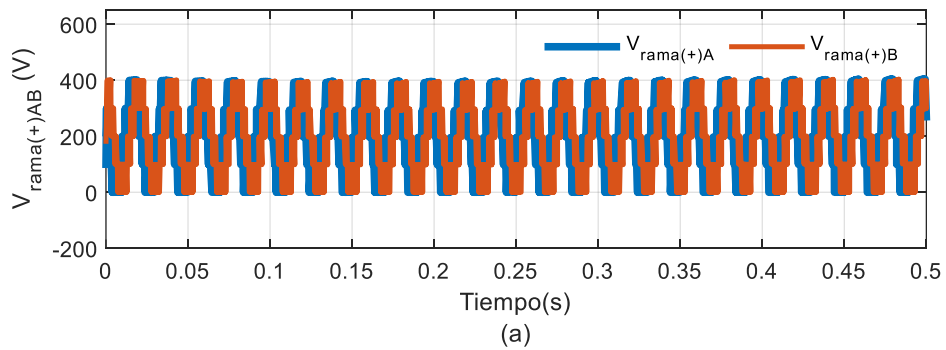


Fig. 5.6 Voltajes ramas positivas inversor

a) V.R.P entre $0 < t < 0.5(s)$, b) V.R.P entre $1.5 < t < 2(s)$

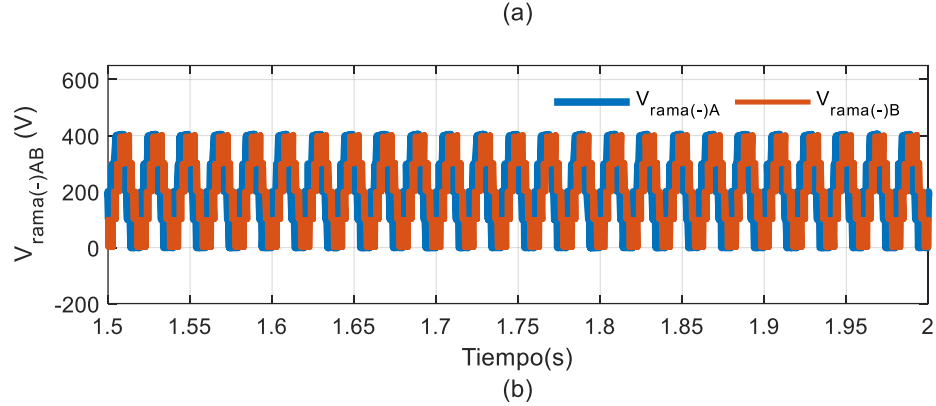
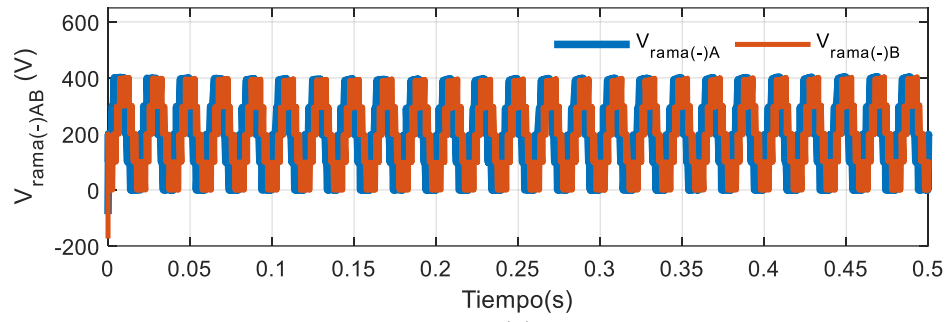


Fig. 5.7 Voltajes ramas negativas inversor

a) V.R.P entre $0 < t < 0.5(s)$, b) V.R.P entre $1.5 < t < 2(s)$

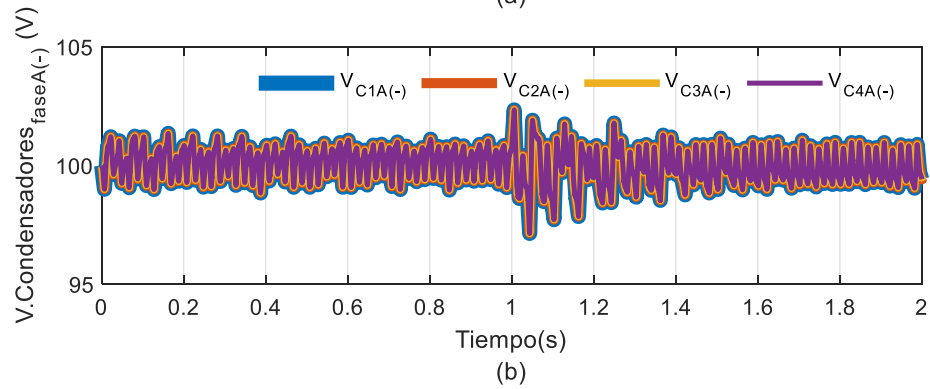
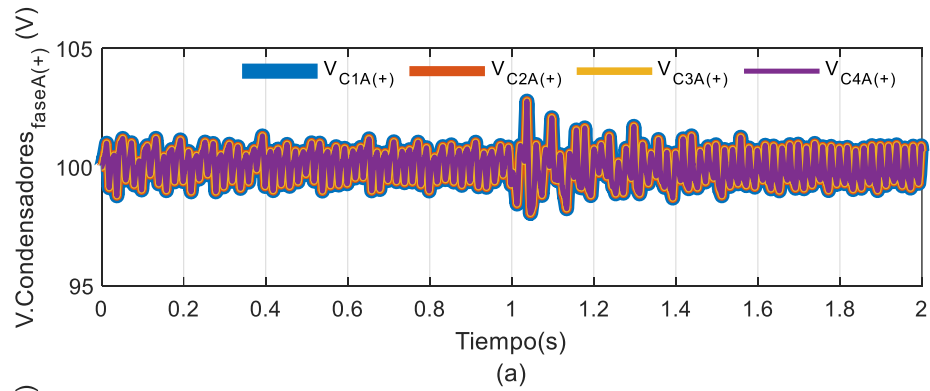
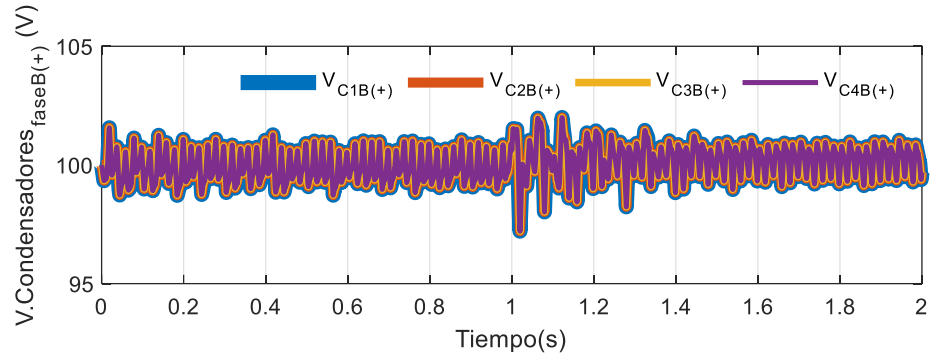
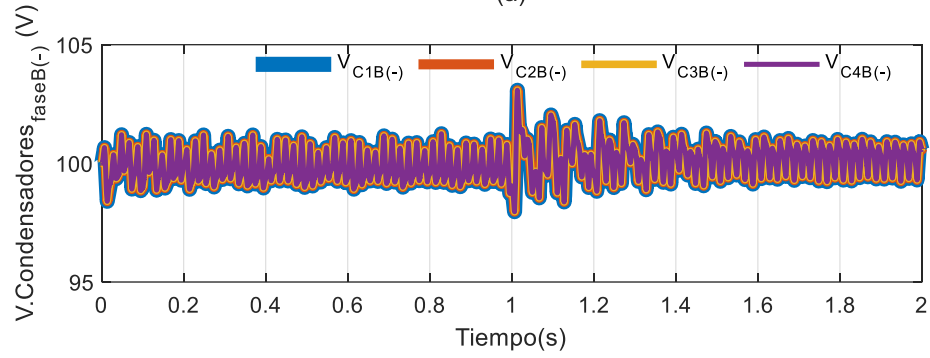


Fig. 5.8 Voltaje en condensadores internos fase A inversor

a) Voltaje condensadores internos fase A positiva, b) Voltaje condensadores internos fase A negativa



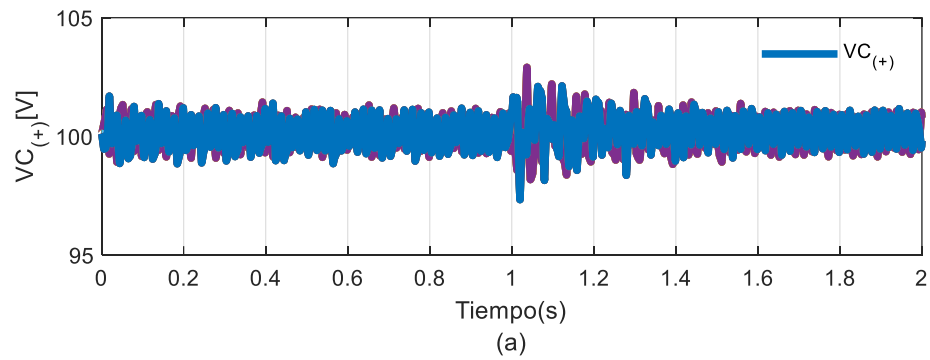
(a)



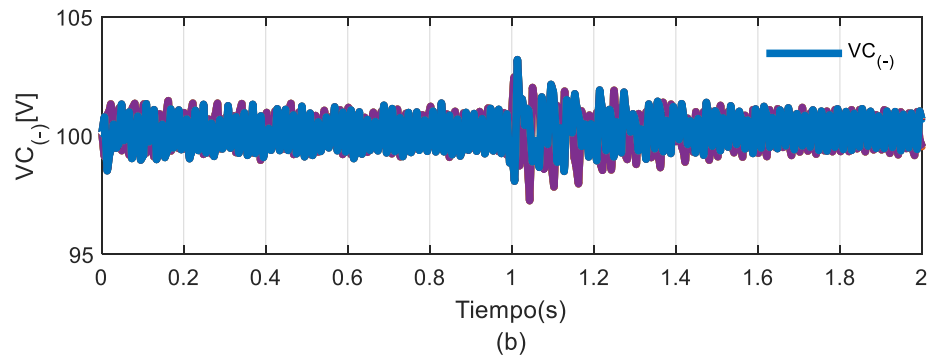
(b)

Fig. 5.9 Voltaje en condensadores internos fase B inversor

a) Voltaje condensadores internos fase B positiva, b) Voltaje condensadores internos fase B negativa



(a)



(b)

Fig. 5.10 Voltaje promedio en condensadores internos de cada rama del inversor

a) Voltaje promedio condensadores internos ramas positivas, b) Voltaje promedio condensadores internos ramas negativas

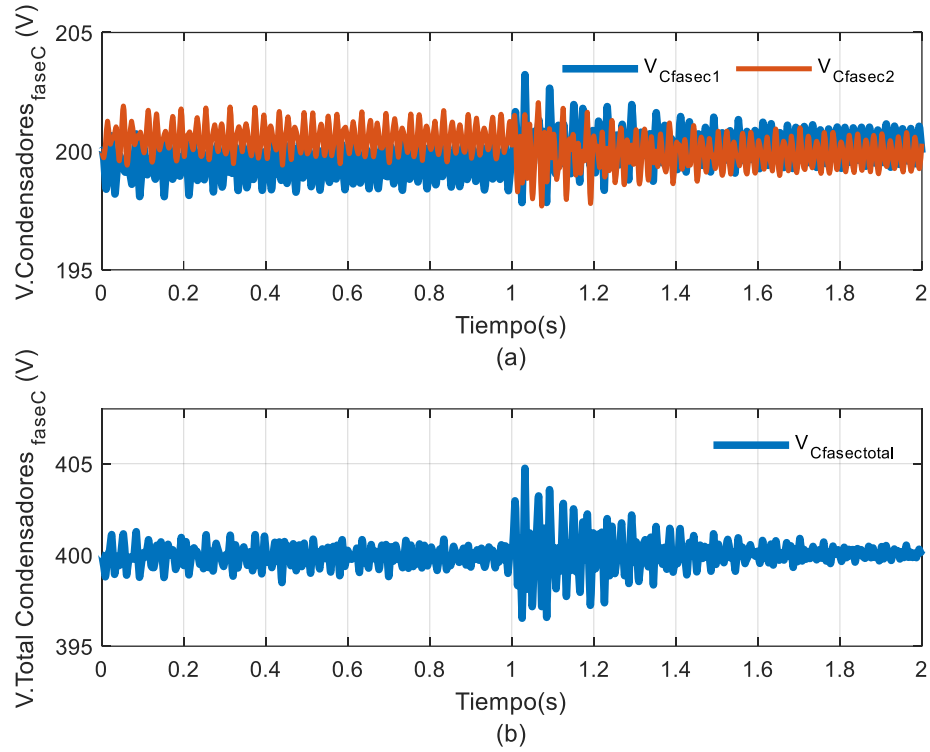


Fig. 5.11 Voltaje en condensadores fase C inversor

a) Voltaje C_1 y C_2 fase C, b) Voltaje total fase C

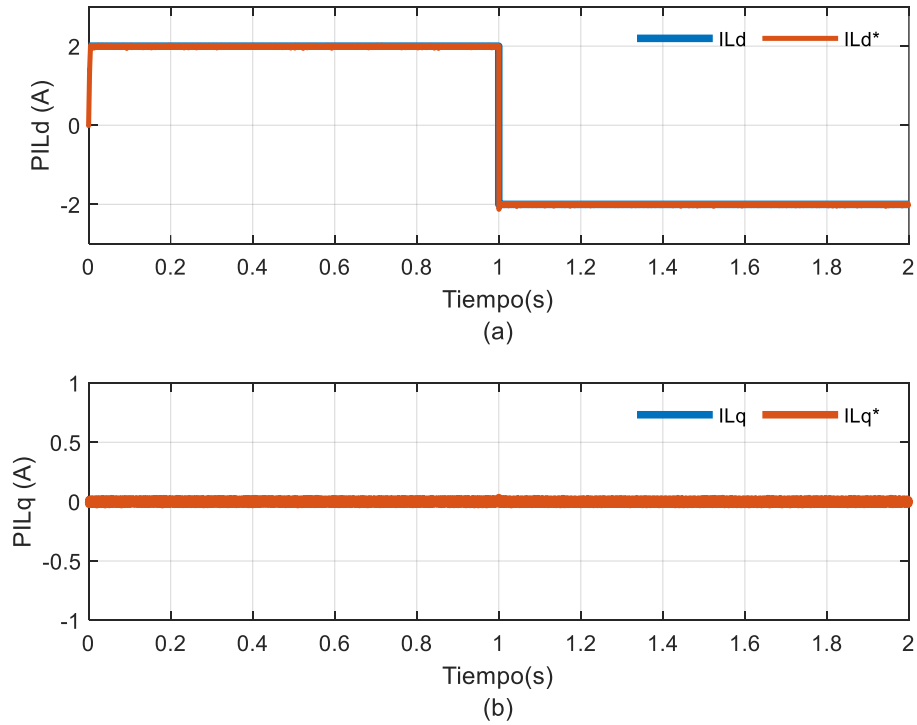


Fig. 5.12 Respuesta controlador lineal PI_L inversor

a) Respuesta control PI_d , b) Respuesta control PI_q

Todas las figuras presentadas en la sección 5.2 son el resultado del proceso explicado anteriormente. La simulación se hizo para un tiempo de $0 < t < 2(s)$ y se modificó la componente i_d en el instante $t = 1(s)$ variando la amplitud de la corriente de $2[A]$ a $-2[A]$.

Las Fig. 5.6 y 5.7 presentan los voltajes para las ramas positivas y negativas del convertidor simulados para distintos instantes de tiempo. El voltaje de ramas tiene 5 niveles de tensión y no se observa ninguna disminución en estos niveles debido a que la componente I_{Ld} mantiene su amplitud en $2[A]$ lo que implica que no existe una disminución en el índice de modulación en su componente de AC que ingresa al esquema de control de cada rama.

La Fig. 5.5 presenta la corriente que ve la carga en distintos instantes de tiempo, se aprecia que esta es prácticamente sinusoidal. Notar que en $t = 1(s)$ la amplitud de la corriente de carga cambia de $2[A]$ a $-2[A]$ debido a que la corriente I_{Ld} se modifica variando su amplitud. En esto tiene un rol importante el controlado lineal PI y la explicación presentada en el capítulo 6 para el caso 3 es similar a este análisis. Para un $t < 1(s)$ la corriente va desde el inversor hacia la red y en $t \geq 1(s)$ la corriente va desde la red hacia el inversor.

La Fig. 5.12 presenta la respuesta del controlador lineal PI donde en a) se observa cómo responde el controlador antes los cambios en la componente I_{Ld} donde en cada instante de cambio existe un overshoot pequeña acorde a los criterios de diseño. En b) no hay cambios debido a que esta componente I_{Lq} no se modificó. La Fig. 5.8 y 5.9 presentan el voltaje en los condensadores internos de cada rama para el caso propuesto de simulación. Se aprecia que el voltaje en los condensadores se mantiene estable a lo largo del tiempo tendiendo a un valor promedio de $100 [V]$ y para apreciar la dinámica de los condensadores se ha simulado un tiempo máximo de $2(s)$.

La Fig. 5.11 presenta el voltaje en la fase C, donde en a) se muestra el voltaje de forma particular en los condensadores de la fase C y en b) se exhibe el voltaje general en la fase C. De a) se puede notar que al superponer las gráficas de $V_{Cfasec1}$ y $V_{Cfasec2}$ existe un desbalance presente en los condensadores de la fase C, en particular para $t < 1(s)$ existe una diferencia de voltaje de $3.6 [V]$ y para $t \geq 1(s)$ existe una diferencia de voltaje de $0.4 [V]$ considerando los puntos de mayor diferencia en la evaluación de los instantes de tiempo mencionados. De b) se observa un voltaje en torno a los $400 [V]$ debido a que la fuente DC presente en la Fig. 5.1 es de $400 [V]$, cada condensador en la fase C esta configurado a un voltaje de $200 [V]$, la suma de ambos en general en la fase C da entonces $400 [V]$.

5.3. MMC rectificador bifásico

El objetivo de esta sección es poder implementar un MMC en modo rectificador bifásico.

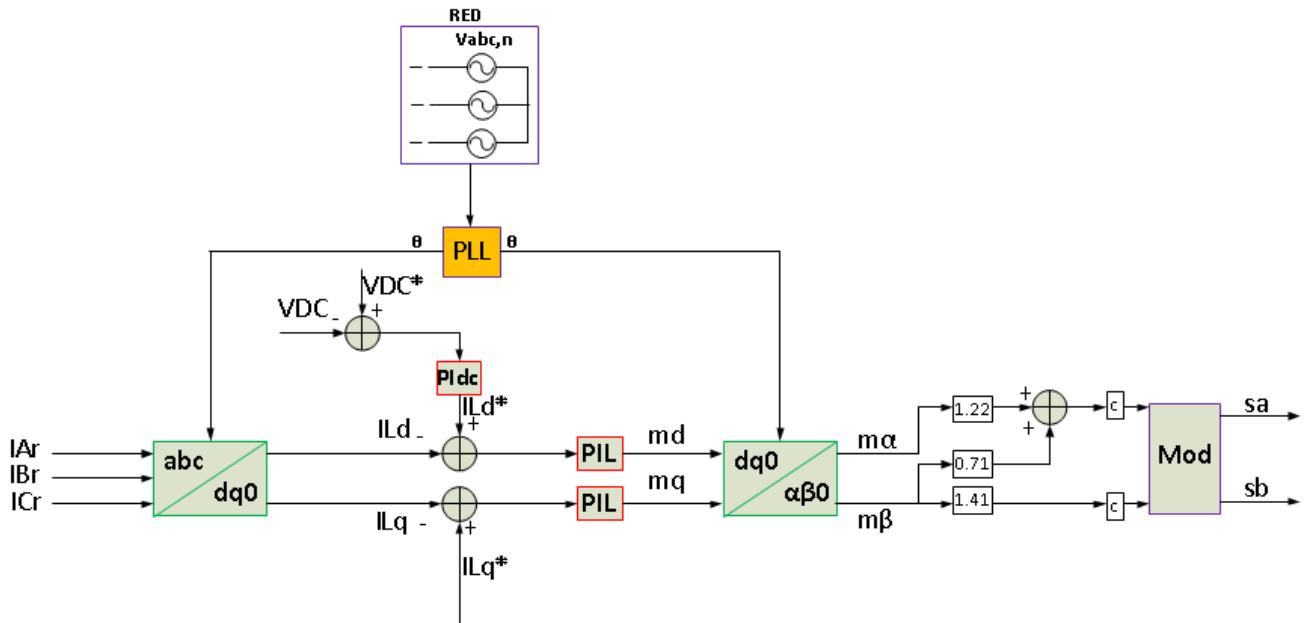


Fig. 5.13 Lazo de control para el voltaje en el DC-Link en el MMC bifásico modo rectificador

El objetivo es controlar la amplitud del voltaje V_{dc} mediante un lazo de control en cascada. Cuando se conecta una resistencia en paralelo al capacitor C_{dk} de la Fig. 5.2, el voltaje en este tenderá a disminuir. Para contrarrestar este efecto el convertidor, mediante el esquema de control, solicita más corriente a la red aumentando así la potencia. Notar que el voltaje de la red es fijo, por lo tanto, la única forma de aumentar la potencia hacia el convertidor es aumentando la corriente de línea.

Para lograr lo anterior se sigue el esquema presentado en la Fig. 5.13, en consecuencia:

- Se tiene una red (*secuencia_{abc}* y amplitud $100 V_{max}$) donde se miden los voltajes de fase y se ingresan a un bloque llamado PLL el cual es un algoritmo que permite obtener el ángulo de la red.
- Se crea un bloque de cambio de coordenadas abc a dq0 donde las variables de entrada de este bloque son las corrientes i_{LA} , i_{LB} e i_{LC} y el ángulo de la red proveniente de la PLL. Las variables de salida de este bloque serán las corrientes i_{Ld} , i_{Lq} e i_{L0} .
- Se crea un controlador lineal tipo PI denominado como PI_L donde las variables de entrada de este son i_{Ld} e i_{Ld}^* y i_{Lq} e i_{Lq}^* . Las variables de salida del bloque PI_L son los índices de modulación en componentes rotatorias m_d y m_q . Notar que i_{Ld}^* corresponde a la corriente

directa de referencia e i_{Lq}^* corresponde a la corriente en cuadratura de referencia. Notar que para este caso la componente i_{Ld}^* proviene de un lazo en cascada.

- El lazo en cascada compara V_{dc} (valor del voltaje en el DC-Link) con un V_{dc}^* que presenta un valor de 400[V], estas variables ingresan a PI_{dc} . Para realizar pruebas se conectara una resistencia en paralelo al capacitor del DC-Link. Cuando esto ocurra el condensador intentará descargarse, comenzará a absorber la energía contenida en los condensadores de las ramas y es ahí cuando actúa el PI aumentando la componente i_{Ld}^* y la red inyectará mas potencia hacia el convertidor. Por otro lado, cuando el voltaje en el condensador supere los 400[V], actuará el PI, la componente i_{Ld}^* disminuirá y se regenerara energía a la red.
- Se crea un bloque de cambio de coordenadas dq0 a $\alpha\beta 0$ donde las variables de entrada de este bloque son los índices de modulación en componentes dq0 m_d, m_q y m_0 y el ángulo de la red proveniente de la PLL. Las variables de salida de este bloque son los índices de modulación en $\alpha\beta 0, m_\alpha, m_\beta$ y m_0
- Con todo lo anterior es posible implementar (5.2) y (5.3) donde para la fase A se debe multiplicar m_α por $\sqrt{\frac{3}{2}}$, m_β por $\sqrt{\frac{1}{2}}$ y luego sumar estas variables para obtener el índice de modulación como referencia para la fase a m_a^* . Para la fase B se debe multiplicar m_β por $\sqrt{2}$ para obtener para obtener el índice de modulación como referencia para la fase b m_b^* . Tanto m_a^* como m_b^* deben ser multiplicados por un valor constante o ganancia para lograr que el índice de modulación de AC este dentro de la región operación permitida. Finalmente m_a^* y m_b^* ingresan a un bloque de modulación para la generación de los disparos en cada semiconductor.

Por otro lado, se sigue utilizando el mismo controlador lineal PI explicado en el capítulo 4, sección 4.6 del presente documento para la implementación del lazo de control. La Tabla 5.2 resume los valores utilizados para la simulación en Simulink.

Tabla 5.2 Parámetros asociados al convertidor de la Fig. 5.2

Elemento	Valor	Elemento	Valor	Elemento	Valor	Elemento	Valor
R_{S1}	0.1 [Ω]	L_I	5 [mH]	C_{dr1}	4400 [μF]	$V_{RED,peak}$	100 [V]
L_{S1}	10 [mH]	C_{rama}	2200 [μF]	C_{dr2}	4400 [μF]	f_{RED}	50 [Hz]
R_{L1}	0.5 [Ω]	L_{L1}	10 [mH]	C_{dk}	2200 [μF]		

Fuente: Elaboración propia

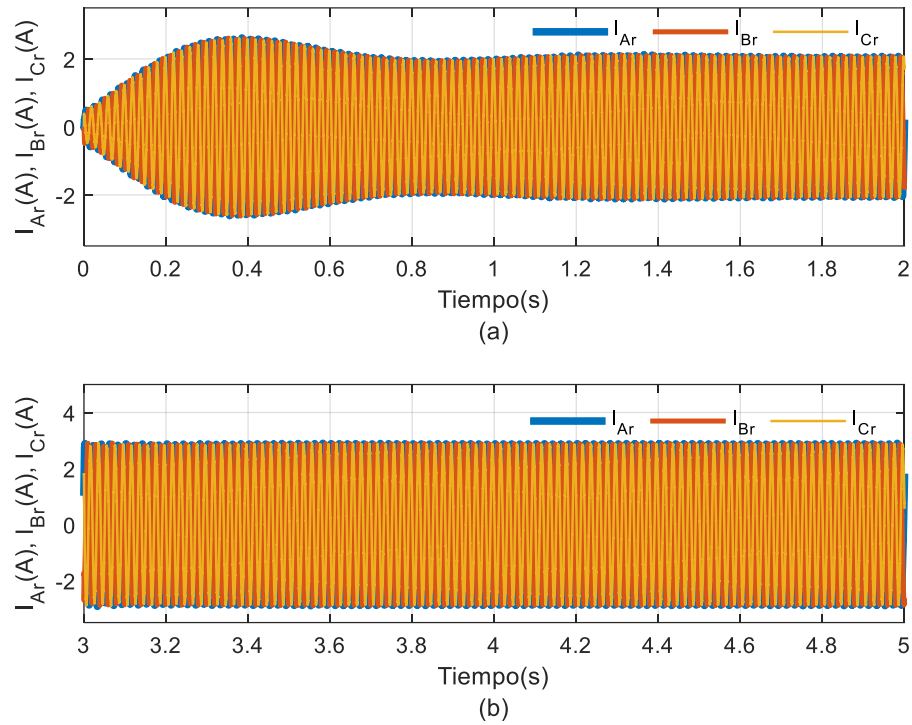


Fig. 5.14 Corrientes red rectificador
a) C. red entre $0 < t < 2(s)$, **b)** C. red entre $3 < t < 5(s)$

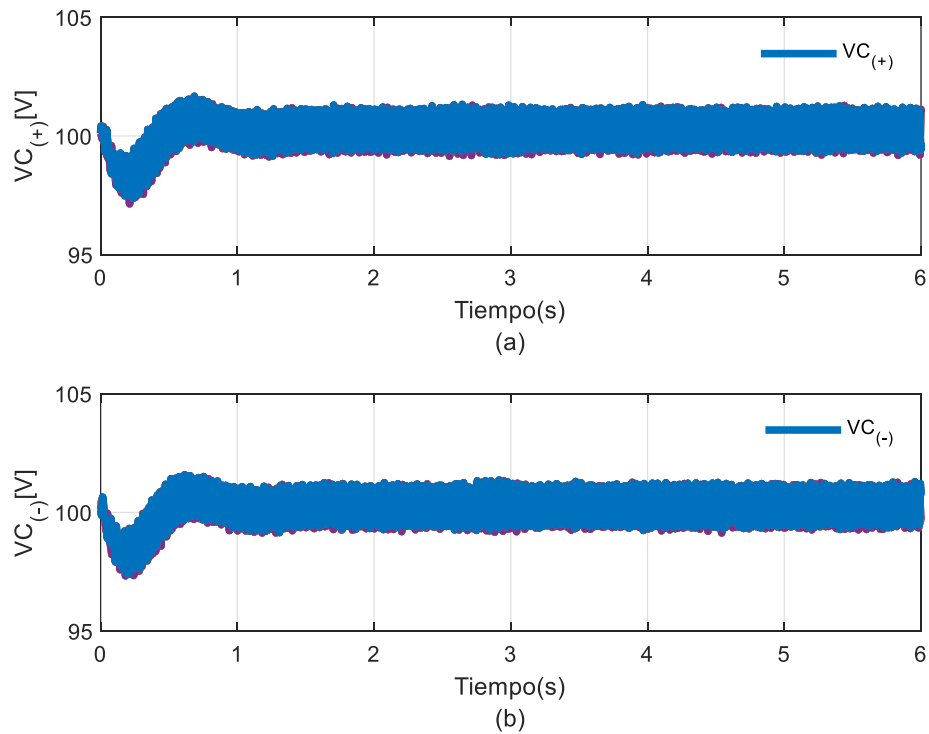
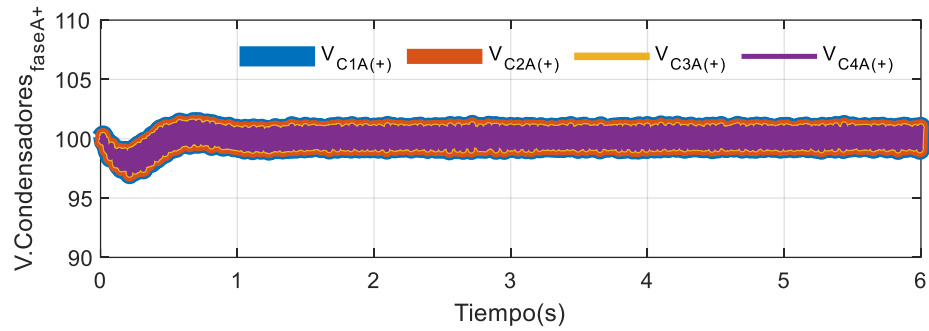
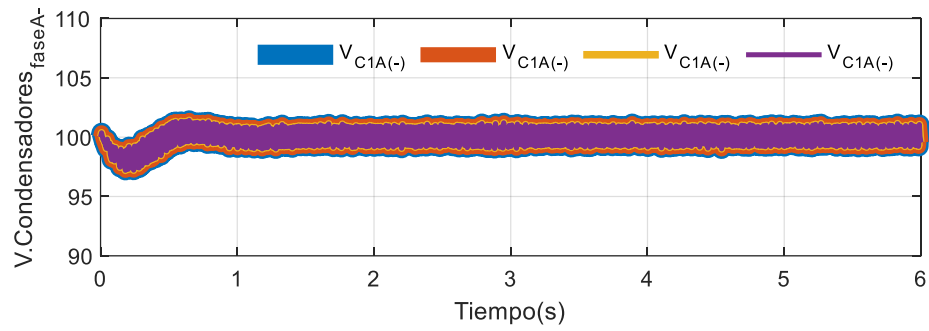


Fig. 5.15 Voltaje promedio en condensadores internos de cada rama del rectificador
a) Voltaje promedio condensadores internos ramas positivas, **b)** Voltaje promedio condensadores internos ramas negativas



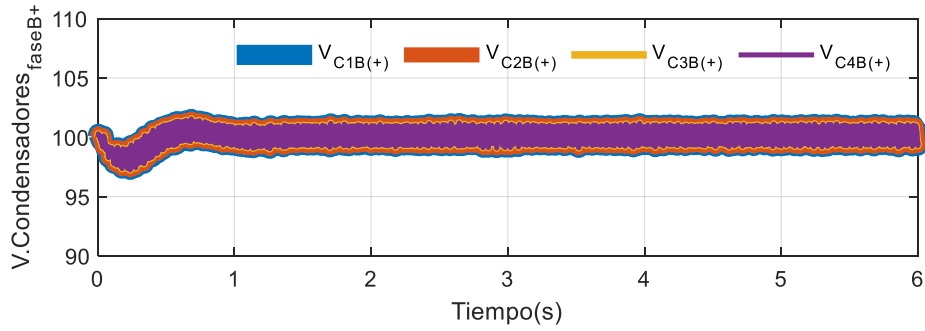
(a)



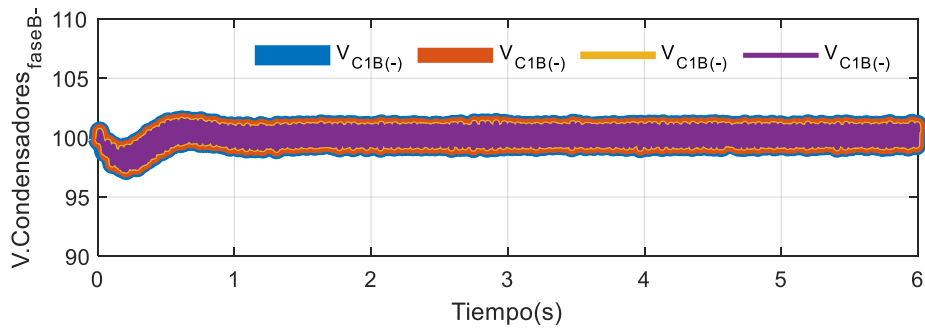
(b)

Fig. 5.16 Voltaje en condensadores internos fase A rectificador

a) Voltaje condensadores internos fase A positiva, b) Voltaje condensadores internos fase A negativa



(a)



(b)

Fig. 5.17 Voltaje en condensadores internos fase B rectificador

a) Voltaje condensadores internos fase B positiva, b) Voltaje condensadores internos fase B negativa

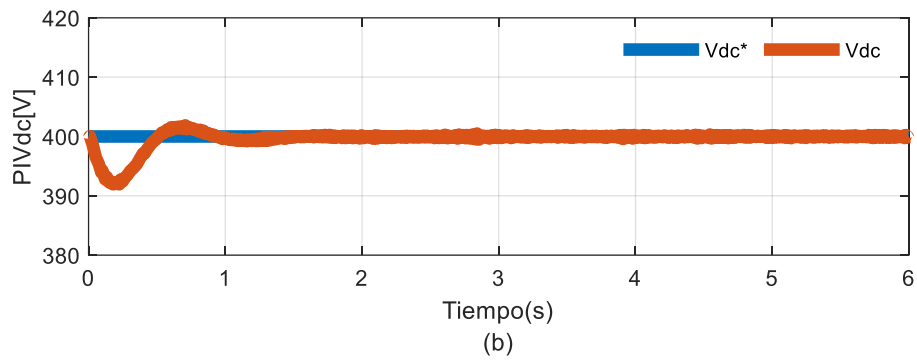
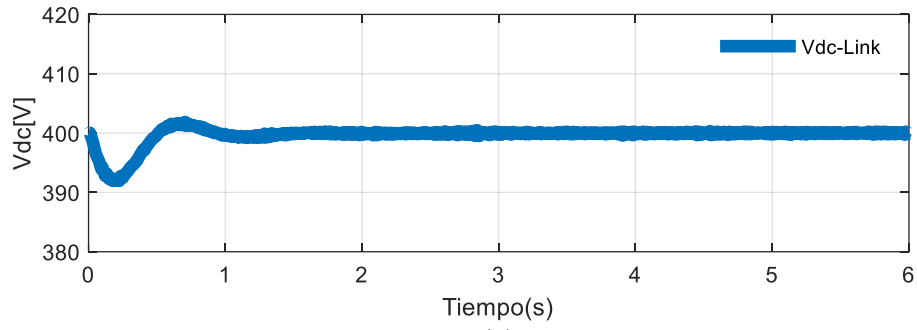


Fig. 5.18 Voltaje en DC-Link y $PI V_{dc}$ lazo en cascada rectificador

a) Voltaje en DC-Link, b) $PI V_{dc}$ con V_{dc} y V_{dc}^*

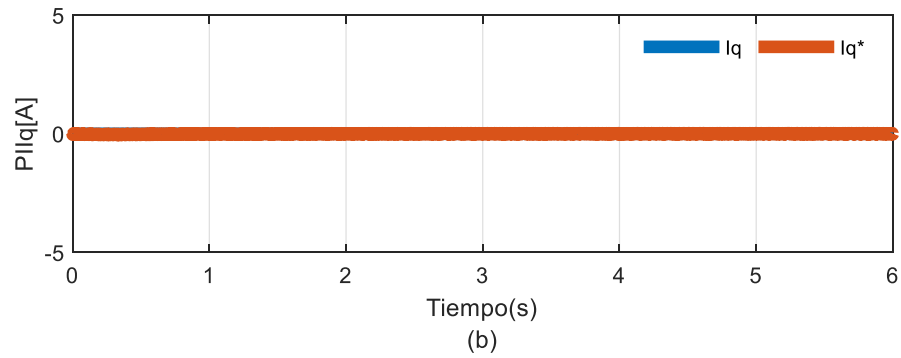
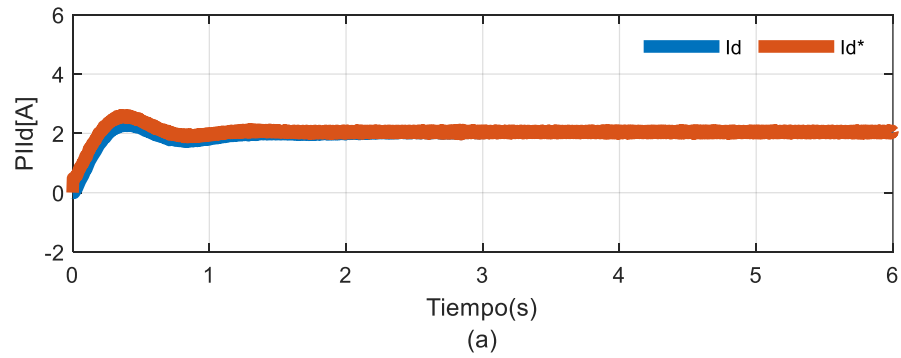


Fig. 5.19 $PI I_d$ y $PI I_q$ rectificador

a) $PI I_d$, I_d e I_d^* , b) $PI I_q$, I_q e I_q^*

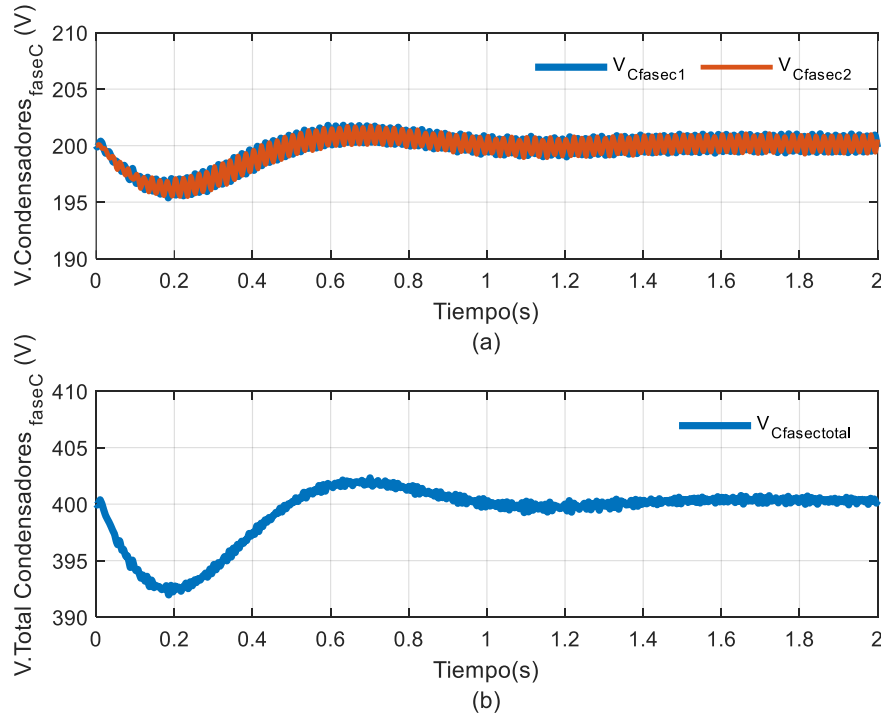


Fig. 5.20 Voltaje en condensadores fase C rectificador
a) Voltaje C_1 y C_2 fase C, b) Voltaje total fase C

Todas las figuras presentadas son el resultado del proceso explicado anteriormente. La simulación se hizo para un tiempo de $0 < t < 6(s)$ donde en $t = 0.01(s)$ se produce un impacto de carga, esto es, se conecta en paralelo una resistencia de $534 (\Omega)$ calculada según lo que se explicó en el capítulo 7. El objetivo de la simulación es poder ver el comportamiento del rectificador en un escenario donde el voltaje del DC-Link se descargaría, pero dado el lazo de control propuesto, este voltaje debiese volver a estabilizarse.

La Fig. 5.14 presenta la corriente de red en distintos instantes de tiempo, se aprecia que esta es prácticamente sinusoidal. Notar que en $t = 0.01(s)$ la amplitud de la corriente de red disminuye debido al impacto de carga, pero luego se estabiliza a un valor de $2[A]$ lo cual es esperado ya que la resistencia que se conecta en paralelo al DC-Link fue calculada para una $I_{abc,rm\acute{a}x} = 2[A]$.

La Fig. 5.15 presenta el voltaje promedio en los condensadores internos de cada rama del rectificador, en a) para las ramas positivas y en b) para las ramas negativas. Se puede apreciar que el voltaje promedio en los condensadores internos se mantiene en $100 [V]$, sin embargo, hay un undershoot al inicio de la simulación donde el voltaje cae a $97 [V]$, luego ocurre un sobrepaso de $1[V]$ respecto de la referencia y posteriormente el voltaje se estabiliza. Las Fig. 5.16 y 5.17 presentan de forma particular el voltaje interno de los condensadores (4 por cada rama) en las ramas positivas y negativas del rectificador.

La Fig. 5.18 presenta el voltaje en el DC-Link en a) y el $PI_{V_{dc}}$ en el lazo en cascada del rectificador en b). En ambos casos se aprecia que al inicio de la simulación hay un undershoot donde el voltaje del condensador cae a 391 [V] ocurre un sobrepaso de 2 [V] respecto de la referencia, luego el control de voltaje y voltaje en el DC-Link se estabilizan. Esta caída de voltaje en el condensador es esperada. El comportamiento en la respuesta de $PI_{V_{dc}}$ se explico en el capítulo 8 del presente documento

5.4. Convertidor MMC bifásico, operación back to back

El objetivo de esta sección es poder implementar un convertidor bifásico analizando solo sus lazos internos en base a la topología presentada en la Fig. 5.3. Acoplando el MMC bifásico inversor con el MMC bifásico rectificador se tendría la topología asociada al convertidor bifásico. Por otro lado, se mantiene los mismos lazos de control y valores asociados a los elementos pasivos indicados en la Tabla 5.1 y Tabla 5.2. La simulación del convertidor bifásico se desarrolló para un tiempo de $0 < t < 10$ (s) donde se enlazó el MMC bifásico rectificador con el MMC bifásico inversor. En cuanto a los lazos de control, en $t = 4$ (s) cambia la componente i_q del lazo del rectificador variando de 0 [A] a 2 [A] y en $t = 6$ (s) cambia la componente i_d del lazo del inversor variando de 2 [A] a 1 [A].

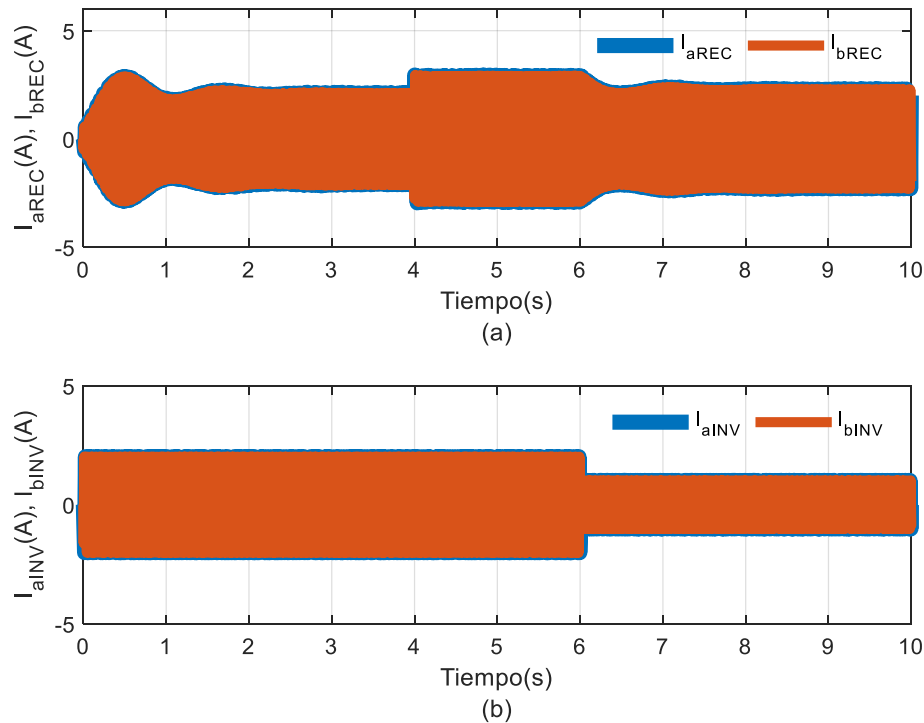


Fig. 5.21 Corrientes de red MMC rectificador e inversor bifásico
a) C. red rectificador entre $0 < t < 8$ (s), **b)** C. red inversor entre $0 < t < 8$ (s)

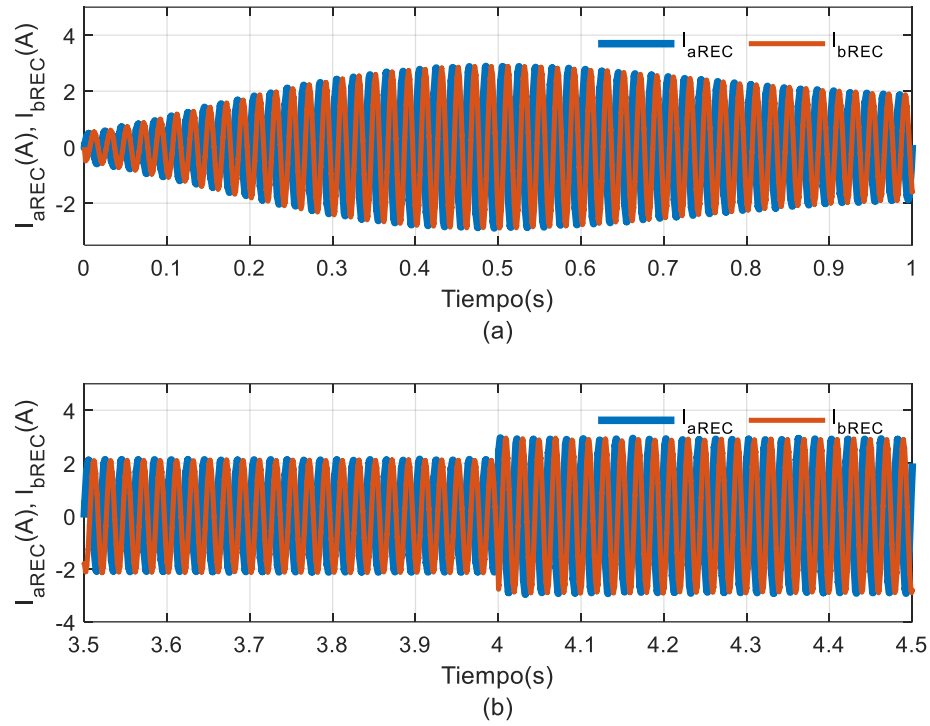


Fig. 5.22 Corrientes de red MMC rectificador bifásico

a) C. red rectificador entre $0 < t < 0.5(s)$, b) C. red rectificador entre $7.5 < t < 8(s)$

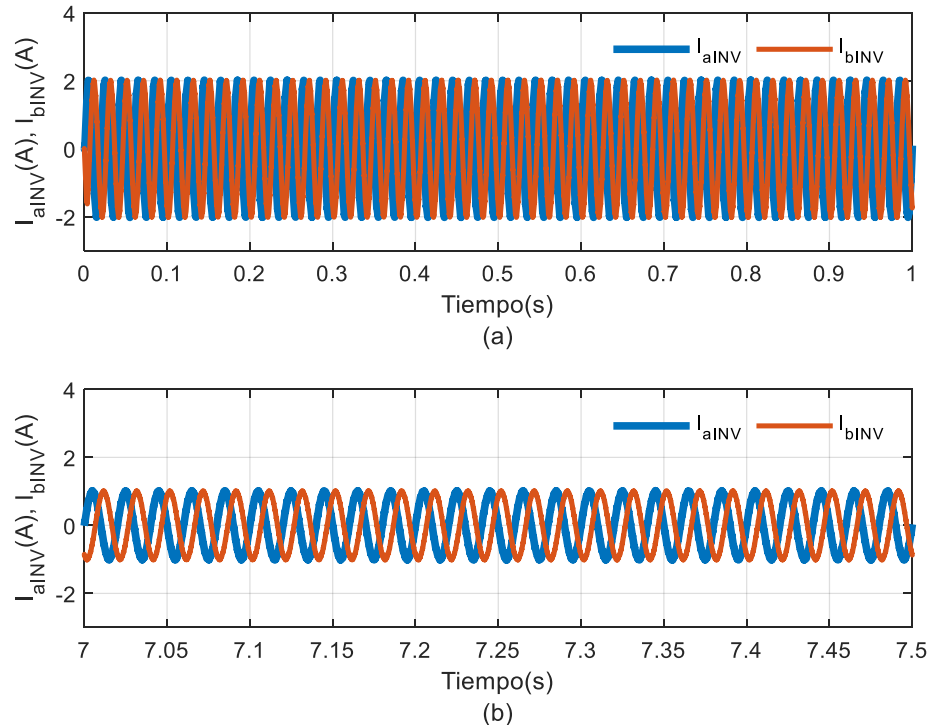
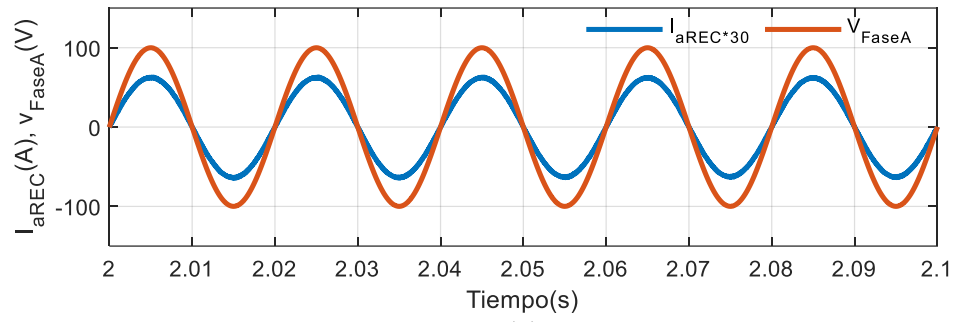
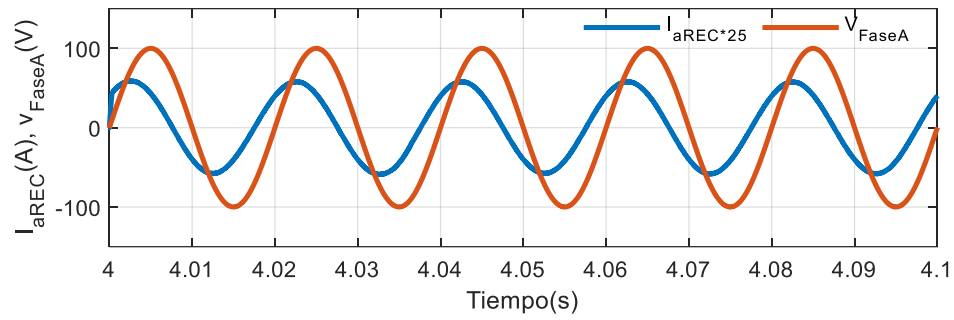


Fig. 5.23 Corrientes de red MMC inversor bifásico

a) C. red inversor entre $0 < t < 0.5(s)$, b) C. red inversor entre $7.5 < t < 8(s)$



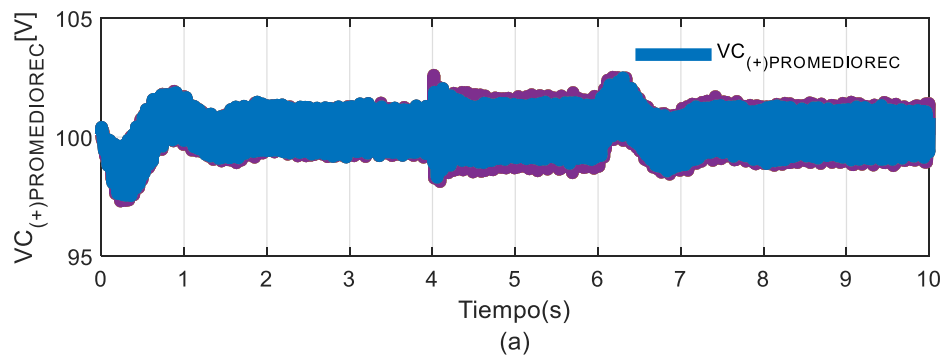
(a)



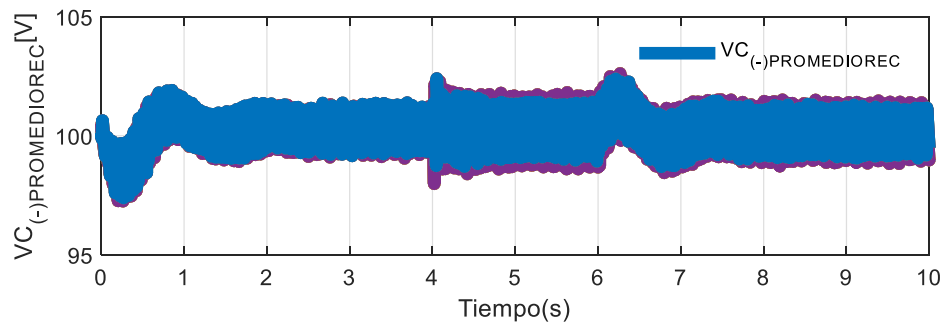
(b)

Fig. 5.24 Corrientes de red MMC rectificador y voltaje de fase

a) C. red inversor entre $0 < t < 0.5(s)$, b) C. red inversor entre $7.5 < t < 8(s)$



(a)



(b)

Fig. 5.25 V. promedio en condensadores internos de cada rama del MMC rectificador bifásico

a) Voltaje promedio condensadores internos ramas positivas, b) Voltaje promedio condensadores internos ramas negativas

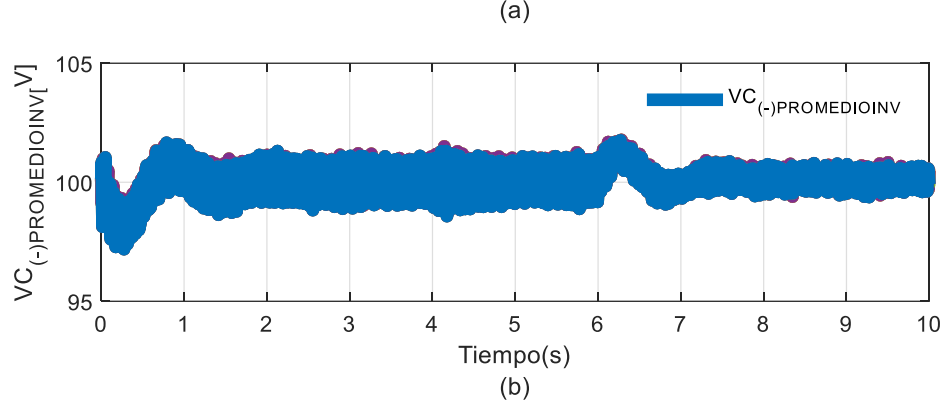
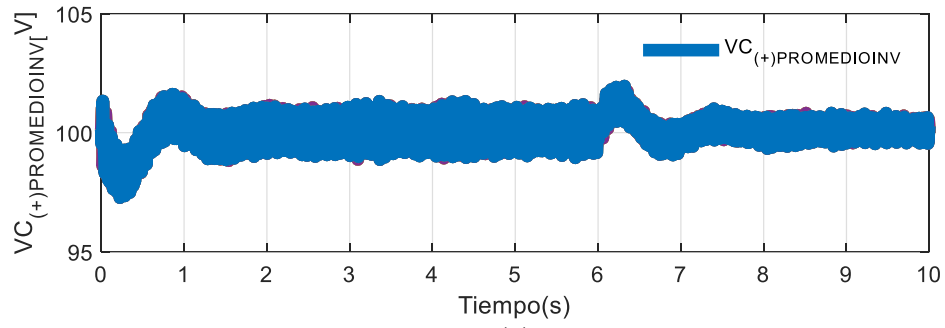


Fig. 5.26 V. promedio en condensadores internos de cada rama del MMC inversor bifásico
a) Voltaje promedio condensadores internos ramas positivas, **b)** Voltaje promedio condensadores internos ramas negativas

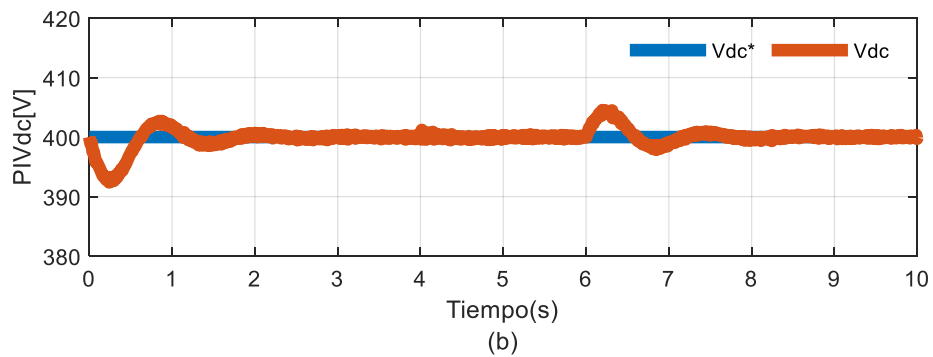
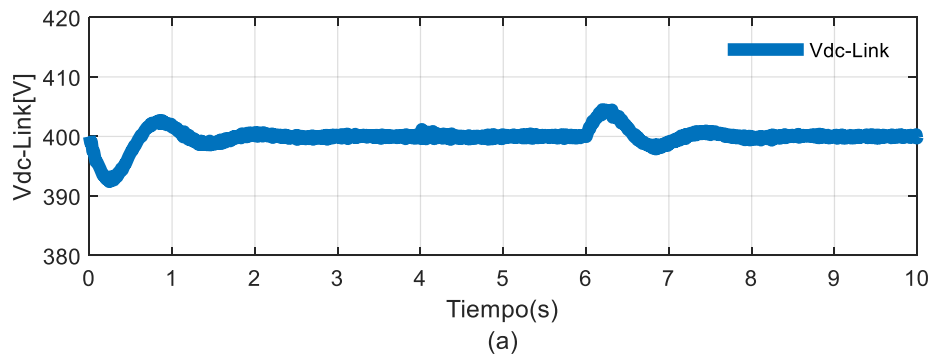
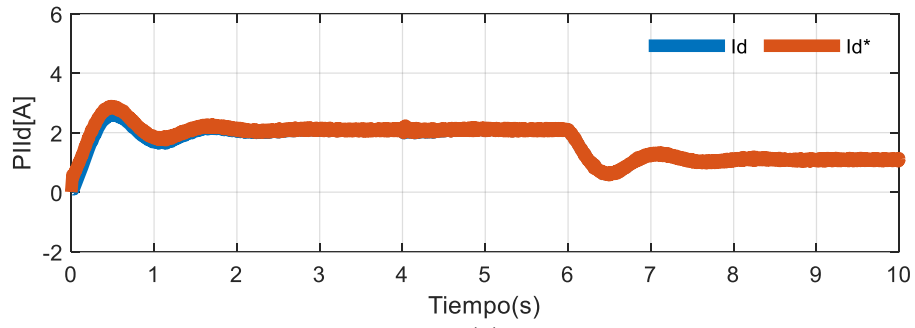
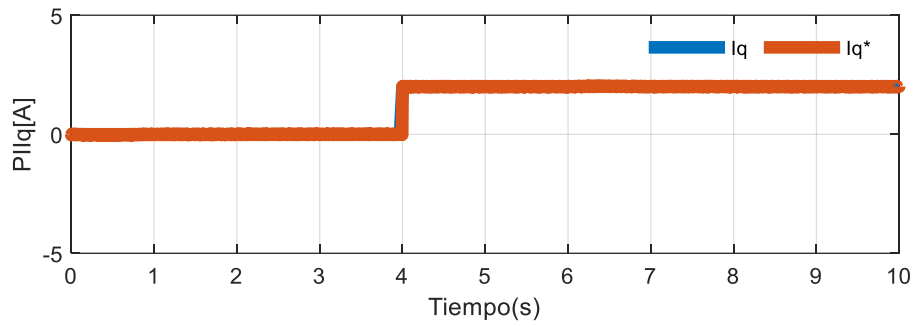


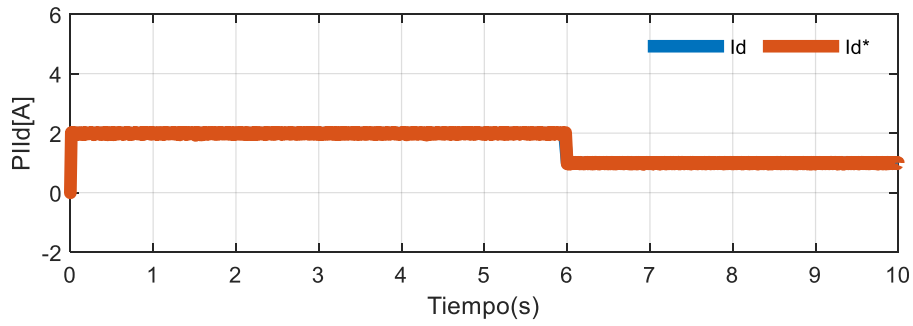
Fig. 5.27 Voltaje en DC-Link y $PI_{V_{dc}}$ lazo en cascada MMC rectificador bifásico
a) Voltaje en DC-Link, **b)** $PI_{V_{dc}}$ con V_{dc} y V_{dc}^*



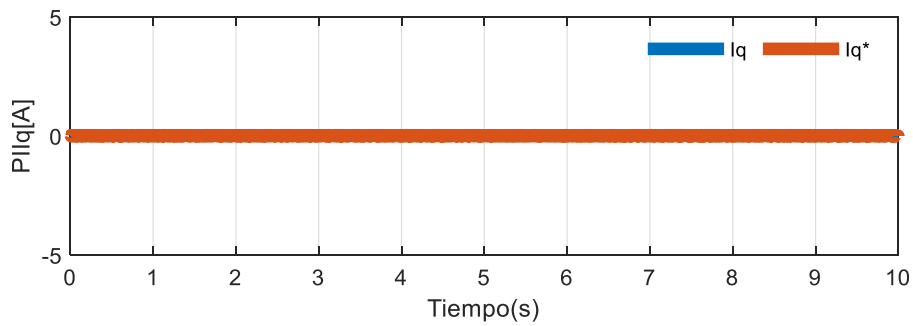
(a)



(b)

Fig. 5.28 PI_{I_d} y PI_{I_q} MMC rectificador bifásico*a) PI_{I_d} , I_d e I_d^* , b) PI_{I_q} , I_q e I_q^** 

(a)



(b)

Fig. 5.29 PI_{I_d} y PI_{I_q} lazo en cascada MMC inversor bifásico*a) PI_{I_d} , I_d e I_d^* , b) PI_{I_q} , I_q e I_q^**

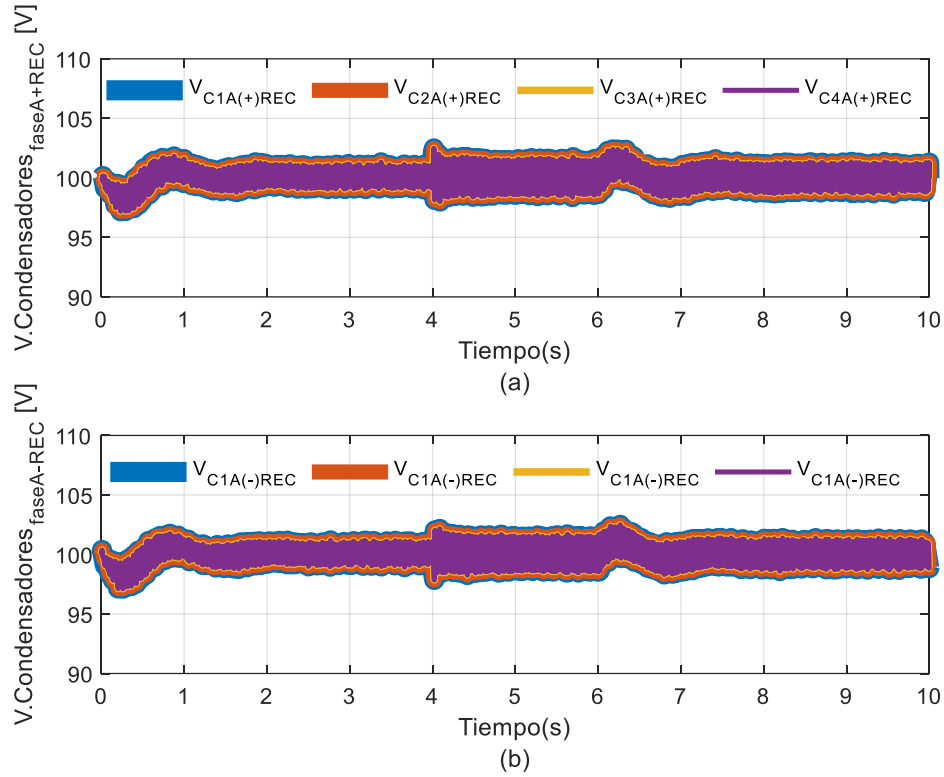


Fig. 5.30 Voltaje en condensadores internos fase A MMC rectificador bifásico

a) Voltaje condensadores internos fase A positiva, b) Voltaje condensadores internos fase A negativa

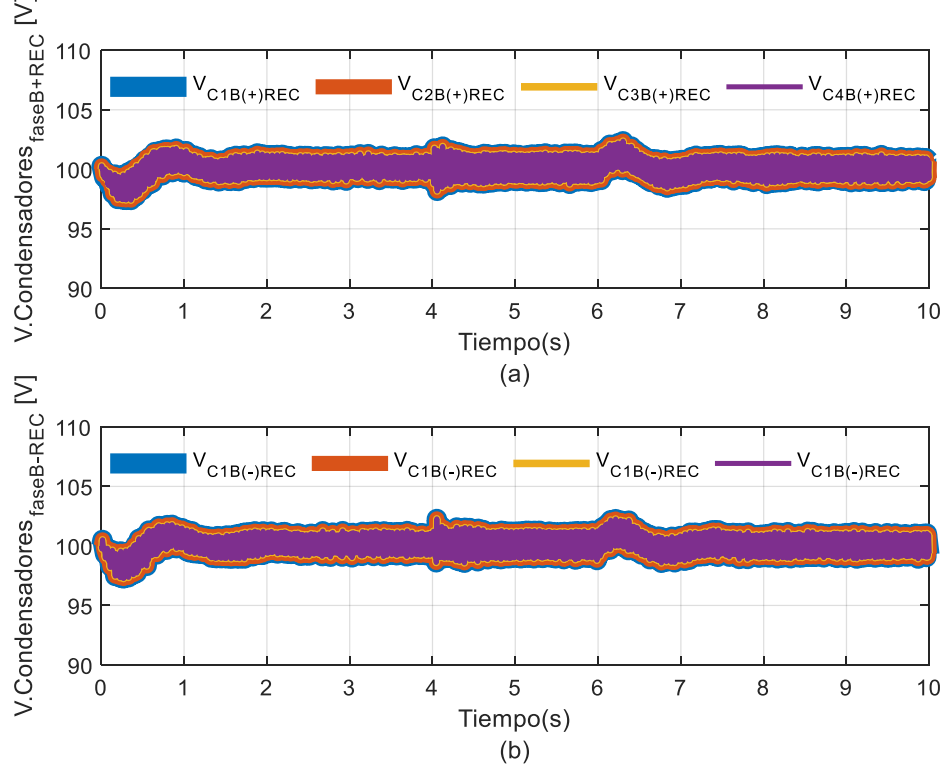


Fig. 5.31 Voltaje en condensadores internos fase B MMC rectificador bifásico

a) Voltaje condensadores internos fase B positiva, b) Voltaje condensadores internos fase B negativa

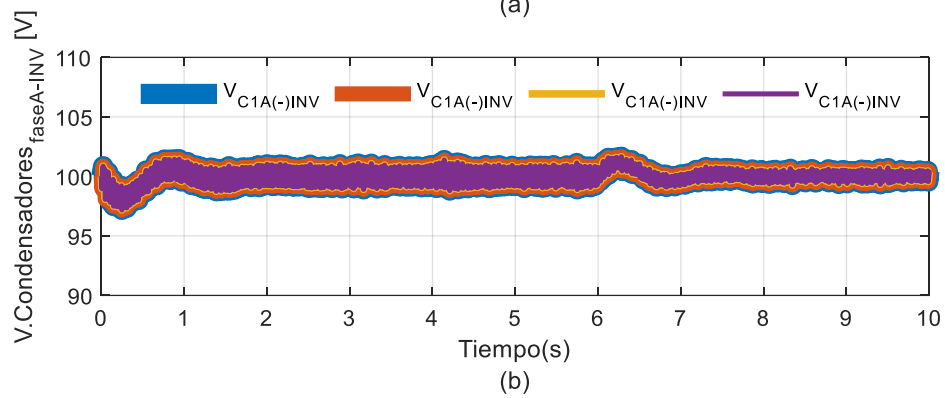
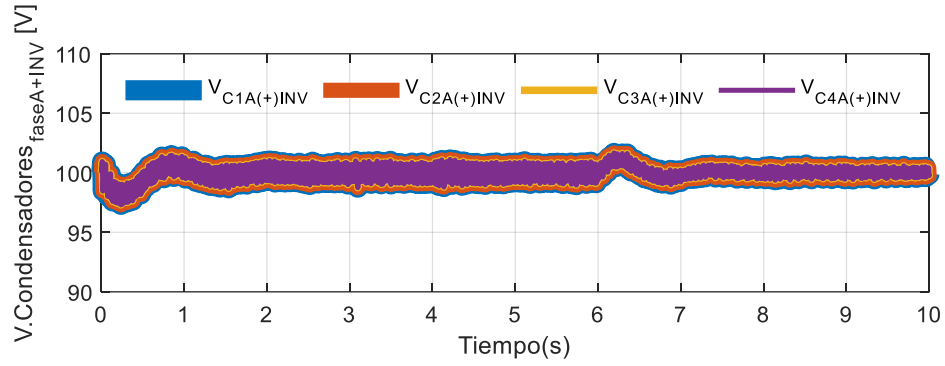


Fig. 5.32 Voltaje en condensadores internos fase A MMC inversor bifásico
a) Voltaje condensadores internos fase A positiva, **b)** Voltaje condensadores internos fase A negativa

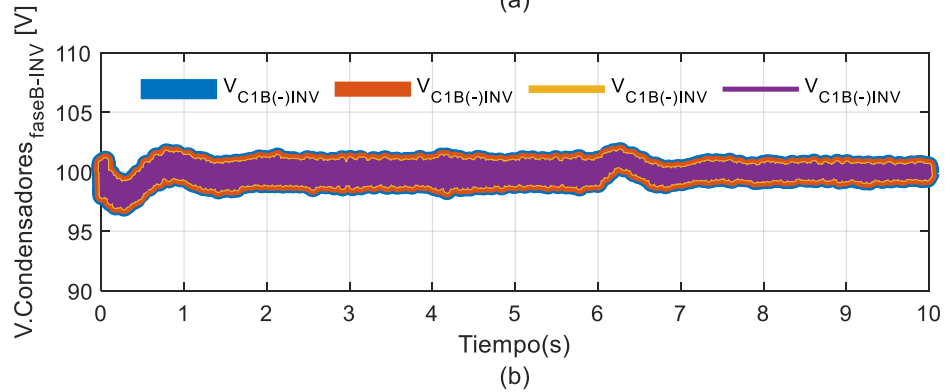
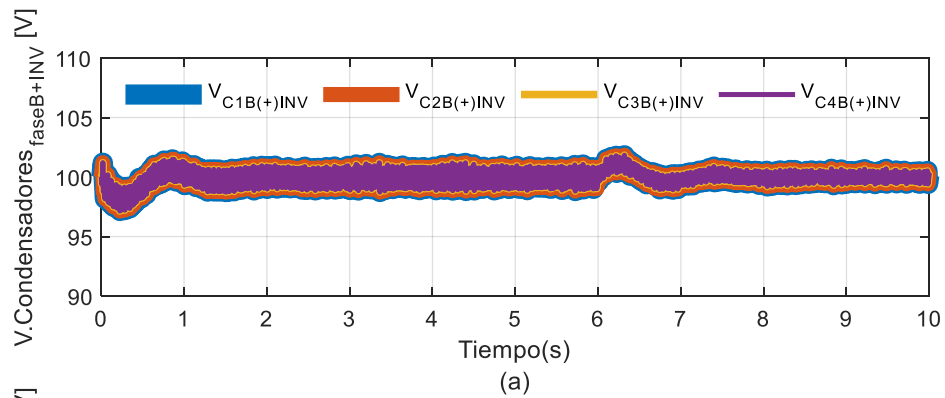


Fig. 5.33 Voltaje en condensadores internos fase B MMC inversor bifásico
a) Voltaje condensadores internos fase B positiva, **b)** Voltaje condensadores internos fase B negativa

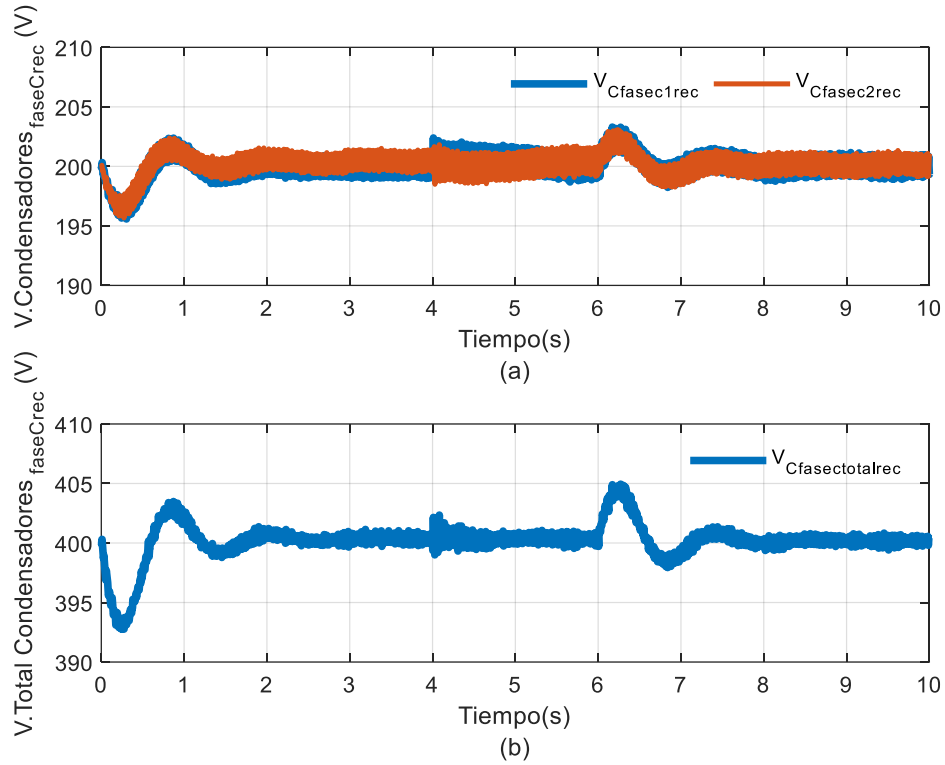


Fig. 5.34 Voltaje en condensadores fase C MMC rectificador bifásico

a) Voltaje C_1 y C_2 fase C, b) Voltaje total fase C

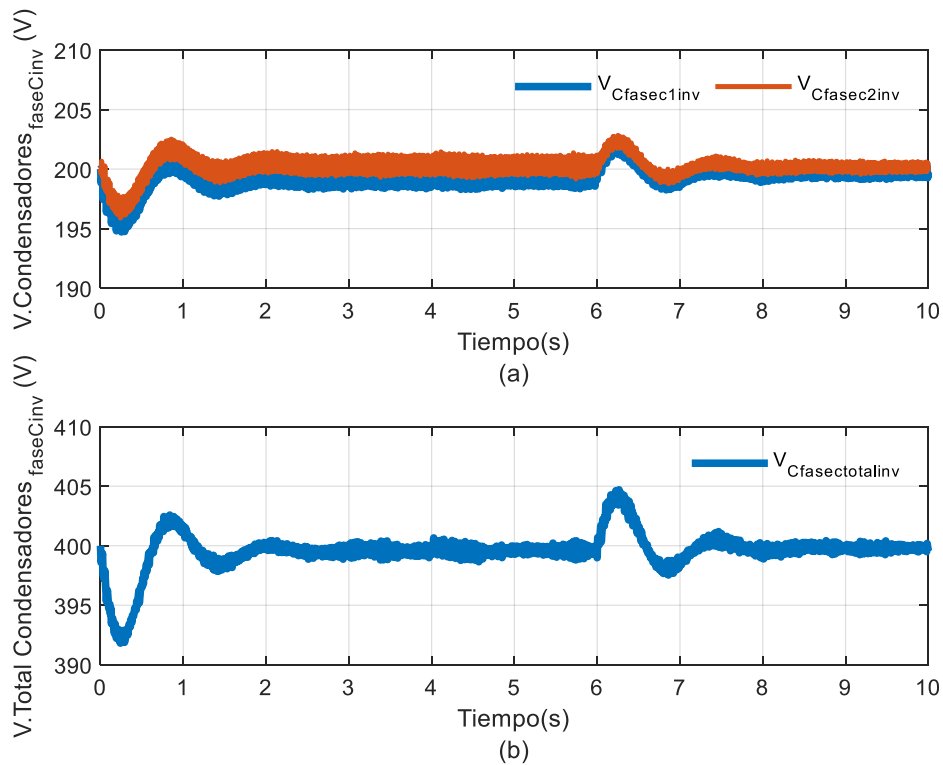


Fig. 5.35 Voltaje en condensadores fase C MMC inversor bifásico

a) Voltaje C_1 y C_2 fase C, b) Voltaje total fase C

En el convertidor bifásico presente en la Fig. 5.3, el inversor controla potencia activa lo que implica controlar la componente i_d del correspondiente lazo. Por otro lado, el rectificador controla la potencia reactiva, lo que implica controlar la componente i_q del correspondiente lazo. Notar que cuando se controle la componente i_d del lazo de control del inversor indirectamente también se controla la componente i_d del lazo de control del rectificador ya que esta hará que el condensador del DC-Link se mantenga balanceado.

La Fig. 5.20 presenta las corrientes de línea, donde en a) se tiene la corriente red rectificador y en b) la corriente red inversor. Se puede apreciar que en b) la corriente varía de 2 [A] a 1 [A] en $t = 6(s)$ siendo esta la propuesta presentada y la corriente en a) también varía producto de que debe, a través del lazo de control en cascada, mantener el voltaje en el condensador balanceado tal que se cumpla (8.1).

La Fig. 5.21 y Fig. 5.22 muestran también las corrientes de línea en el rectificador y en el inversor, pero con otros ajustes en el eje temporal para apreciar con más detalle su comportamiento. La Fig. 5.28 muestra el comportamiento del lazo de control del inversor tanto para la componente i_d como i_q , los resultados están dentro de lo esperado en base a la propuesta de simulación donde se puede observar que la componente i_d varía de 2 [A] a 1 [A] mientras que la componente i_q no se modifica.

La Fig. 5.24 presenta el voltaje promedio en los condensadores internos de cada rama del rectificador, en a) para las ramas positivas y en b) para las ramas negativas. La Fig. 5.25 presenta el voltaje promedio en los condensadores internos de cada rama del inversor, en a) para las ramas positivas y en b) para las ramas negativas. Se puede apreciar que el voltaje promedio en los condensadores internos, tanto para el rectificador como para el inversor, se mantiene en torno a 100 [V]. En cuanto al voltaje promedio de los condensadores internos del rectificador se observa que hay un undershoot al inicio de la simulación donde el voltaje cae a 97 [V], luego un overshoot en $t = 0.8 (s)$ donde se alcanza un voltaje de 101 [V] para luego recuperarse a un valor promedio de 100 [V]. En $t = 4 (s)$ se aprecia que hay un leve aumento en el voltaje de los condensadores producto del cambio en la componente i_q de 0 [A] a 2 [A], posteriormente en $t = 6(s)$ se aprecia un overshoot llegando a un voltaje 102 [V], luego en $t = 6.8 (s)$ se aprecia un undershoot llegando a un voltaje de 99 [V] para luego recuperarse a un valor promedio de 100 [V]. En cuanto al voltaje promedio de los condensadores internos del inversor se observa que hay un undershoot al inicio de la simulación donde

el voltaje cae a 98 [V], luego un overshoot en $t = 0.8$ (s) donde se alcanza un voltaje de 102 [V] para luego recuperarse a un valor promedio de 100 [V]. Posteriormente, en $t = 6$ (s) se aprecia un overshoot llegando a un voltaje 103 [V], luego en $t = 6.8$ (s) se aprecia un undershoot llegando a un voltaje de 99 [V] para luego recuperarse a un valor promedio de 100 [V]. Notar que se aprecia un cambio en el voltaje promedio de los condensadores internos del inversor al inicio de la simulación y en $t = 6$ (s) producto de que la componente i_d del lazo del inversor cambia de 2 [A] a 1 [A], cambiando así los requerimientos de potencia activa que van hacia la carga.

La Fig. 5.29 y Fig. 5.30 presenta de forma particular el voltaje interno de los condensadores (4 por cada rama) en las ramas positivas y negativas del rectificador. La Fig. 5.31 y Fig. 5.32 presenta de forma particular el voltaje interno de los condensadores (4 por cada rama) en las ramas positivas y negativas del inversor.

La Fig. 5.26 presenta el voltaje en el DC-Link en a) y el $PI_{V_{dc}}$ en el lazo en cascada del rectificador en b). En ambos casos se aprecia que al inicio de la simulación hay un undershoot donde el voltaje del condensador cae a 391 [V], luego en $t = 1.8$ (s) se aprecia un overshoot llegando a un voltaje de 402 [V] para luego recuperarse a un valor promedio de 400 [V]. Posteriormente en $t = 4$ (s), debido al cambio en la componente i_d del inversor, se observar un overshoot donde el voltaje sube a 404 [V], luego en $t = 6.8$ (s) se aprecia un overshoot llegando a un voltaje de 401 [V] para luego recuperarse a un valor promedio de 400 [V]. Notar que la respuesta en el $V_{dc-link}$ es la misma que la del control de voltaje en el lazo en cascada producto de que se está controlado la variable $V_{dc-link}$. Cuando se diseñó el MMC en modo rectificador se conectó en paralelo una resistencia que emulara la potencia que en un futuro pediría el inversor, al analizar la Fig. 5.26 esta idea toma más sentido, por lo tanto cuando opera el inversor solicitando una corriente de 2 [A], el condensador del DC-Link comienza a descargarse, absorbe la corriente proveniente de los condensadores de las ramas y estos también comenzarían a descargarse, es por ello, que en la Fig. 5.24 y en la Fig. 5.25 vemos un undershoot al comienzo de la simulación. Cuando comienza a descargarse el condensador del DC-Link actúa entonces el control en cascada desarrollado para el rectificador, tal que se cumpla (3.1), así y como se puede apreciar en la Fig. 5.27 a), aumenta la componente i_d aumentando así la potencia proveniente de la red para que se balance la ecuación. Luego en $t = 6$ (s) el overshoot que ocurre también es esperado ya que la corriente solicitada por el inversor en ese instante de tiempo cambia de 2 [A] a 1 [A], para balancear (8.1) es necesario que se devuelva energía hacia la red, por eso la componente i_d en la Fig. 5.27 a) disminuye y ocurre el overshoot en el voltaje del capacitor.

Del trabajo desarrollado anteriormente se logra el control de potencias activas y reactivas por cada convertidor, control de potencia activa con el inversor y control de potencia reactiva con el rectificador.

5.5. Discusión y Conclusiones

Como se presenta en este capítulo, es posible lograr el diseño de un convertidor bifásico como propuesta de FACTS analizando solo lazos internos mediante topologías MMC, acoplando un MMC inversor bifásico con un MMC rectificador bifásico, para el diseño futuro de un UPFC.

En cuanto al MMC inversor bifásico (diseñado para controlar potencia activa en la red eléctrica), se presenta la topología en la Fig. 5.1 donde el objetivo en esta propuesta es poder generar un esquema de control que permita tener controlada la corriente en la carga. Este esquema se muestra y analiza en la sección 5.2. De los resultados de simulación del MMC inversor bifásico destaca el control de la corriente de carga, el balance de voltaje en los condensadores internos de cada módulo de cada rama y el balance en el voltaje de los condensadores de la fase C.

En cuanto al MMC rectificador bifásico (diseñado para controlar potencia reactiva en la red eléctrica), se presenta la topología en la Fig. 5.2 donde el objetivo en esta propuesta es poder generar un esquema de control que permita tener controlado el voltaje en el DC-Link. Este esquema se muestra y analiza en la sección 5.3. De los resultados de simulación del MMC rectificador bifásico destaca el control en el DC-Link, el balance de voltaje en los condensadores internos de cada módulo de cada rama, el balance en el voltaje de los condensadores de la fase C y el balance en la corriente de red.

En cuanto al convertidor bifásico su topología se presenta en la Fig. 5.3 y tiene las prestaciones más los resultados obtenidos del MMC rectificador bifásico y MMC inversor bifásico. Notar que se logra el objetivo de controlar la potencia activa y reactiva de la red. En base a la simulación en $t = 4(s)$ la componente i_q , del lazo de control que se muestra en la Fig. 5.13, cambia de 0 [A] a 2 [A] produciéndose así una compensación capacitiva en la red ya que, como se observa en la Fig. 5.23, la corriente se adelanta al voltaje. Por otro lado, en $t = 6(s)$ cambia la componente i_d del lazo del inversor variando de 2 [A] a 1 [A] produciéndose así una compensación reactiva en la red.

Capítulo 6. Conclusiones

6.1. Sumario

En el presente documento, se realiza un estudio, simulación y análisis de un convertidor bifásico analizando solo sus lazos internos. En primera instancia se abordan los módulos MMSPC, ventajas que presenta la topología y como realizar las conmutaciones para obtener voltajes de rama con niveles de voltaje. En segunda instancia se diseña un MMC inversor trifásico, uniendo el análisis de los módulos MMSPC con la teoría asociada a MMC (esto se replica para los demás convertidores). En tercera instancia se diseña un MMC rectificador trifásico para, en cuarta instancia, desarrollar un convertidor trifásico analizando solo sus lazos internos. Cada convertidor que se implementa conlleva una estrategia de control respectiva para cumplir con los objetivos de diseño, esto es, se busca controlar la corriente de carga en el MMC inversor trifásico y se busca controlar el voltaje en el DC-Link en el MMC rectificador trifásico. Posteriormente ambas topologías se acoplan para dar paso al convertidor trifásico. En quinta instancia se desarrolla un MMC inversor bifásico, un MMC rectificador bifásico y convertidor MMC bifásico analizando sus lazos internos. El convertidor bifásico se aborda a partir de cambios en la estrategia de control (se limita el índice de modulación alterno) y cambios en la topología del convertidor.

6.2. Conclusiones

A partir del trabajo que se desarrolla en este documento, es claro que se cumplen con los objetivos planteados para el tema de habilitación profesional tal que:

- Se estudia y analiza los convertidores bifásicos destacando sus topologías y limitaciones, los FACTS en cuanto a sus categorías y aplicaciones y el UPFC como un controlador capaz de controlar potencia activa y reactiva de la red eléctrica.
- Se valida mediante análisis y simulación un convertidor MMC trifásico analizando sus lazos internos. Este convertidor se basa en topología MMC, diseñando sus ramas con módulos MMSPC para mantener limitada la acción de la corriente circulante. Lo anterior se corrobora a través del diseño del convertidor en SIMULINK para la obtención de resultados de simulación. Al acoplar las dos topologías e implementar el convertidor MMC trifásico se logra controlar la potencia activa de la red, a través del inversor, mediante un escenario de impacto de carga donde se varía la corriente que requiere una carga.

- Se valida mediante análisis y simulación un convertidor MMC bifásico analizando sus lazos internos. Este convertidor se basa en topología MMC, diseñando sus ramas con módulos MMSPC para mantener limitada la acción de la corriente circulante y además se reemplaza una fase del convertidor por condensadores según el estudio que se explica en la correspondiente sección. Lo anterior se corrobora a través del diseño del convertidor en SIMULINK para la obtención de resultados experimentales. Al acoplar las dos topologías e implementar el convertidor MMC bifásico se logra controlar la potencia activa de la red, a través del inversor, mediante un escenario de impacto de carga donde se varía la corriente que requiere una carga y se logra controlar la potencia reactiva de la red, a través del rectificador, variando la fase de la corriente de línea AC adelantando al voltaje generando una compensación capacitiva.
- El trabajo que se desarrolla en este documento demuestra que es posible garantizar la operatividad de un convertidor bifásico analizando sus lazos internos. Lo anterior queda demostrado en la sección 5.4 donde se pudo apreciar que frente a cambios de referencia en los lazos internos del convertidor, este respondió de forma efectiva para compensar potencia activa y reactiva de forma desacoplada en sus terminales. Al comparar el convertidor trifásico con el convertir bifásico, desde el punto de vista de control, se observa que la respuesta del lazo de control para el inversor (Fig. 4.59 y Fig. 5.29) en ambos casos es prácticamente instantánea frente a un cambio de referencia en la componente d del propio lazo. Por otro lado se observa que la respuesta del lazo del control del rectificador (Fig. 4.52 y Fig. 5.27) varía en los overshoot y undershoot obtenidos además de los tiempos de estabilización en $t = 1.5$ [s] para el convertidor trifásico y en $t = 2$ [s] para el convertidor bifásico, pero en general, las respuesta fueron las esperadas para cambios de referencia ya sea en la componente d o componente q . En base a lo anterior es claro que se logra la estabilidad del convertidor bifásico con el reemplazo de una fase compuesta por semiconductores a condensadores con el adicional de incluir módulos MMSPC que reducen la complejidad del control del MMC además de que resta componentes del circuito, sin embargo, dado que se reemplaza una fase se logra generar $2/3$ del índice de modulación total lo que implica que este convertidor maneja niveles de potencia menor que un convertidor trifásico. Por otro lado, reducir una fase del convertidor y asegurar la operatividad e integridad de este conlleva a no invertir en módulos que conforman una fase. Esto a nivel de industria resulta significativo ya que, como se explicó para el caso del UPFC Plus de la empresa Siemens Energy, implicaría no invertir en 420 módulos para

conformar una fase y todo lo que conlleva ello ya sean cables de alimentación, de comunicación, plataformas de control para 420 módulos, etc.

6.3. Trabajo Futuro

Sin duda que lo realizado dará origen a otras hebras de investigación o desarrollo, algunos ejemplos son:

- Añadir lazo de control externo al convertidor MMC bifásico para poder operarlo como UPFC.
- Evaluar el comportamiento del convertidor MMC bifásico ante condiciones de desbalance en la red o en una carga.

Bibliografía

- [1] T. U. Okeke and R. G. Zaher, "Flexible AC Transmission Systems (FACTS)," *2013 International Conference on New Concepts in Smart Cities: Fostering Public and Private Alliances (SmartMILE)*, Gijon, Spain, 2013, pp. 1-4, doi: 10.1109/SmartMILE.2013.6708208.
- [2] N. Acharya, A. Sode-Yome and N. Mithulananthan, "Facts about Flexible AC Transmission Systems (FACTS) Controllers: Practical Installations and Benefits", in AUPEC conference, 2005, pp- 1-6.
- [3] Francisco D. Pérez. A, "Sistemas de transmisión flexible en corriente alterna", Universidad Tecnológica de Panamá, Panamá, 2013.
- [4] Mircea Eremia, Chen-Ching Liu and Abdel-Aty Edris, *Advanced Solutions in Power Systems: HVDC, FACTS, and Artificial Intelligence*, First Edition, John Wiley & Sons, Inc, 2016, pp. 559-628.
- [5] N. G. Hingorani and L. Gyugyi, "Understanding FACTS", IEEE Press, 1999.
- [6] John J. Paserba, "How FACTS Controllers Benefit AC Transmission Systems", IEEE Power Engineering Society General Meeting, Denver, Colorado, 6-10 June 2004
- [7] K. R. Padiyar and A. M. Kulkarni, "Control design and simulation of unified power flow controller," in *IEEE Transactions on Power Delivery*, vol. 13, no. 4, pp. 1348-1354, Oct. 1998, doi: 10.1109/61.714507.
- [8] Kunal Sharma, Dr. Christian Pfeifer and German Kuhn, "UPFC PLUS", Siemens Energy, USA.
- [9] A. Edris, A. S. Mehraban, M. Rahman, L. Gyugyi, S. Arabi and T. Reitman, "Controlling the flow of real and reactive power," in *IEEE Computer Applications in Power*, vol. 11, no. 1, pp. 20-25, Jan. 1998, doi: 10.1109/67.648493.
- [10] R. Adapa, L. Nilsson, R. Andersen and Yi Yang, *Flexible AC Transmission Systems FACTS*, 1st ed, Springer Nature Switzerland AG 2020, pp. 299-351
- [11] C. Schauder *et al.*, "AEP UPFC project: installation, commissioning and operation of the /spl plusmn/160 MVA STATCOM (phase I)," in *IEEE Transactions on Power Delivery*, vol. 13, no. 4, pp. 1530-1535, Oct. 1998, doi: 10.1109/61.714855.
- [12] X. Yang, W. Wang, H. Cai, P. Song and Z. Xu, "Installation, system-level control strategy and

- commissioning of the Nanjing UPFC project," *2017 IEEE Power & Energy Society General Meeting*, Chicago, IL, USA, 2017, pp. 1-5, doi: 10.1109/PESGM.2017.8274051.
- [13] E. Spahic, C. P. Susai Sakkanna Reddy, M. Pieschel and R. Alvarez, "Multilevel STATCOM with power intensive energy storage for dynamic grid stability - frequency and voltage support," *2015 IEEE Electrical Power and Energy Conference (EPEC)*, London, ON, Canada, 2015, pp. 73-80, doi: 10.1109/EPEC.2015.7379930.
- [14] R. Lizana, C. Castillo, M. A. Perez and J. Rodriguez, "Capacitor voltage balance of MMC converters in bidirectional power flow operation," *IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society*, Montreal, QC, Canada, 2012, pp. 4935-4940, doi: 10.1109/IECON.2012.6389573.
- [15] A. Dekka, B. Wu, R. L. Fuentes, M. Perez and N. R. Zargari, "Evolution of Topologies, Modeling, Control Schemes, and Applications of Modular Multilevel Converters," in *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 5, no. 4, pp. 1631-1656, Dec. 2017, doi: 10.1109/JESTPE.2017.2742938.
- [16] M. A. Pérez, R. Lizana F. and J. Rodríguez, "Decoupled current control of modular multilevel converter for HVDC applications," *2012 IEEE International Symposium on Industrial Electronics*, Hangzhou, China, 2012, pp. 1979-1984, doi: 10.1109/ISIE.2012.6237396.
- [17] "Sistemas de Transmisión HVDC", Notas de clase para IN1404C, Departamento de Ingeniería Civil Eléctrica, Universidad Católica de la Santísima Concepción, Otoño 2019.
- [18] Z. Li, R. Lizana F., S. Sha, Z. Yu, A. V. Peterchev and S. M. Goetz, "Module Implementation and Modulation Strategy for Sensorless Balancing in Modular Multilevel Converters," in *IEEE Transactions on Power Electronics*, vol. 34, no. 9, pp. 8405-8416, Sept. 2019, doi: 10.1109/TPEL.2018.2886147.
- [19] M. B. de Rossiter Correa, C. B. Jacobina, E. R. C. da Silva and A. M. N. Lima, "A General PWM Strategy for Four-Switch Three-Phase Inverters," in *IEEE Transactions on Power Electronics*, vol. 21, no. 6, pp. 1618-1627, Nov. 2006, doi: 10.1109/TPEL.2006.882964.
- [20] Gi-Taek Kim and T. A. Lipo, "VSI-PWM rectifier/inverter system with a reduced switch count," *IAS '95. Conference Record of the 1995 IEEE Industry Applications Conference Thirtieth IAS Annual Meeting*, Orlando, FL, USA, 1995, pp. 2327-2332 vol.3, doi: 10.1109/IAS.1995.530598.

- [21] “Hoja de ruta 2050, hacia una energía sustentable e inclusive para Chile”, Comité Consultivo de Energía 2050, 2015.
- [22] “Estrategia de Descarbonización: Retiro y/o Reconversión de Unidades a Carbón”, División Ambiental de Prospectiva y Análisis de Impacto Regulatorio del Ministerio de Energía, 2020.
- [23] V. Vittal, D. McCalley, *Power System Control and Stability*, 3ra ed, Willey.
- [24] “Reporte Mensual Sector Energético”, Comisión Nacional de Energía, 2023.
- [25] M. Davies, M. Dommaschk, J. Dorn, J. Lang, D. Retzmann and D. Soerangr, “HVDC PLUS – Basics and Principle of Operation”, Siemens, 2011.

Anexo A. Circuitos implementados en SIMULINK

A.1. Convertidor MMC trifásico implementado en SIMULINK

En esta sección se presentan los esquemas que se implementan para las correspondientes simulaciones.

En la Fig. A.1, A.2 y A.3 se muestra las topologías implementas en SIMULINK donde en la Fig. A.1 se tiene el MMC inversor trifásico el cual se compone de una fuente DC, 6 ramas (3 positivas y 3 negativas) donde cada rama está compuesta por módulos, en particular la conexión de 4 módulos MMSPC. Hacia el lado de la carga se tiene una red AC y una carga R-L. La Fig. A.2 es un zoom al MMC inversor trifásico donde se aprecia de mejor forma las inductancia de rama y la carga R-L más red AC. La Fig. A.3 muestra el esquema de control implementado en SIMULINK para el MMC inversor trifásico.

En la Fig. A.4, A.5, A.6 y A.7 se muestra las topologías implementas en SIMULINK donde en la Fig. A.4 se tiene el MMC rectificador trifásico el cual se compone de una red AC junto a un filtro AC, 6 ramas (3 positivas y 3 negativas) donde cada rama está compuesta por módulos, en particular la conexión de 4 módulos MMSPC. Hacia el lado DC se tiene un filtro previo al condensador DC y una resistencia implementada para estimar la potencia activa que demandara el inversor. La Fig. A.5 es un zoom al MMC rectificador trifásico donde se aprecia de mejor forma las inductancia de rama, filtro previo a la etapa DC, DC-Link y resistencia. La Fig. A.7 muestra el esquema de control implementado en SIMULINK para el MMC rectificador trifásico.

En la Fig. A.8, A.10 y A.11 se muestra las topologías implementas en SIMULINK donde en la Fig. A.8 se tiene el MMC rectificador trifásico y en la Fig. A.10 se tiene el MMC inversor trifásico. El acople de estas dos topologías genera el convertidor trifásico. La Fig. A.11 muestra el esquema de control implementado para el convertidor MMC trifásico.

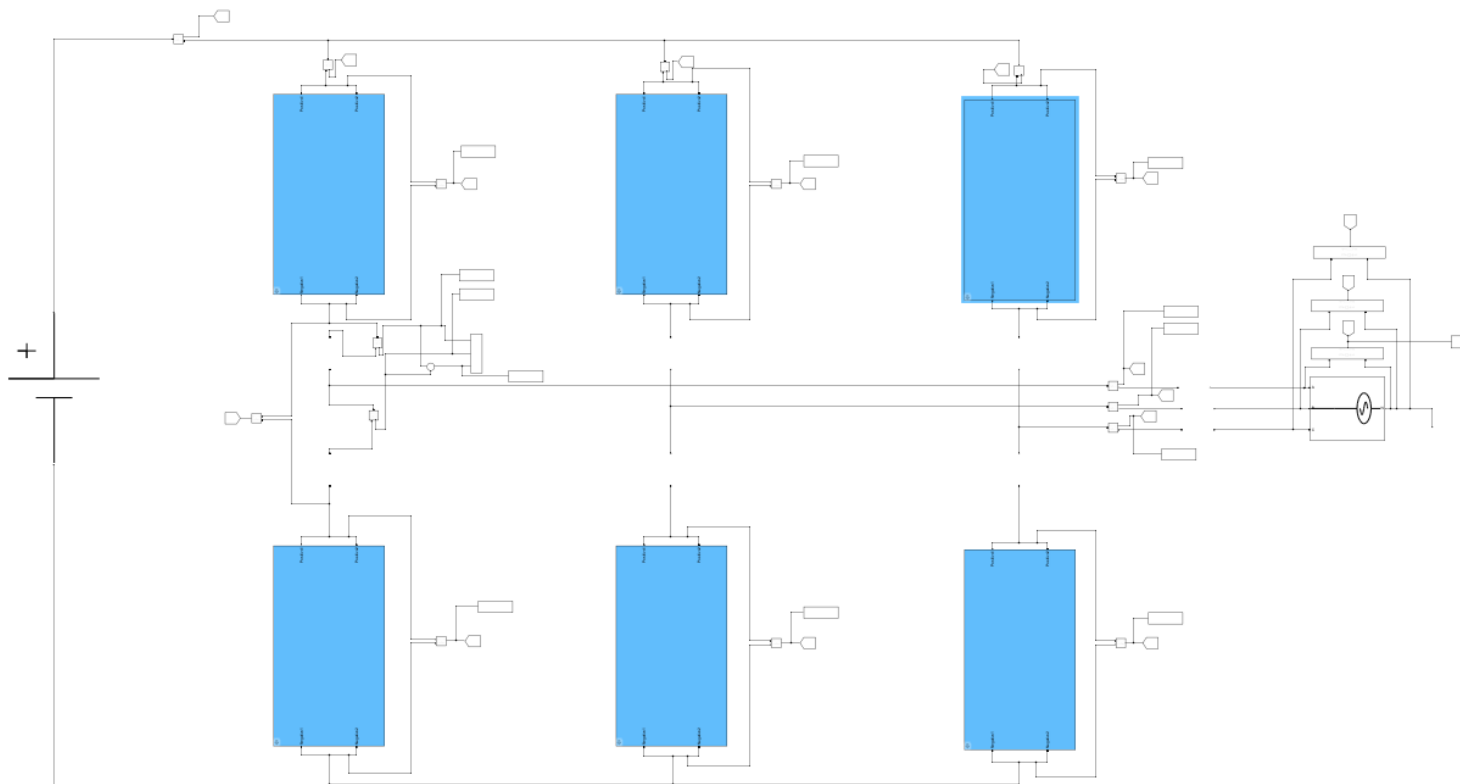


Fig. A.1 MMC inversor trifásico implementado en Simulink

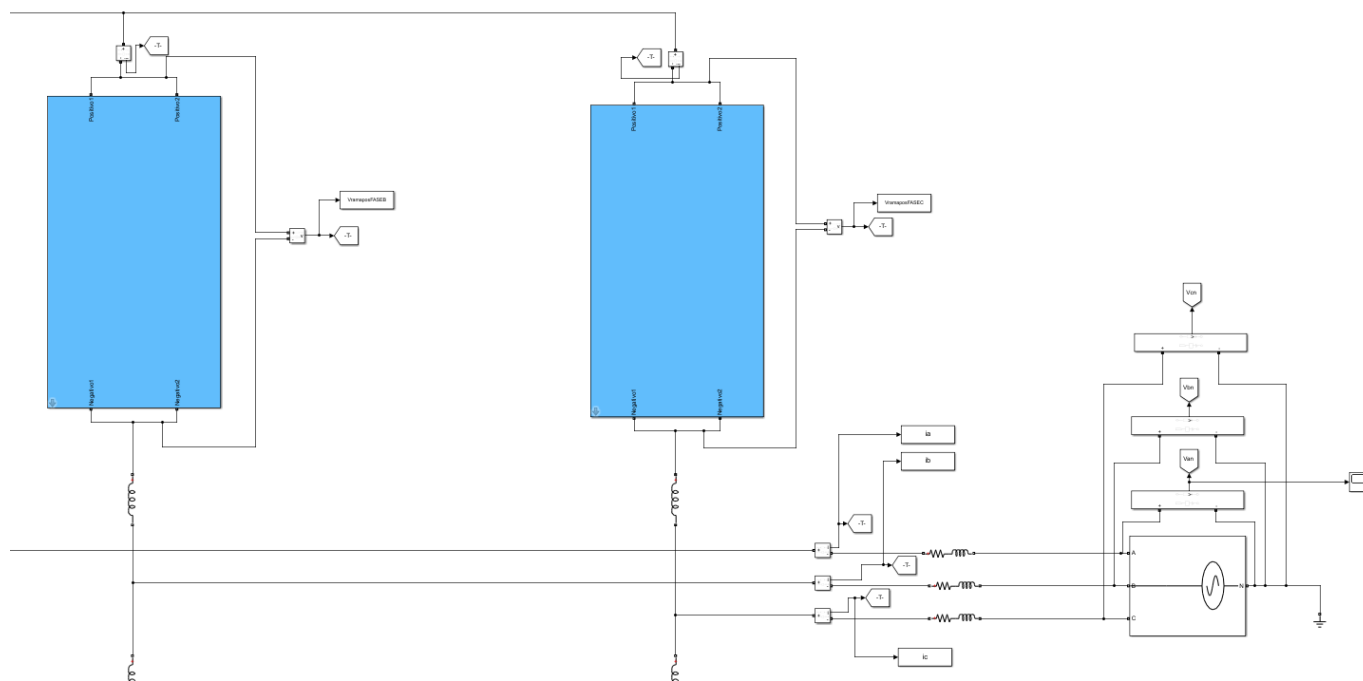


Fig. A.2 Zoom a MM inversor trifásico, inductancias de línea y carga R-L

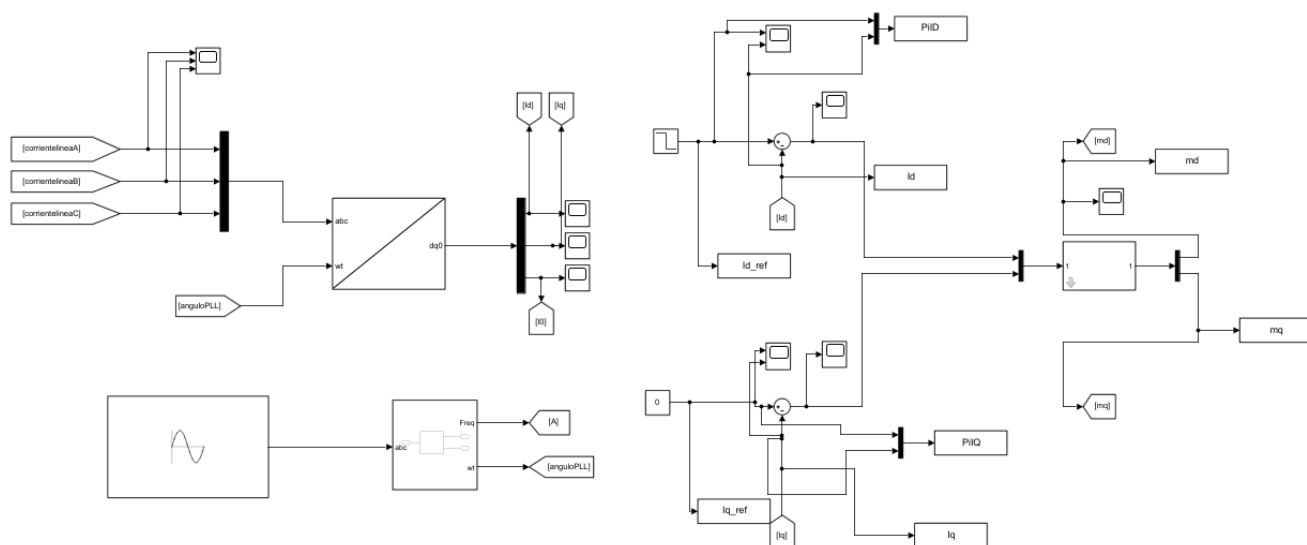


Fig. A.3 Esquema de control implementado en SIMULINK para MMC inversor trifásico

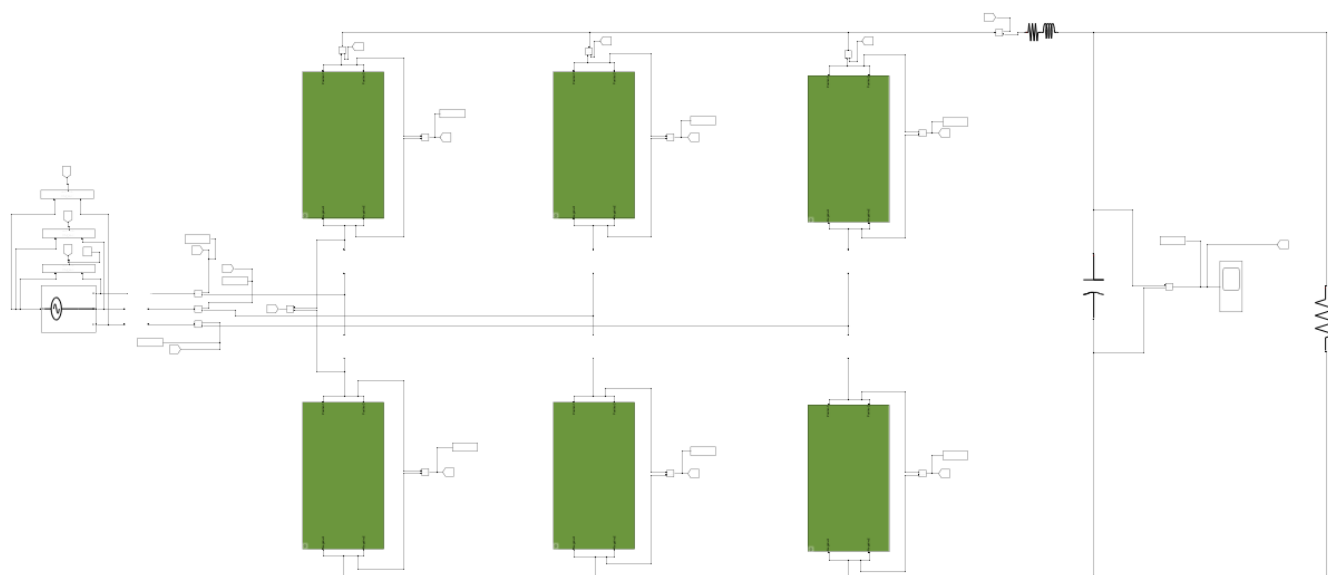


Fig. A.4 MMC rectificador trifásico implementado en Simulink

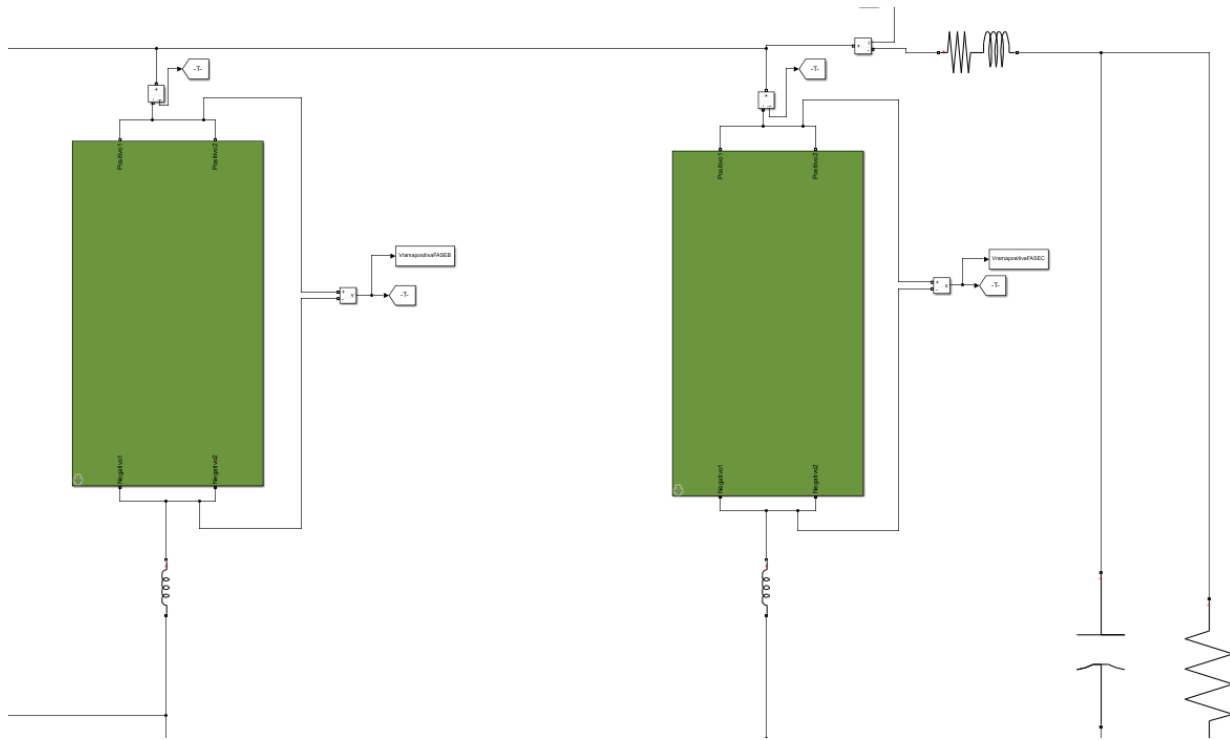


Fig. A.5 Zoom a MMC rectificador trifásico, inductancias de rama, filtro R-L previo enlace DC, DC-Link, carga R para estimación de potencia y box con celdas de rama

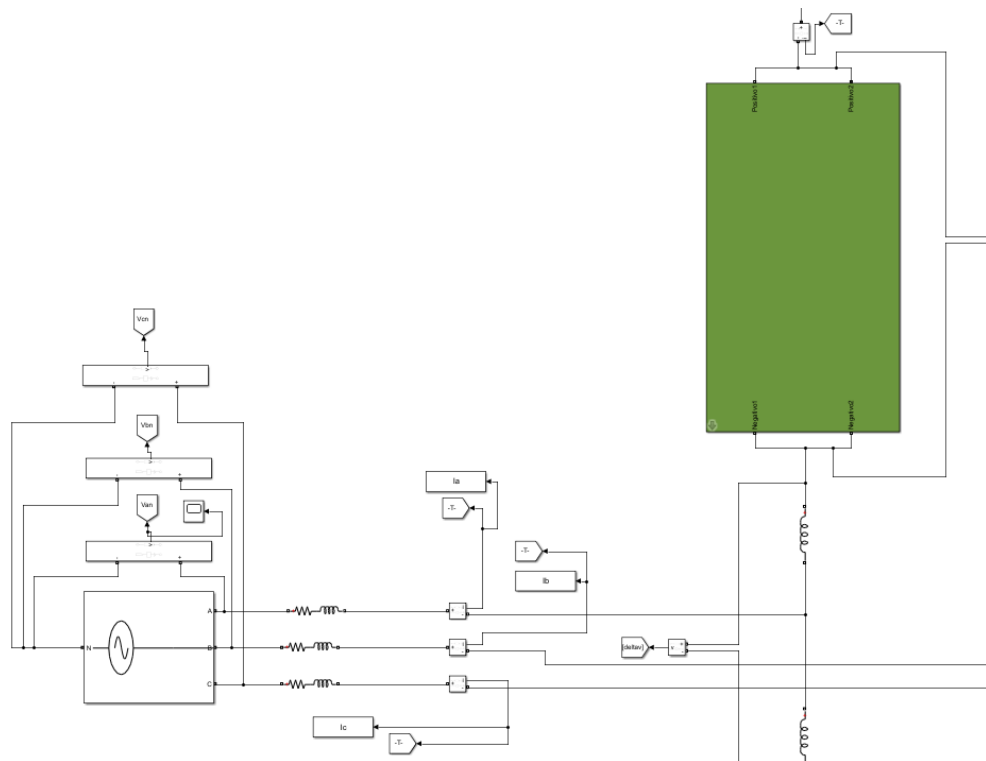


Fig. A.6 Zoom a MMC rectificador trifásico, red AC, filtro AC, inductancias de rama y box con celdas de rama

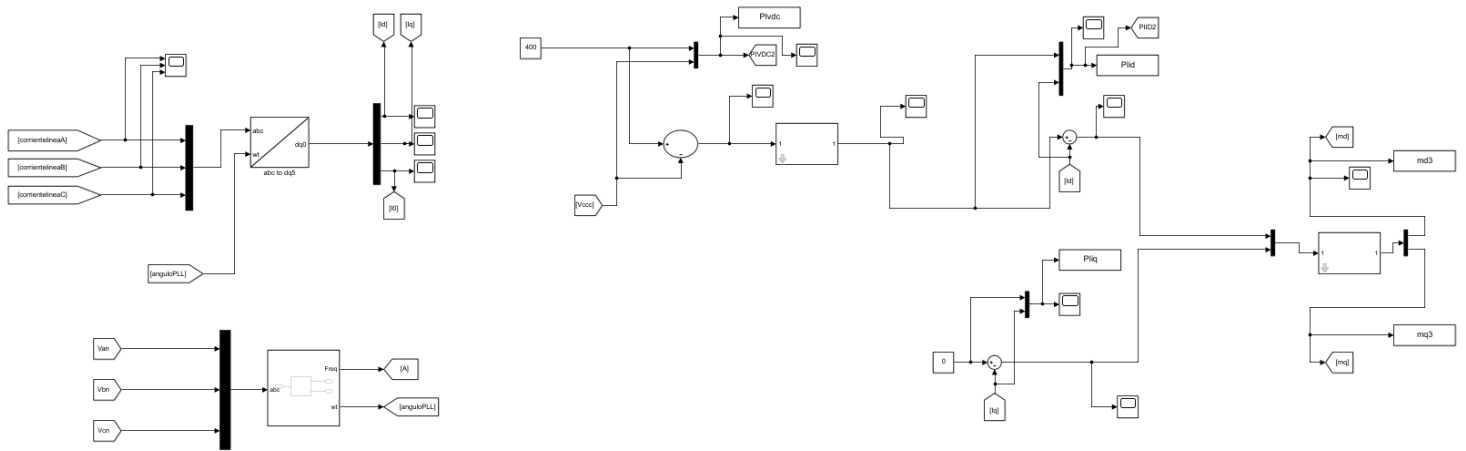


Fig. A.7 Esquema de control implementado en SIMULINK para MMC rectificador trifásico

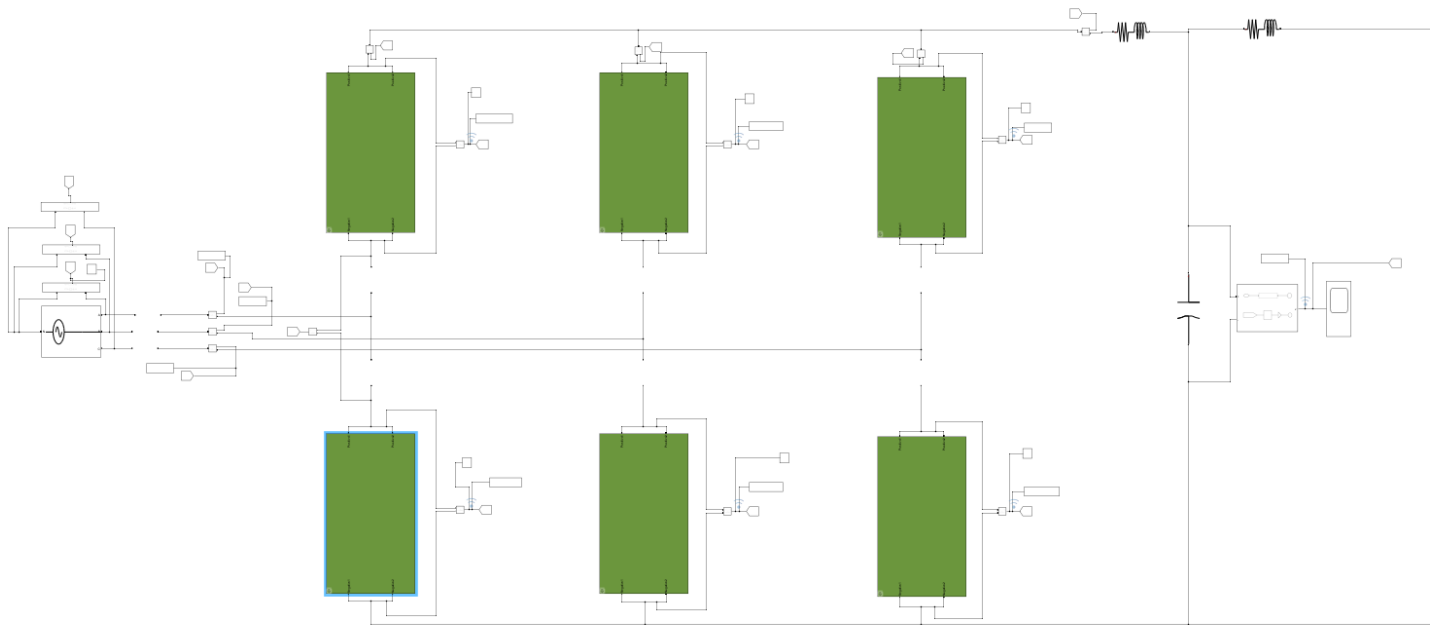


Fig. A.8 Convertidor etapa rectificadora

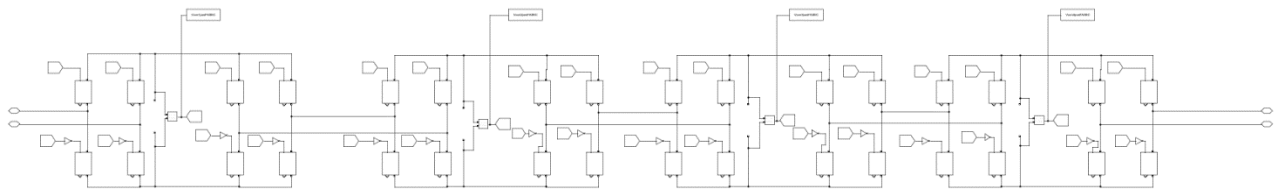


Fig. A.9 Conexión módulos para formar una rama del MMC

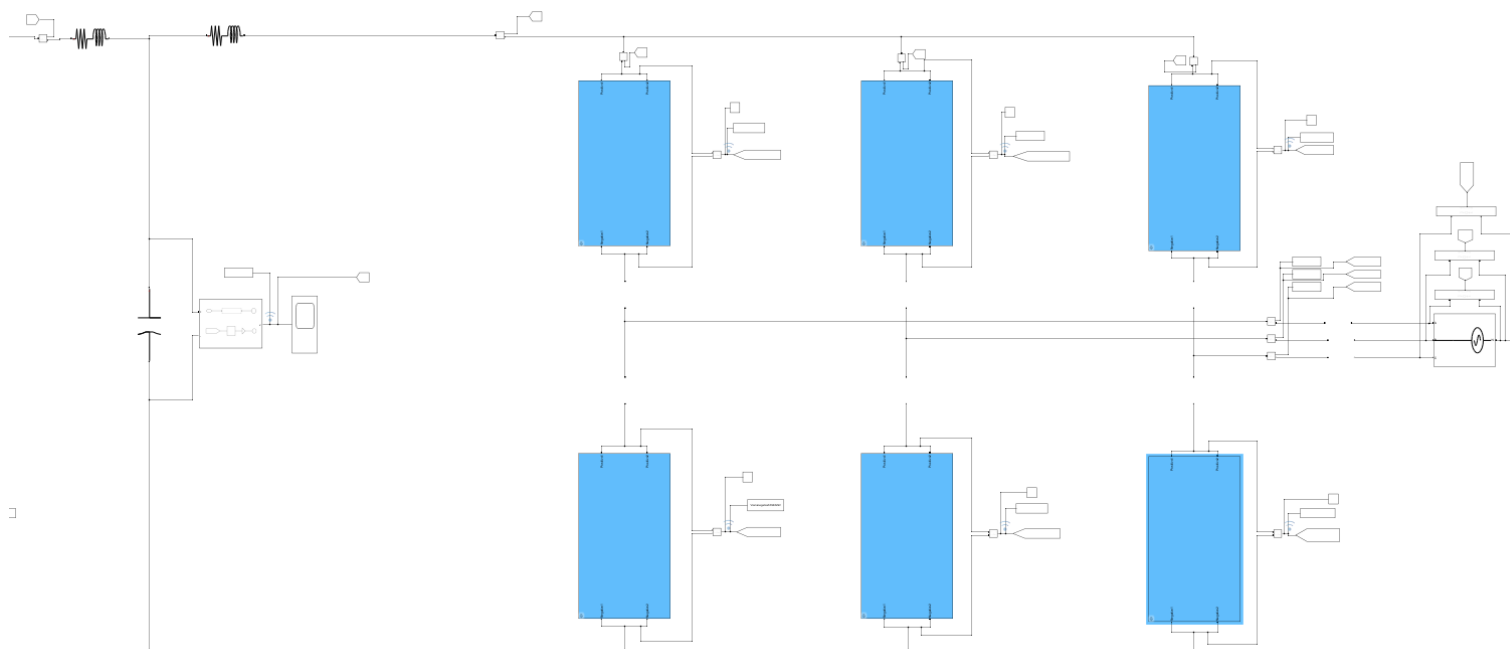


Fig. A.10 Convertidor etapa inversora

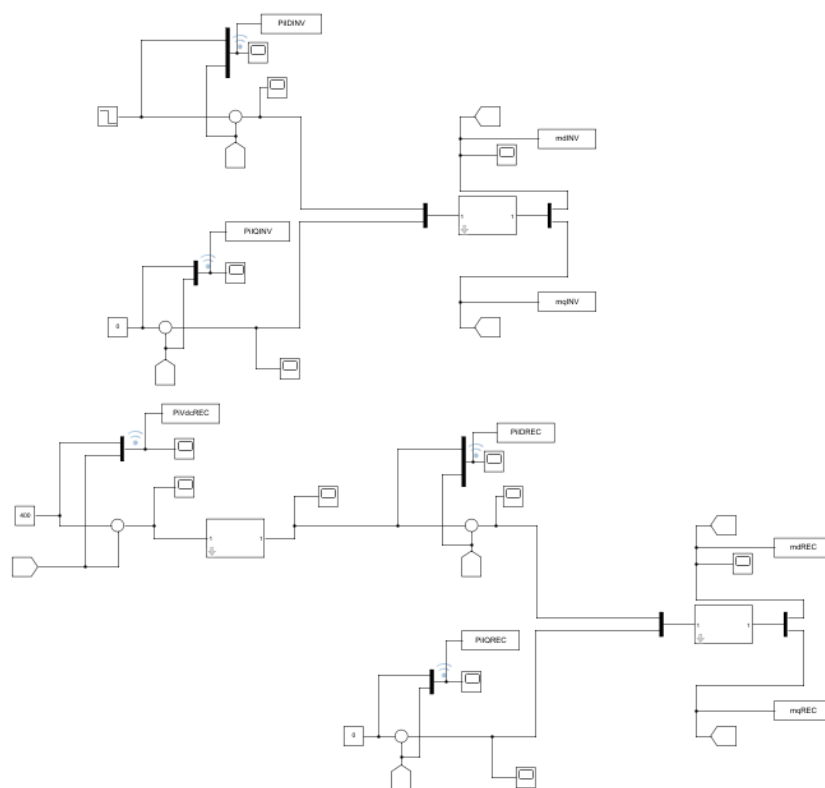


Fig. A.11 Esquema de control implementado para convertidor trifásico

A.2. Convertidor MMC bifásico implementado en SIMULINK

En esta sección se presentan los esquemas que se implementan para las correspondientes simulaciones.

En la Fig. A.12, A.13, A.14 y A.15 se muestra las topologías implementas en SIMULINK donde en la Fig. A.12 se tiene el MMC inversor bifásico el cual se compone de una fuente DC, 4 ramas (2 positivas y 2 negativas) donde cada rama está compuesta por módulos, en particular la conexión de 4 módulos MMSPC. Hacia el lado de la carga se tiene una red AC y una carga R-L. La Fig. A.13 y A.14 son un zoom al MMC inversor bifásico donde se aprecia de mejor forma las inductancia de rama, carga R-L más red AC y fase C reemplazada por condensadores. La Fig. A.15 muestra el esquema de control implementado en SIMULINK para el MMC inversor bifásico.

En la Fig. A.16, A.17, A.18 y A.19 se muestra las topologías implementas en SIMULINK donde en la Fig. A.16 se tiene el MMC rectificador bifásico el cual se compone de una red AC junto a un filtro AC, 4 ramas (2 positivas y 2 negativas) donde cada rama está compuesta por módulos, en particular la conexión de 4 módulos MMSPC y la fase C a sido reemplazada por condensadores. Hacia el lado DC se tiene un filtro previo al condensador DC y una resistencia implementada para estimar la potencia activa que demandara el inversor. La Fig. A.17 y A.18 son un zoom al MMC rectificador bifásico donde se aprecia de mejor forma las inductancia de rama, filtro previo a la etapa DC, DC-Link y resistencia. La Fig. A.19 muestra el esquema de control implementado en SIMULINK para el MMC rectificador bifásico.

En la Fig. A.20, A.21 y A.22 se muestra las topologías implementas en SIMULINK donde en la Fig. A.20 se tiene el MMC rectificador bifásico y en la Fig. A.21 se tiene el MMC inversor bifásico. El acople de estas dos topologías genera el convertidor bifásico. La Fig. A.22 muestra el esquema de control implementado para el convertidor MMC bifásico.

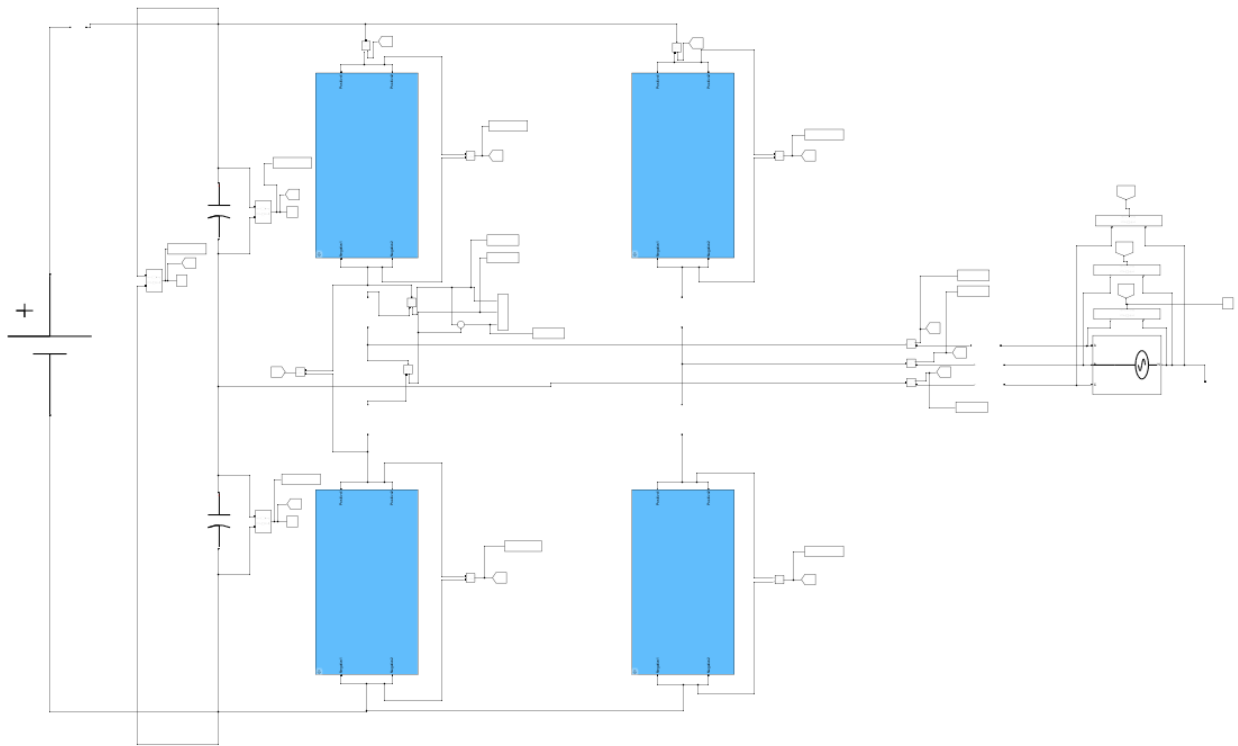


Fig. A.12 MMC inversor bifásico implementado en Simulink

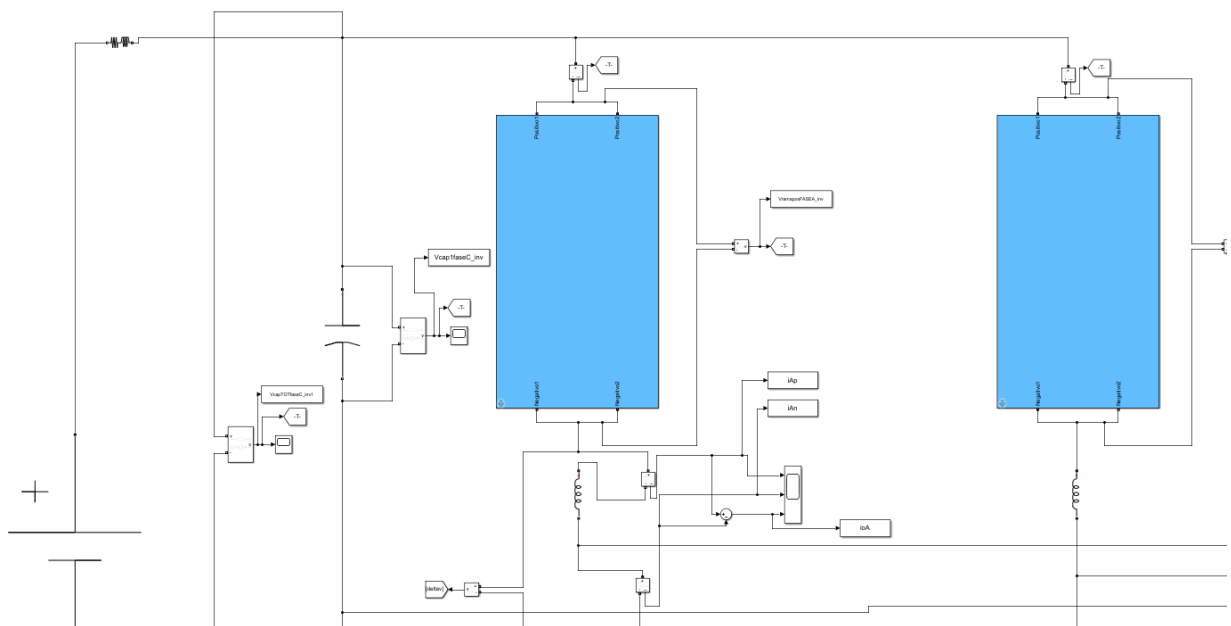


Fig. A.13 Zoom a MMC inversor bifásico, fuente DC, capacitor fase C, inductancias de rama, módulos MMSPC contenidos en un box por cada rama

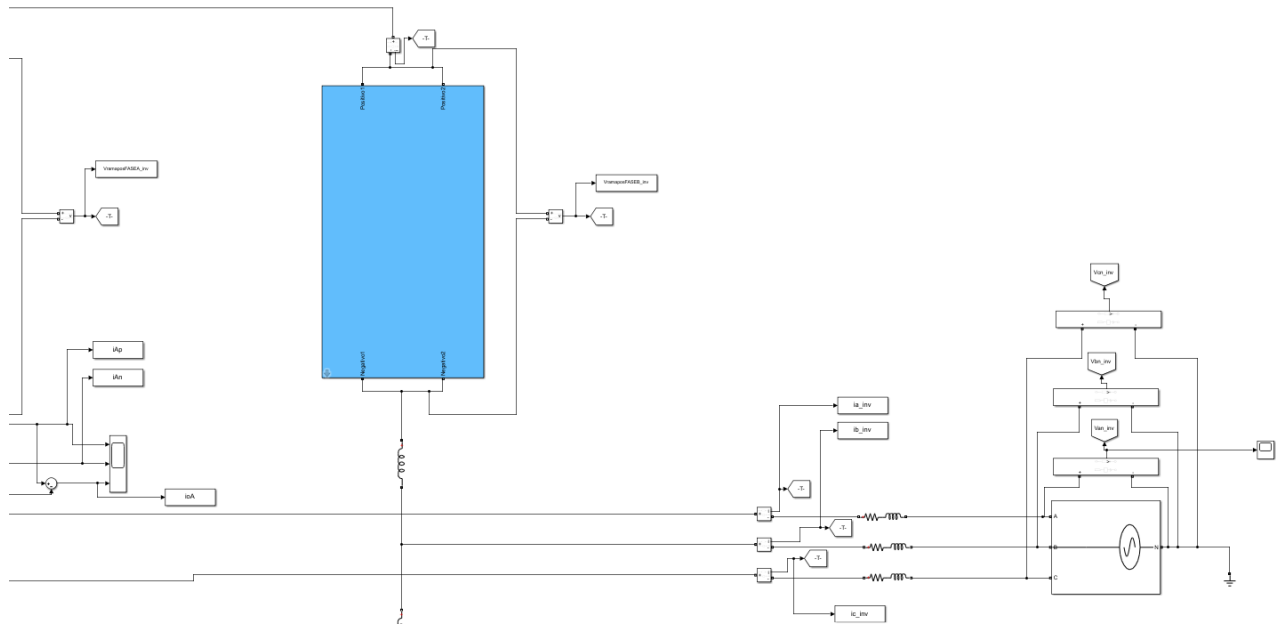


Fig. A.14 Zoom a MMC inversor bifásico, inductancias de rama, carga R-L, red AC y módulos MMSPC contenidos en un box por cada rama

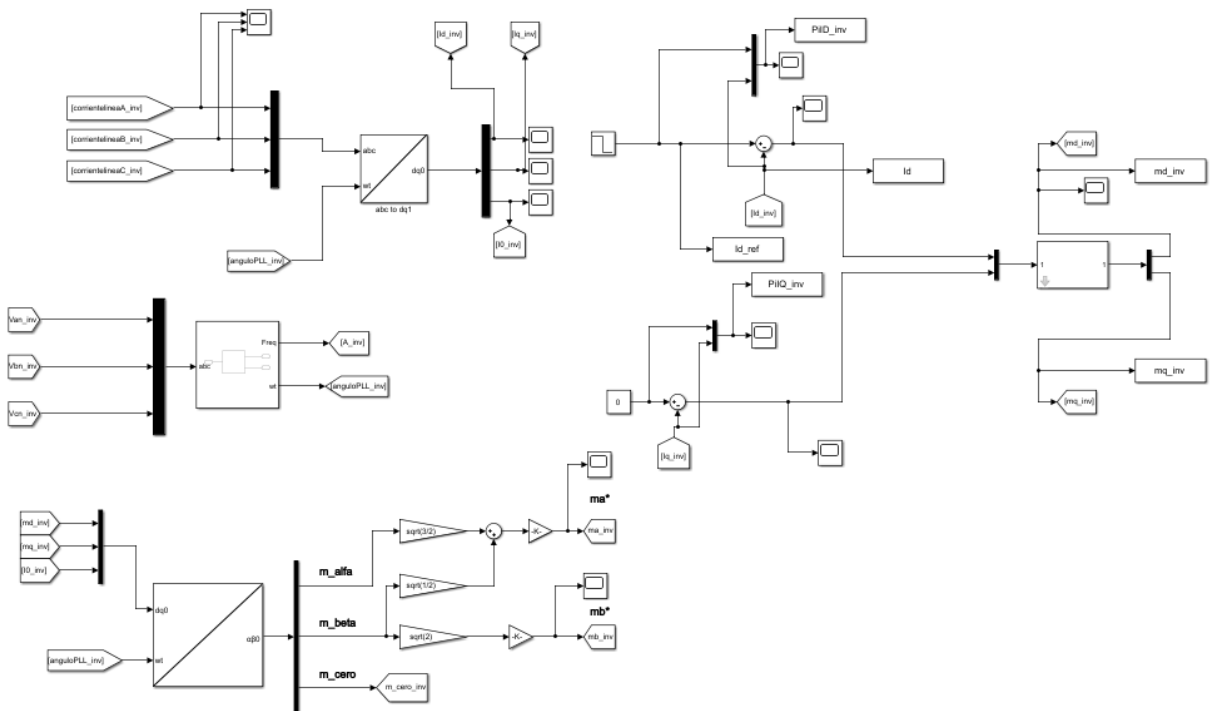


Fig. A.15 Esquema de control implementado en SIMULINK para MMC inversor bifásico

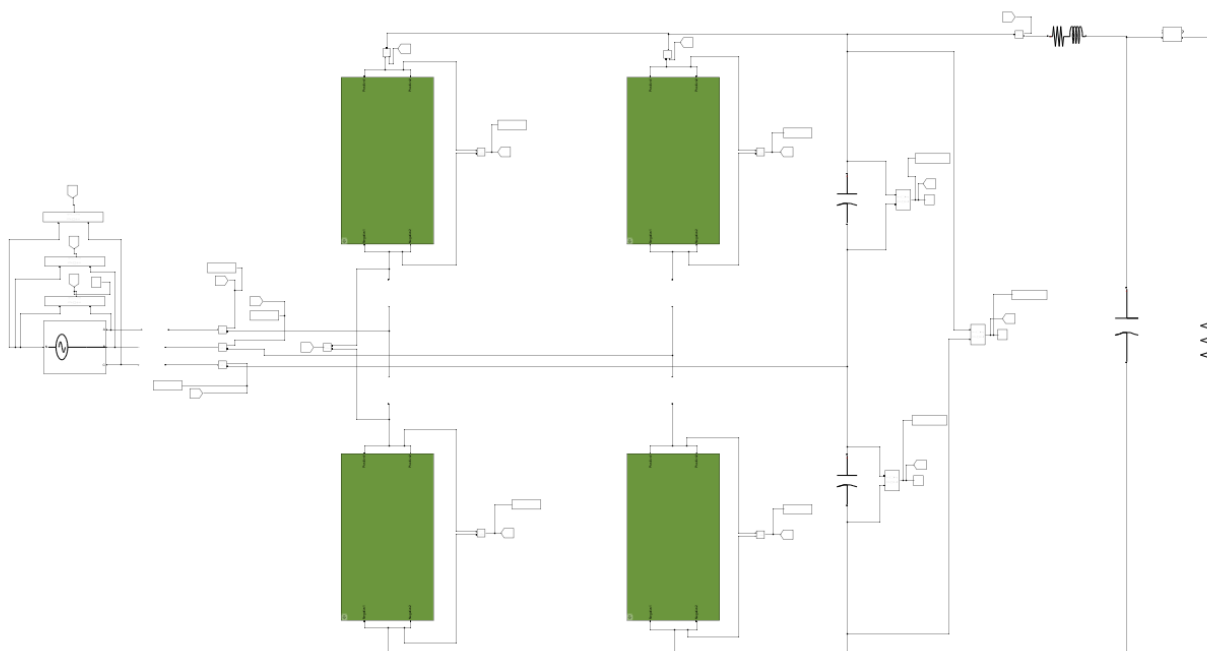


Fig. A.16 MMC rectificador bifásico implementado en Simulink

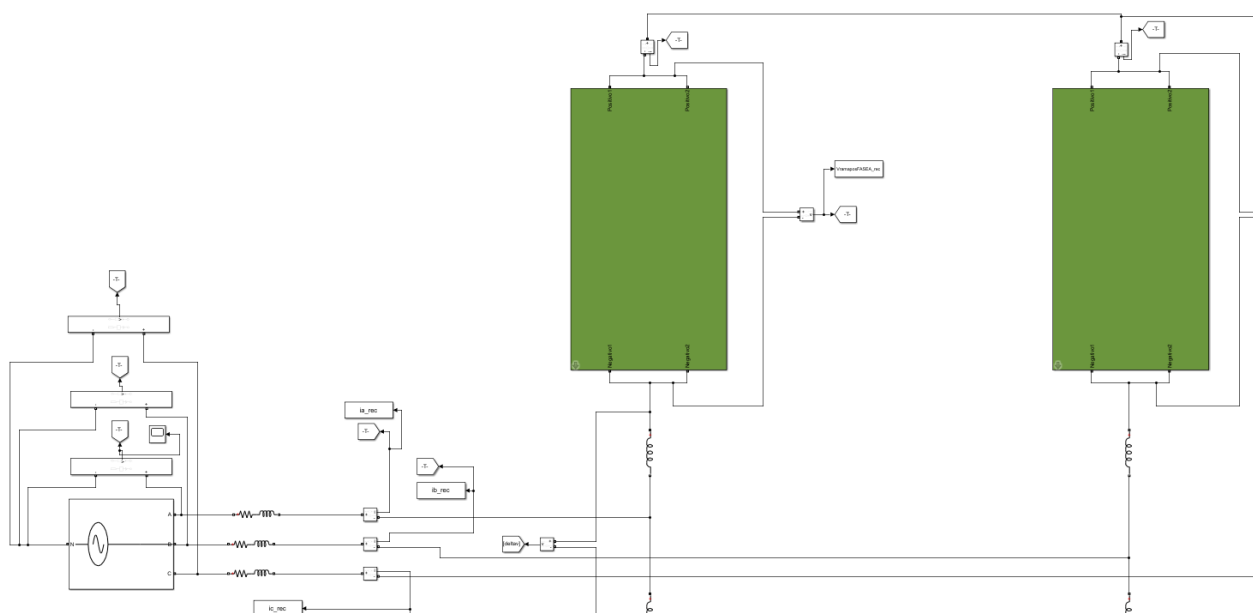


Fig. A.17 Zoom a MMC rectificador bifásico, red AC, filtro AC, inductancias de rama y módulos MMSPC contenidos en un box por cada rama

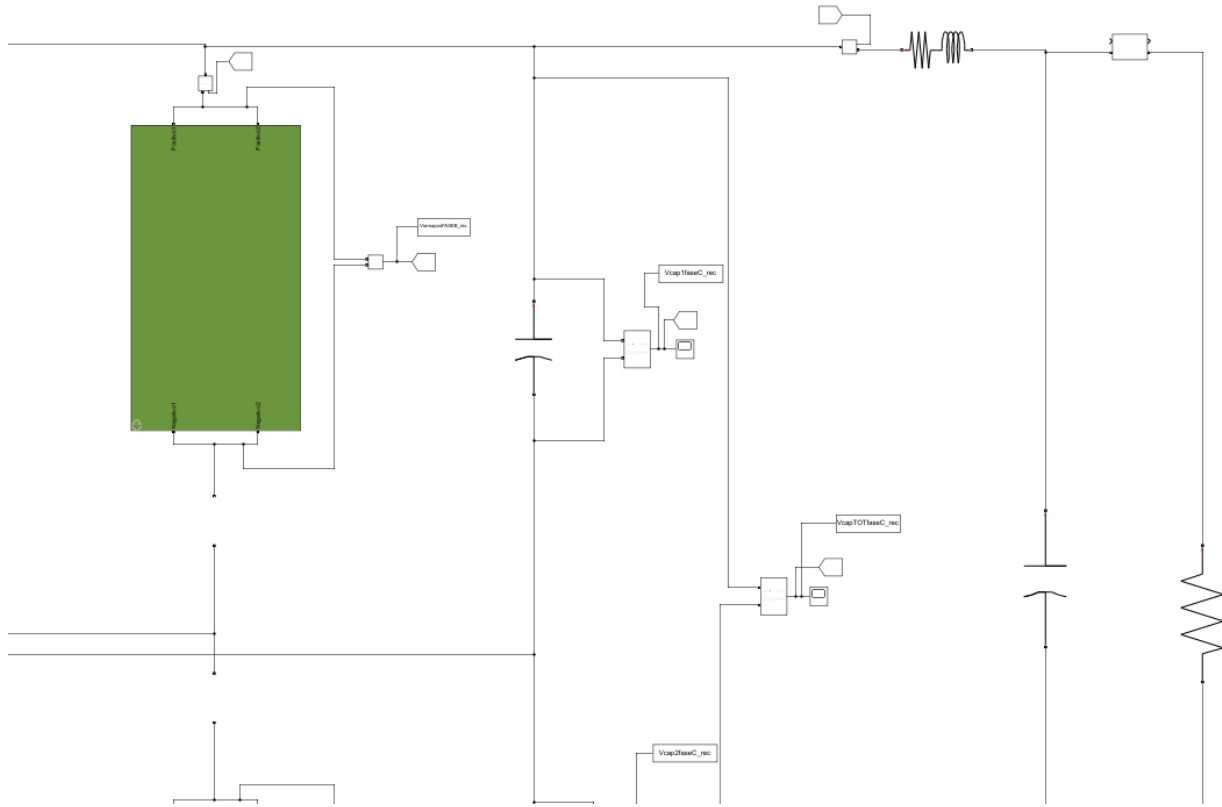


Fig. A.18 Zoom a MMC rectificador bifásico, fase C reemplazada por condensadores, filtro previo etapa DC, DC-Link y resistencia

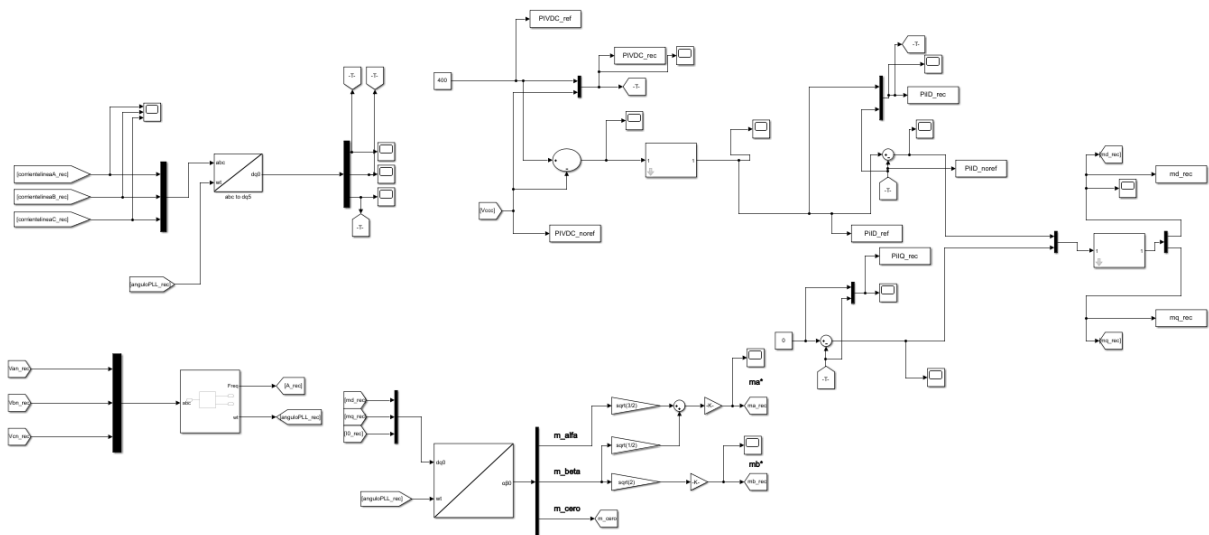


Fig. A.19 Esquema de control implementado en SIMULINK para MMC rectificador bifásico

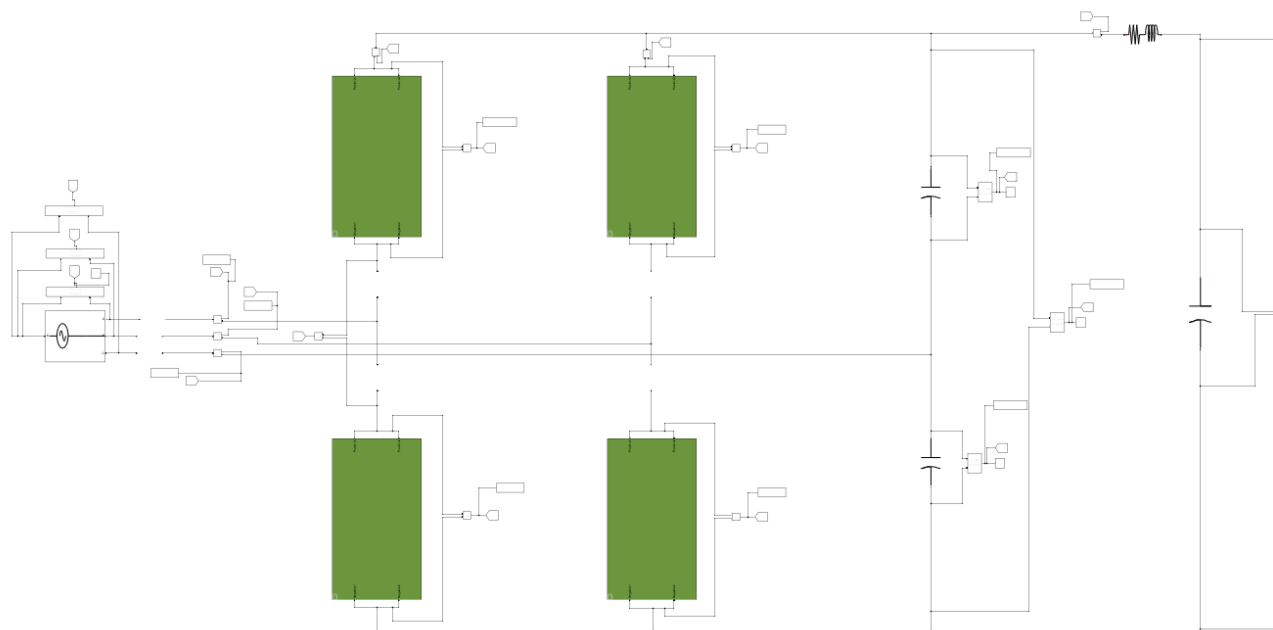


Fig. A.20 Convertidor bifásico etapa rectificadora

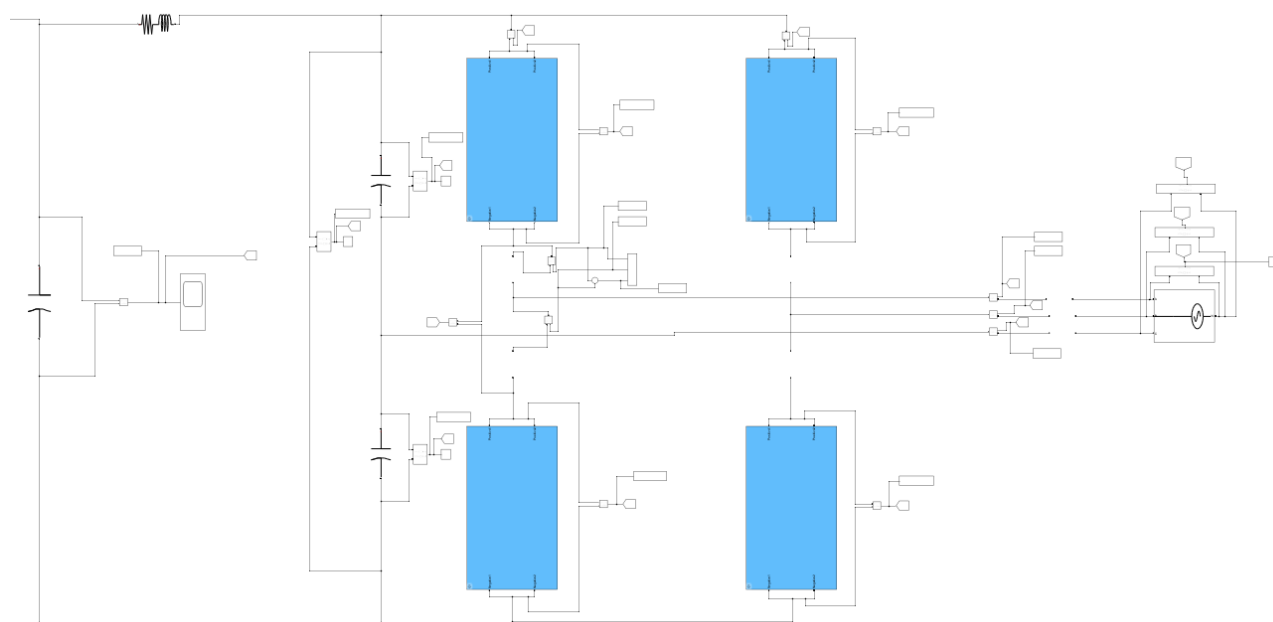


Fig. A.21 Convertidor bifásico etapa inversora

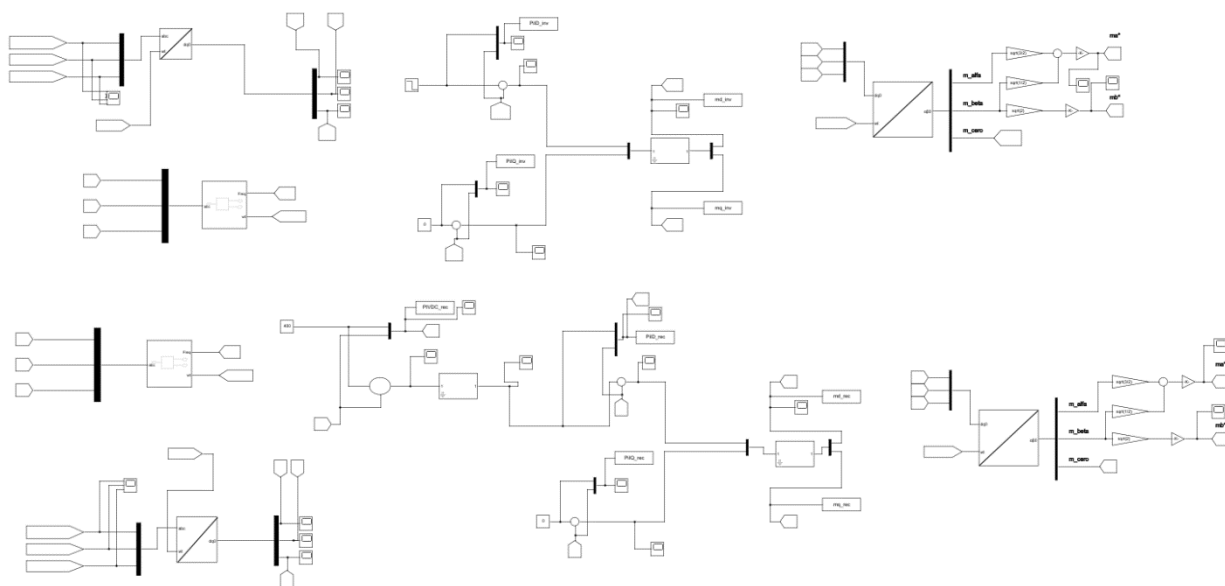


Fig. A.22 Esquema de control implementado para convertidor bifásico